# บทที่ 1

# บทนำ

การออกแบบวงจรดิจิตอล (logic design) ถือเป็นวิวัฒนาการทางเทคโนโลยีที่เด่นที่สุดในรอบ 30 ปีหลังจากทรานซิสเตอร์ซึ่งปรากฏต่อชาวโลกเมื่อปี พ.ศ. 2491 ซอฟต์แวร์และเครื่องมือที่ช่วยในการออกแบบได้ถูกพัฒนาอย่างต่อเนื่อง จนสามารถใช้งานได้ง่าย สะดวกและมีประสิทธิภาพมากขึ้น ทำให้การออกแบบวงจรดิจิตอลขนาดใหญ่อย่างเช่น ไมโครโพรเซสเซอร์ หรือไมโครคอนโทรลเลอร์ สามารถทำได้บนเครื่องคอมพิวเตอร์ส่วนบุคคล ดังนั้นการออกแบบและพัฒนางานทางด้านนี้จึงเป็นไปได้อย่างรวดเร็ว

ไมโครโพรเซสเซอร์ได้ถูกนำมาใช้งานเพิ่มมากขึ้น เพื่อเพิ่มประสิทธิภาพในการทำงานของอุปกรณ์อิเล็กทรอนิกส์ ไมโครโพรเซสเซอร์ที่ชื่อว่า อาร์ม 7 [J. Dave, 1996] เป็นหนึ่งในไมโครโพรเซสเซอร์ที่ได้รับความนิยมอย่างมากซึ่งผลิตโดยบริษัท Advance RISC Machine Co., Ltd. เป็นไมโครโพรเซสเซอร์ที่มีดาต้าพาทขนาด 32 บิต โครงสร้างสถาปัตยกรรมแบบ RISC (Reduced Instruction Set Computer) ซึ่งแตกต่างจากสถาปัตยกรรมแบบ CISC (Complex Instruction Set Computer) ตรงที่การใช้ชุดคำสั่งที่ง่ายกว่า ทำให้มีจำนวนชุดคำสั่งที่ใช้ในการประมวลผลน้อยลง นอกจากนี้ไมโครโพรเซสเซอร์ อาร์ม 7 มีโครงสร้างสถาปัตยกรรมของการทำโหลดและเก็บ ค่าที่เป็นการแลกเปลี่ยนข้อมูลระหว่างหน่วยความจำและรีจิสเตอร์ได้มากกว่าหรือเท่ากับ 1 ชุดข้อมูลภายในคำสั่งเดียวกัน ไมโครโพรเซสเซอร์ อาร์ม 7 มีขนาดเล็กแต่มีชุดคำสั่งที่มีประสิทธิภาพสูงทำให้ อาร์ม 7 ถูกใช้ในงานอาทิเช่น โทรศัพท์มือถือ สมาร์ทการ์ด หรือ เครื่องรับสัญญาณโทรทัศน์ชนิดดีทีเอช (DTH) นอกจากนี้ฟังก์ชันการทำงานที่ประหยัด พลังงานทำให้ไมโครโพรเซสเซอร์ อาร์ม 7 ถูกใช้ในเครื่องคอมพิวเตอร์ขนาดพกพาหรือเครื่องเซิฟเวอร์ ที่มีการใช้งานตลอดเวลา

ปัญหาที่สำคัญอย่างหนึ่งของการออกแบบและพัฒนาไมโครโพรเซสเซอร์คือ การตรวจสอบและความมั่นใจในประสิทธิภาพการทำงานของไมโครโพรเซสเซอร์ที่ออกแบบ ดังนั้นงานวิจัยทางด้านการตรวจสอบและการทวนสอบจึงมีความสำคัญอย่างยิ่งในงานทางด้านการออกแบบ โดยวิธีการจำลองการทำงานได้รับความนิยมและเป็นที่ยอมรับเพื่อใช้ในการตรวจสอบความถูกต้องของระบบที่ออกแบบ โดยการสร้างชุดทดสอบเพื่อจำลองการทำงานและตรวจหาข้อผิดพลาดที่จะเกิดขึ้น แต่การจำลองการทำงานไม่สามารถรับประกันความถูกต้องทั้งหมดของระบบได้ ดังนั้นวิธีการอย่างมีแบบแผน (Formal Method) จึงเป็นหนึ่งในหลายๆวิธีการที่ถูกนำมาประยุกต์ใช้ในการทวนสอบและยืนยันความถูกต้องของระบบที่ออกแบบทั่วไป แต่สิ่งสำคัญของการประยุกต์ใช้งานคือการนำวิธีการอย่างมีแบบแผนที่ได้ศึกษาค้นคว้าและพัฒนามาใช้งานได้จริงกับโครงสร้างและระบบที่มีอยู่เดิมได้อย่างไร ความเหมาะสมและเป้าหมายของการ

ใช้งานวิธีการอย่างมีแบบแผนมีมากน้อยอย่างไร ปัจจัยเหล่านี้ต้องถูกนำมาพิจารณาในการเลือกและประยุกต์ใช้งานวิธีการอย่างมีแบบแผน

## 1.1 ความสำคัญและความเป็นมาของปัญหา

การออกแบบวงจรระบบดิจิตอลด้วยภาษาในระดับสูง เช่น VHDL (VHSIC Hardware Description Languages)[IEEE, 1994; D. L. Perry, 1996; R. Lipsett, et al., 1996 ], Verilog, AHDL (Altera Hardware Description Language) เป็นต้นเป็นที่นิยมและมีการใช้งานกันเป็นจำนวนมาก เนื่องจากสามารถที่จะพัฒนาระบบดิจิตอลที่ต้องการได้อย่างรวดเร็ว และซอฟต์แวร์ที่ช่วยสนับสนุนงานทางด้านนี้บนเครื่องคอมพิวเตอร์ส่วนบุคคลมีประสิทธิภาพมากขึ้น ซึ่งเป็นการช่วยให้สามารถพัฒนาระบบดิจิตอล เช่น ไมโครโพรเซสเซอร์ หรือไมโครคอนโทรลเลอร์ ได้ภายในเวลาอันสั้น ในงานวิจัยนี้เป็นการออกแบบไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 ในส่วนของโหมดการทำงานปกติ (User mode) เนื่องจากเป็นไมโครโพรเซสเซอร์ที่มีประสิทธิภาพสูง ประหยัดพลังงาน มีขนาดเล็กและสามารถใช้งานได้ในอุปกรณ์อิเล็คทรอนิกส์มากมายเช่น โทรศัพท์มือถือ สมาร์ทการ์ด จีพีเอส เป็นต้น

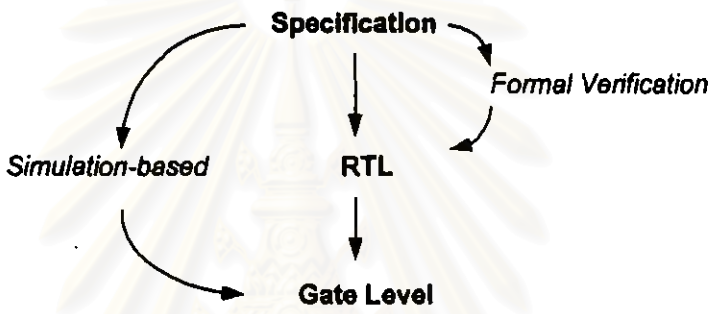
แต่เนื่องจากการตรวจสอบการทำงานเพื่อยืนยันและเพิ่มความน่าเชื่อถือในระบบที่ได้ทำการออกแบบ จะเป็นส่วนที่ทำให้เกิดค่าใช้จ่าย และระยะเวลา (time-to-market) เพิ่มสูงขึ้น[Boussebha, et al.,1992; E. Clarke,et al.,1996] งานวิจัยนี้จึงได้นำเสนอวิธีการตรวจสอบความถูกต้องในการทำงานของไมโครโพรเซสเซอร์ที่ออกแบบด้วยวิธีการทวนสอบโดยการจำลองการทำงานและเสนอแนวทางการใช้การทวนสอบอย่างมีแบบแผนโดยจะนำผลที่ได้แสดงไว้ในภาคผนวก ข.

1.1.1 การทวนสอบโดยการจำลองการทำงาน (Simulation-based Verification)[Chrysalis Symbolic Design, 1998; F. Casaubieilh, et al.,1996; Georage Milne,1994; H. Al Asaad, et al.,1997] การทวนสอบในลักษณะนี้ นักออกแบบจำเป็นต้องใช้การเขียนชุดทดสอบ (Test vectors) เพื่อใช้ในการทวนสอบขึ้นมาเอง งานวิจัยนี้จะมีการเก็บคำสั่งที่ต้องการทดสอบอยู่ในลักษณะของหน่วยความจำ เพื่อให้ไมโครโพรเซสเซอร์สามารถเรียกคำสั่งเข้าไปทำงาน และแสดงผลลัพธ์ที่ได้ โดยการเขียนการทวนสอบในลักษณะของเทสเบนช์ (Test Bench) ด้วยภาษา VHDL เข้าไปทำงานในซอฟต์แวร์ที่ใช้ในการจำลองการทำงาน

1.1.2 นำเสนอการทวนสอบอย่างมีแบบแผน (Formal Verification)[I. Houston and King. S.,1991; J. Kljaich, et al.,1992; E.M. Clarke and J.M. Wing,1996] จะเป็นการนำหลักการของวิธีการอย่างมีแบบแผนมาประยุกต์ใช้งานกับการยืนยันความถูกต้องของไมโครโพรเซสเซอร์ ซึ่งจะช่วยทำให้สามารถลดระยะเวลาและค่าใช้จ่ายในกระบวนการทวนสอบและเป็นการตรวจสอบประสิทธิภาพของวงจรที่ออกแบบได้อีกด้วย งานวิจัยนี้จะทวนสอบอย่างมีแบบแผนในทั้งนี้ลักษณะของ Model Checking [Kenneth L. McMillan,1992] ซึ่งเป็นการทวนสอบที่ตรวจสอบคุณสมบัติของการทำงาน โดยแทนวงจรที่ออกแบบให้อยู่รูปแบบที่เป็นแบบแผน เพื่อให้สามารถใช้ขั้นตอนวิธี (Algorithm) ในการตรวจสอบเฉพาะ

คุณสมบัติที่ต้องการตรวจเท่านั้น ในงานวิจัยนี้เลือกใช้ลักษณะของ Abstract State Machine(ASM) เป็นโมดูลแทนการทำงานของโครงสร้างไมโครโพรเซสเซอร์ แล้วทวนสอบด้วยมือเปรียบเทียบกับโครงสร้างที่ออกแบบด้วย VHDL

ข้อแตกต่างของการใช้งานวิธีการอย่างมีแบบแผน และการจำลองการทำงาน คือ การใช้ วิธีการอย่างมีแบบแผนในการทวนสอบวงจรจะสามารถทวนสอบการทำงานทั้งหมด ร่วมถึงประสิทธิภาพ ของวงจรที่ออกแบบได้ ส่วนการจำลองการทำงานจะเป็นการตรวจสอบได้เฉพาะผลลัพธ์เท่านั้น แต่เหมาะในการตรวจสอบการทำงานที่มีค่าคงที่ของเวลาเช่น ค่าหน่วงของเกต (Timing Constant)[Giovanni De Micheli,1994] ในการทำงานและจำลองเวลาที่ใช้จริงที่เกิดขึ้นภายในเอฟพีจีเอ (FPGA) เข้ามาใช้จำลอง




รูปที่ 1.1 การทวนสอบอย่างมีแบบแผนและการจำลองการทำงานในกระบวนการออกแบบ

จากรูปที่ 1.1 หลังจากทำการออกแบบไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 มีการนำ วิธีการอย่างมีแบบแผนมาใช้เพื่อทวนสอบความถูกต้องของวงจรในระดับอาร์ทีแอล (RTL) กับคุณลักษณะที่กำหนดเนื่องจากการใช้ วิธีการอย่างมีแบบแผนจะสามารถตรวจสอบทุกจุดของวงจร รวมทั้งประสิทธิภาพของวงจรที่ออกแบบ โดยวิธีการอย่างมีแบบแผนเป็นวิธีการทวนสอบที่เหมาะสมกับวงจรที่มีขนาดไม่ใหญ่, ไม่ซับซ้อน และไม่เกี่ยวกับเวลา (Timing) ดังนั้นจึงเลือกใช้วิธีการอย่างมีแบบแผนในการทวนสอบระหว่างคุณลักษณะที่ต้องการกับแต่ละชิ้นส่วนของไมโครโพรเซสเซอร์ในระดับอาร์ทีแอล (RTL) แต่เนื่องจากไมโครโพรเซสเซอร์เป็นระบบที่มีความซับซ้อนและมีขนาดใหญ่ และสังเคราะห์วงจรในระดับเกตซึ่งจะเกี่ยวข้องกับเวลาในการทำงาน จึงใช้วิธีการจำลองการทำงานในการตรวจสอบความถูกต้องในการทำงาน

## 1.2 วัตถุประสงค์

1.2.1 เพื่อให้มีความรู้และความเข้าใจการออกแบบไมโครโพรเซสเซอร์ ด้วยภาษาระดับสูง

1.2.2 เพื่อยืนยันความถูกต้องของวงจรไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 ที่ออกแบบด้วยภาษา VHDL ในระดับของการทวนสอบการทำงาน

1.2.3 เพื่อเป็นแนวทางในการสร้างเครื่องมือในการตรวจสอบวงจรที่ออกแบบด้วยภาษาระดับ

สูง (HDL) โดยการใช้วิธีการทวนสอบอย่างมีแบบแผน

1.2.4 เพื่อเพิ่มความสามารถและสนับสนุนงานวิจัยทางด้านการออกแบบและพัฒนาวงจรดิจิตอลในประเทศ

## 1.3 ขอบเขตของการวิจัย

1.3.1 ออกแบบไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 ในส่วนของโหมดการทำงานปกติ ด้วยภาษา VHDL ในระดับของอาร์ทีแอล RTL (Register Transfer Level) และสามารถสังเคราะห์เป็นวงจรในระดับเกต

1.3.2 ทวนสอบไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 ที่ออกแบบมา ให้มีความถูกต้องในการทำงานด้วยวิธีการทางการจำลองการทำงาน ด้วยไมโครโพรเซสเซอร์ในระดับเกต

## 1.4 ขั้นตอนการทำวิจัย

1.4.1 ออกแบบไมโครโพรเซสเซอร์ 32 บิต อาร์ม 7 ในส่วนของโหมดการทำงานปกติ ให้สามารถสังเคราะห์วงจรในระดับเกตได้

1.4.2 นำโครงสร้างของไมโครโพรเซสเซอร์ในส่วนของแต่ละชิ้นส่วน โดยใช้หลักการของวิธีการอย่างมีแบบแผน มาทวนสอบการทำงาน เพื่อเปรียบเทียบโมดูลที่ได้จากการออกแบบในระดับอาร์ทีแอล กับคุณลักษณะที่ต้องการ (Specification) ที่แทนด้วย Abstract State Machine (ASM) ซึ่งเป็นการนำเสนอแนวทางเท่านั้นผลที่ได้จะอยู่ในภาคผนวก ข.

1.4.3 ใช้วิธีการจำลองการทำงานเพื่อทวนสอบการทำงานในระดับเกตที่มีส่วนของค่าคงที่ของเวลา (Timing Constant) เข้ามาเกี่ยวข้อง ให้ตรงกับคุณลักษณะที่ต้องการ

1.4.4 สร้างชุดทดสอบโดยใช้วิธีการสุ่ม (Sampling) ชุดทดสอบที่เป็นตัวแทนการทำงานของไมโครโพรเซสเซอร์ในระดับของชุดคำสั่งการทำงานทั้งหมด

1.4.5 นำชุดทดสอบผ่านโปรแกรมตรวจสอบจุดบกพร่อง (Debugger) ของอาร์ม ซึ่งใช้แทนคุณลักษณะ (Specification) ของไมโครโพรเซสเซอร์ที่ออกแบบ

1.4.6 นำชุดทดสอบชุดเดิมผ่านการจำลองการทำงานในไมโครโพรเซสเซอร์ที่ออกแบบมา และนำผลลัพธ์ที่ได้เปรียบเทียบผลจากโปรแกรมตรวจสอบจุดบกพร่อง

หอสมุดกลาง สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย



## 1.5 ประโยชน์ที่คาดว่าจะได้รับ

### 1.5.1 ทางด้านวิชาการ

- *การออกแบบวงจรดิจิตอล*

สามารถออกแบบวงจรในระดับสูงด้วย VHDL ให้สามารถผ่านกระบวนการสังเคราะห์เป็นวงจรในระดับเกตและสามารถนำไปสู่กระบวนการเจือสาร(Fabrication) ได้จริง

- *การทวนสอบอย่างมีแบบแผน*

ช่วยให้นักออกแบบมีความเข้าใจคุณลักษณะที่กำหนดไว้ของไมโครโพรเซสเซอร์ที่ต้องการออกแบบมากขึ้น ทำให้เป็นการลดข้อผิดพลาดของระบบทั้งหมดโดยรวมได้, ลดภาระของนักออกแบบในการสร้างชุดคำสั่ง เนื่องจากวงจรดิจิตอลมีขนาดใหญ่ และซับซ้อนมากขึ้น, ลดเวลาในการสร้างวงจรดิจิตอล (time-to-market) เนื่องการจำลองการทำงานจำเป็นต้องใช้หลาย สัญญาณนาฬิกา ในการทำงานแต่ละคำสั่ง, เป็นแนวทางในการพัฒนาเครื่องมือเพื่อทวนสอบ วงจรดิจิตอลที่ออกแบบในระดับสูงด้วยภาษาทางฮาร์แวร์ (HDL) โดยไม่จำเป็นต้องสร้างชุด คำสั่งเพื่อการทดสอบ

- *การทวนสอบโดยการจำลองการทำงาน*

สามารถนำหลักการการเลือกชุดทวนสอบไปใช้ให้เหมาะสมกับวงจรดิจิตอลที่ออกแบบและยืนยันความถูกต้องของไมโครโปรเซสเซอร์ 32 บิต อาร์ม 7 ทำให้ลดข้อผิดพลาดในทำงานบนเอฟพีจีเอ (FPGA) นอกจากนี้การจำลองการทำงานทำได้ง่ายและสามารถประยุกต์เข้ากับทุกขั้นตอนของการออกแบบโดยไม่ต้องใช้วิธีการที่ยุ่งยาก

### 1.5.1 ทางด้านการศึกษา

สามารถใช้เป็นแบบอย่างในการออกแบบไมโครโพรเซสเซอร์ และการทวนสอบความถูกต้อง ซึ่งในประเทศไทยยังอยู่ในช่วงของการเริ่มต้น การผลิตผลงานในแนวลักษณะนี้สามารถช่วยให้ผู้สนใจทำการศึกษาเพิ่มเติมได้ ทำให้ปริมาณงานและผู้วิจัยทางด้านนี้ได้มีการพัฒนาขึ้นได้อย่างรวดเร็ว และเป็นส่วนหนึ่งของการพัฒนาโครงงานทางด้านนี้ในระดับมหาวิทยาลัยอีกด้วย

### 1.5.2 ทางด้านผู้ทำวิจัย

ทำให้มีความรู้ความสามารถในการออกแบบวงจรขนาดใหญ่เช่นไมโครโพรเซสเซอร์ และประสบการณ์ในการใช้ภาษาอธิบายลักษณะการทำงานของวงจรไฟฟ้าในระบบดิจิตอล โดยงานวิจัยนี้ใช้ภาษา VHDL

## 1.6 งานวิจัยที่เกี่ยวข้อง

James K. Huggins, David Van Campenhout (1998) ได้นำเสนอผลงานวิจัยในหัวข้อเรื่อง "Specification and Verification of Pipelining in the ARM2 RISC" โดยเป็นการเสนอวิธีการทวนสอบไมโครโพรเซสเซอร์ ARM 2 ในส่วนการทำงานของไปป์ไลน์ด้วยวิธีของ Abstract State Machine (ASM) โดยการสร้างโมดูล 2 ชนิดคือส่วนของการทำงานแบบตามลำดับและส่วนของไปป์ไลน์ แล้วเปรียบเทียบผลที่ได้จากทั้ง 2 โมดูลที่สร้างขึ้นในการทวนสอบการทำงาน

H. Al Asaad, D. Van Campenhout, J.P. Hayes, T. Mudge and R.B. Brown (1997) ได้นำเสนอผลงานวิจัยในหัวข้อเรื่อง "High Level Design verification of microprocessor via error modeling." เป็นการนำเสนอการทวนสอบไมโครโพรเซสเซอร์ด้วยวิธีการจำลองการทำงาน ซึ่งใช้หลักการของการหาข้อผิดพลาดในไมโครโพรเซสเซอร์ โดยสร้างอินพุทที่มีผลทำให้การทำงานผิดพลาดเข้าสู่ไมโครโพรเซสเซอร์ให้จำลองการทำงาน เพื่อตรวจผลลัพธ์ที่ได้ โดยได้กล่าวไว้ว่า *"การจำลองการทำงานเหมาะที่สุดสำหรับระบบที่ซับซ้อนและมีขนาดใหญ่อย่างเช่นไมโครโพรเซสเซอร์"*

M. Kentrowitz, L.M. Noack (1996) ได้นำเสนอผลงานวิจัยที่ชื่อ "Verification Coverage Analysis and Correctness Checking of the DECChip 21164 Alpha microprocessor." ซึ่งเป็นการนำเสนอแนวการเลือกชุดทดสอบเพื่อจำลองการทำงานของไมโครโพรเซสเซอร์ในตระกูล Alpha รุ่น 21164 ซึ่งเป็นไมโครโพรเซสเซอร์ที่มีขนาดใหญ่ และซับซ้อนไม่เหมาะกับการทวนสอบโดยการพิสูจน์ด้วยวิธีการทางคณิตศาสตร์ โดยการหาตัวแทนของกลุ่มคำสั่งเพื่อเป็นอินพุทให้กับระบบในการจำลองการทำงานและตรวจผลลัพธ์ที่ได้

## 1.7 ลำดับขั้นตอนในการเสนองานวิจัย

ในบทที่ 2 จะเป็นการนำเสนอหลักการออกแบบระบบดิจิตอลรวมทั้งการทำงานและหลักการแก้ปัญหาที่เกิดขึ้นจากไปป์ไลน์ซึ่งเป็นส่วนสำคัญของไมโครโพรเซสเซอร์แบบริสก์ บทที่3 กล่าวถึงการออกแบบและการทำงานของไมโครโพรเซสเซอร์ อาร์ม 7 ที่ได้ทำการพัฒนาขึ้น โดยในบทที่ 4 จะอธิบายหลักการทวนสอบของวงจรดิจิตอลทั่วไป ส่วนในบทที่ 5 การทวนสอบไมโครโพรเซสเซอร์ อาร์ม 7 บทที่ 6 เป็นบทแสดงผลและการวิเคราะห์การทวนสอบด้วยวิธีจำลองการทำงาน และบทที่ 7 เป็นบทสรุปและข้อเสนอแนะ

## 1.8 ผลงานที่ตีพิมพ์จากงานวิจัย

ส่วนหนึ่งของวิทยานิพนธ์นี้ได้ตีพิมพ์เป็นบทความทางวิชาการ และนำเสนอในที่

ประชุมวิชาการต่างๆดังนี้

1.8.1 วรรณรัช สันติอมรทัต, เจริญ วงษ์ชุ่มเย็น, อภิเนตร อูนากูล และอาทิตย์ ทองทักษ์, ***"การออกแบบไมโครโปรเซสเซอร 32 บิต ARM 7."***, การประชุมวิชาการวิศวกรรมไฟฟ้าครั้งที่ 21 ธนบุรี, 2541, หน้า 581-584.

1.8.2. วรรณรัช สันติอมรทัต, ปัญจภา เรืองสินทรัพย์, อภิเนตร อูนากูล, ***"การออกแบบและพัฒนาไมโครโปรเซสเซอร 32 บิต."***, การประชุมวิชาการประจำปีวิทยาศาสตร์ เทคโนโลยีกันการปรับโครงสร้างเศรษฐกิจไทย ณ. ศูนย์ประชุมสหประชาชาติ กรุงเทพมหานคร, หน้า.100-107, 2542.

1.8.3. วรรณรัช สันติอมรทัต, เจริญ วงษ์ชุ่มเย็น, สมศักดิ์ มิตะถา, อาทิตย์ ทองทักษ์, ***"การทวนสอบไมโครโปรเซสเซอร ARM7 ที่ออกแบบด้วยภาษา VHDL."***, วารสารลาดกระบัง, มิถุนายน, หน้า 52-55, 2542.

1.8.4. วรรณรัช สันติอมรทัต, สมศักดิ์ มิตะถา, อาทิตย์ ทองทักษ์, ***"การสร้างชุดทดสอบสำหรับการทวนสอบแบบจำลองการทำงานของไมโครโปรเซสเซอร ARM 7."***, การประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 22, มหาวิทยาลัยเกษตรศาสตร์, 2542.

1.8.5. Wannarat, Weerapant, Arthit, Somsak, ***"Simulation-Based and Formal Verification in ARM 7 RISC Microprocessor."***, 1999 Collaborative Technologies Workshop, Oakland University, Nov. 1999.

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย