บทที่ 5

ผลการวัดคุณสมบัติของวงจรรวมต้นแบบ

ผลการวัดจากวงจรรวมต้นแบบที่นำมาแสดงในบทนี้มีอยู่ด้วยกันสามส่วน ได้แก่ ความแม่นยำของแรงดันไฟตรงที่สร้างขึ้นภายใน ความแม่นยำของเอดีซี และการทำงานโดยรวมของเอดีซีและวงจรปรับเทียบ เนื่องจากผลการวัดทั้งสามตัวเป็นสิ่งที่ผู้ใช้สนใจในแง่ของการนำวงจรรวมต้นแบบไปสร้างเป็นเครื่องมือวัด

จากการวัดวงจรรวมต้นแบบทั้งห้าตัว ในเบื้องต้นพบว่าวงจรรวมทั้งห้าตัวทำงานได้ แต่การทดสอบวงจรรวมต้นแบบทั้งหมด เพื่อหาผลการวัดทั้งสามตัวดังกล่าวข้างต้นจะต้องใช้เวลานาน จึงวัดผลจากวงจรรวมทั้งห้าตัวเฉพาะค่าแรงดันไฟตรงเท่านั้น ส่วนความแม่นยำของเอดีซีและผลการทำงานโดยรวมจะอาศัยผลจากวงจรรวมต้นแบบเพียงตัวเดียวมาสรุป

5.1 เครื่องมือที่ใช้ในการวัด

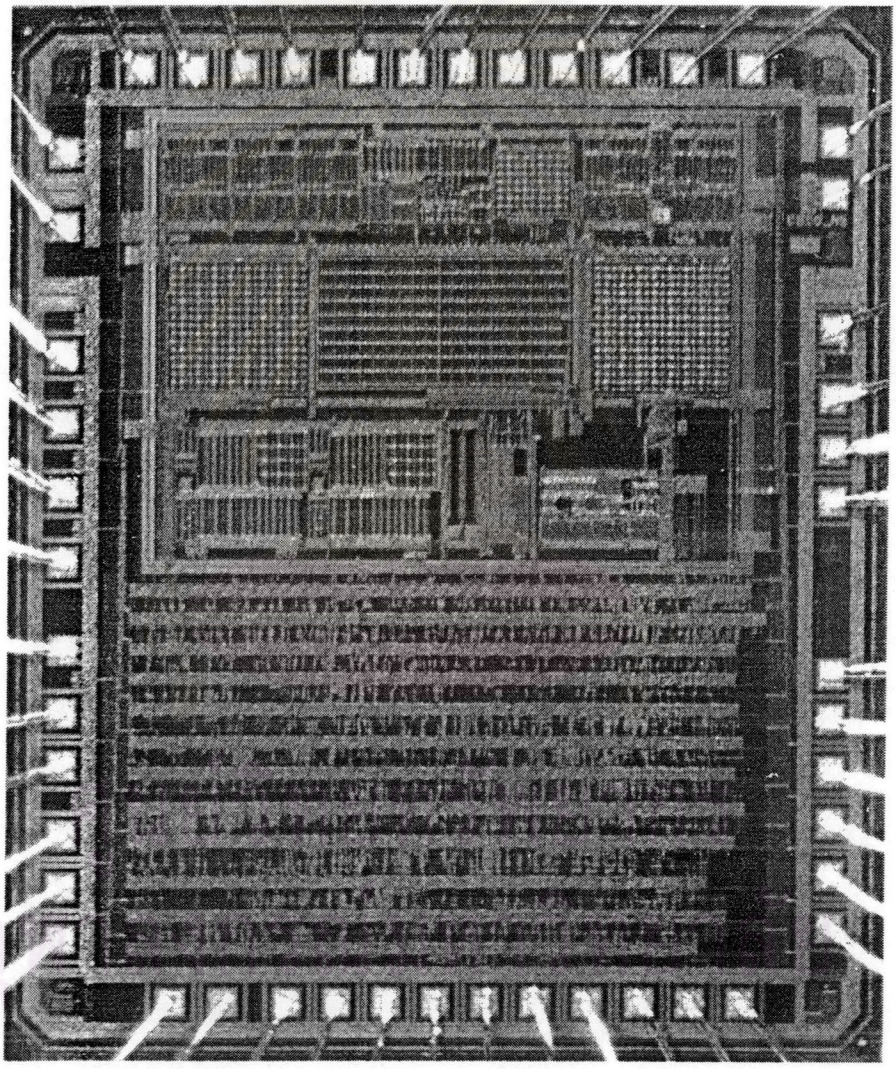
ผลการวัดที่แสดงในบทนี้ได้มาจากการใช้เครื่องมือวัดต่างๆ ที่มีคุณสมบัติตามที่ระบุไว้ในคู่มือ และใช้วัดค่าต่างๆ จากวงจรรวมต้นแบบ ดังนี้

1. มัลติมิเตอร์ FLUKE 189 วัดแรงดันไฟตรงในช่วง 500 mV ด้วยความละเอียด 10 μV และความแม่นยำ 0.03 % (ของค่าที่อ่าน) + 2 LSB วัดแรงดันในช่วง 3000 mV ด้วยความละเอียด 100 μV และความแม่นยำ 0.025 % + 5 LSB และวัดความต้านทานในช่วง 500 kΩ ด้วยความละเอียด 0.01 kΩ และความแม่นยำ 0.05 % + 2 LSB มีความต้านทานขาเข้า 10 MΩ ใช้ในการวัดแรงดัน ความต้านทาน และกระแสไฟตรง
2. ออสซิลโลสโคปสัญญาณผสม Agilent AG54622D ความละเอียดแกนตั้ง 8 บิต ใช้วัดสัญญาณดิจิทัลสำหรับขับจอผลึกเหลว
3. ออสซิลโลสโคปดิจิทัล Tektronix TDS3014 ความละเอียดแกนตั้ง 8 บิต ใช้จับภาพสัญญาณออกจากตัวอินทิเกรต
4. แหล่งจ่ายไฟตรง Agilent E3631A ความละเอียดของขั้นแรงดัน 1 mV ที่ค่าสูงสุด 6 V ใช้ร่วมกับตัวต้านทานเพื่อเปลี่ยนแรงดันเป็นกระแสเข้าวงจรส่วนหน้า เพื่อวัดความแม่นยำของเอดีซี

5. มัลติมิเตอร์ YUGO M929B และเทอร์โมคัปเปิล (ไม่มีข้อมูลเรื่องคุณสมบัติ) ใช้วัดอุณหภูมิบริเวณวงจรต้นแบบ เพื่อวัดผลของอุณหภูมิที่มีต่อแรงดันไฟตรง

5.2 ผลการวัด

แบ่งผลการวัดออกเป็นสามส่วน ได้แก่ ความแม่นยำของแรงดันไฟตรงที่สร้างขึ้นภายในความแม่นยำของเอดีซีในการแปลงสัญญาณ และการทำงานโดยรวมของระบบ เช่น การปรับเทียบ และการกินกำลังงาน ภาพถ่ายของวงจรรวมต้นแบบแสดงในรูปที่ 5-1



รูปที่ 5-1 ภาพถ่ายวงจรรวมต้นแบบ (กำลังขยาย 40 เท่า)

5.2.1 ความแม่นยำของแรงดันไฟตรง

แรงดันไฟตรงที่สร้างจากวงจรไบแอสแบบแบนด์แกปไม่สามารถวัดได้โดยตรงจากภายนอก แต่สามารถวัดโดยอ้อมได้จากแรงดันสี่จุด ได้แก่ แรงดันที่ขา VPOL+, VPOL-,

RBIAS และ CAP- แรงดันที่สามขาแรกเป็นแรงดันที่ได้จากการบัฟเฟอร์แรงดันแบนด์แกปด้วยออปแอมป์ออฟเซตต่ำ ส่วนขาที่สี่เป็นแรงดันกราวด์เสมือนเนื่องจากการป้อนกลับของตัวอินทิเกรต

ความผิดพลาดของแรงดันไฟตรงระหว่างชิป วัดด้วยมัลติมิเตอร์วัดแรงดันไฟตรงจากทั้งสี่จุดดังกล่าวข้างต้น เมื่อวงจรรวมต้นแบบทำงานที่อุณหภูมิ 25°C แรงดันแหล่งจ่าย 3 โวลต์ และกระแสขาเข้ามีค่าเป็นศูนย์ ผลการวัดเป็นดังตารางที่ 5-1

ตารางที่ 5-1 ผลการวัดความผิดพลาดของแรงดันไฟตรงระหว่างชิป

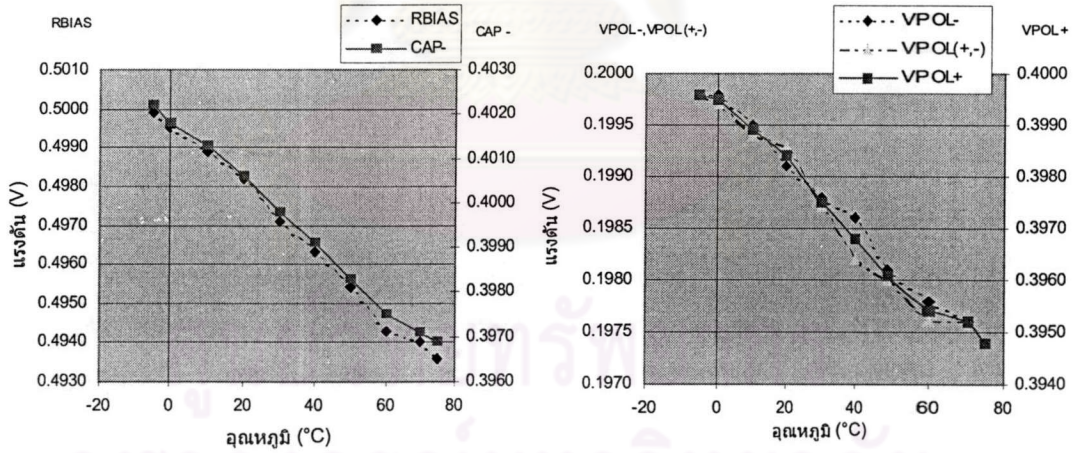
แรงดันที่ขา	RBIAS (mV)	CAP- (mV)	VPOL- (mV)	VPOL+ (ปรับค่าได้) (mV)	(mV)	(mV)	(mV)	(mV)	(mV)	(mV)	(mV)
ค่าปกติ	500	400	200	300	400	500	600	700	800	900	1000
ชิป #1	497.6	400.0	198.8	298.2	397.7	496.9	596.3	695.6	795.1	894.2	993.3
ชิป #2	500.6	390.3	200.2	301.6	401.4	501.1	601.2	701.0	800.7	900.5	1000.2
ชิป #3	497.7	398.3	199.8	302.2	402.4	502.6	602.6	702.6	802.7	902.8	1002.7
ชิป #4	500.4	398.5	200.2	304.5	405.4	506.4	607.2	708.0	809.2	910.1	1011.0
ชิป #5	502.1	399.8	200.9	301.7	402.3	502.8	603.4	703.9	804.5	905.0	1005.4
เฉลี่ย	499.7	397.4	200.0	301.6	401.8	502.0	602.1	702.2	802.4	902.5	1002.5
%ผิดพลาดสูงสุด	0.48	1.78	0.59	1.14	1.03	1.01	0.97	0.94	0.91	0.92	0.92

จากผลการวัดในตารางที่ 5-1 พบว่า แรงดันที่ขาต่างๆ ใกล้เคียงกับค่าปกติที่ตั้งไว้มาก ยกเว้นในกรณีของแรงดัน CAP- ซึ่งผิดพลาดมากกว่าแรงดันอีกสามจุด เนื่องจากออปแอมป์ที่ใช้สร้างตัวอินทิเกรตมีขนาดของทรานซิสเตอร์เล็ก จึงมีแรงดันออฟเซตแบบสุ่มมากกว่าแรงดันที่จุดอื่นๆ ถ้าไม่คิดผลจากแรงดัน CAP- เราสามารถสรุปว่าวงจรไบแอสแบบแบนด์แกปทำงานได้ตามที่ออกแบบ และสามารถสร้างแรงดันไบแอสที่มีความผิดพลาดน้อยกว่า 1.2% ได้ อย่างไรก็ตาม แรงดัน VPOL+ มีความผิดพลาดมากกว่าแรงดัน RBIAS และ VPOL- แม้ว่าจะเทียบกันที่แรงดันค่าเดียวกันก็ตาม ความผิดพลาดที่มากกว่าอาจเกิดจากสองสาเหตุ สาเหตุแรกเนื่องจากการสลับการทำงานระหว่างวงจรบัฟเฟอร์กระแส กับวงจรไบแอสสำรองในวงจรส่วนหน้าระหว่างที่เอดีซีทำงาน ทำให้ความผิดพลาดของแรงดันที่ขาเข้าของวงจรทั้งสองมีค่ามากขึ้น สาเหตุที่สองคือผลจากความต้านทานขาเข้าของมัลติมิเตอร์ที่วัดมีค่าจำกัด จึงดึงกระแสจากวงจรส่วนหน้าผ่านสวิตช์ จนทำให้เกิดแรงดันตกคร่อมที่สวิตช์

ผลของอุณหภูมิที่มีต่อแรงดันอ้างอิงภายในวงจรรวม วัดได้จากแรงดันทั้งสี่ค่าข้างต้นเช่นกัน โดยใช้มัลติมิเตอร์วัดแรงดันไฟตรง เมื่อวงจรรวมต้นแบบทำงานที่แรงดันแหล่งจ่าย 3 โวลต์ และกระแสขาเข้ามีค่าเป็นศูนย์ ผลการวัดได้มาจากวงจรต้นแบบเพียงวงจรเดียว และในที่นี้จะนำผลการวัดเมื่อแรงดัน VPOL+ มีค่า 400 mV มาแสดง ผลการวัดเป็นดังตารางที่ 5-2 ค่าเฉลี่ยของสัมประสิทธิ์อุณหภูมิของแรงดันแบนด์แกปที่สร้างขึ้นมีค่า 156 ppm/°C อัตราการเปลี่ยนแปลงของแรงดันต่ออุณหภูมิดูได้จากกราฟในรูปที่ 5-2

ตารางที่ 5-2 ผลการวัดผลของอุณหภูมิต่อแรงดันอ้างอิงจากวงจรต้นแบบ

อุณหภูมิ (°C)	-5	0	10	20	30	40	50	60	70	75	TC (ppm /°C)
RBIAS (mV)	499.9	499.5	498.9	498.2	497.1	496.3	495.4	494.3	494.0	493.6	-159
CAP- (mV)	402.2	401.8	401.3	400.6	399.8	399.1	398.3	397.5	397.1	396.9	-166
VPOL- (mV)	199.8	199.8	199.5	199.1	198.8	198.6	198.1	197.8	197.6	197.4	-151
VPOL+ (400 mV)	399.6	399.5	398.9	398.4	397.5	396.8	396.1	395.4	395.2	394.8	-151
ΔVPOL (mV)	199.8	199.7	199.4	199.3	198.7	198.2	198.0	197.6	197.6	197.4	-151



รูปที่ 5-2 กราฟแสดงผลของอุณหภูมิต่อแรงดันอ้างอิง

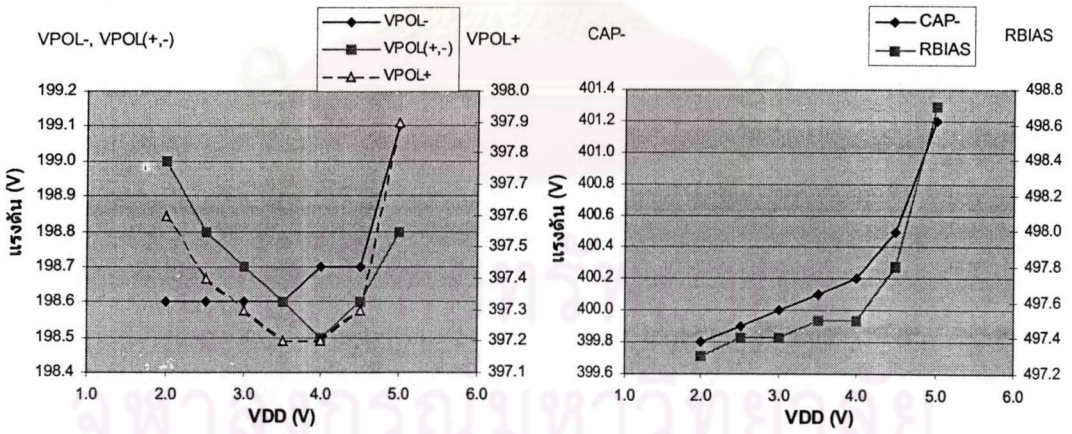
จากผลการวัดพบว่าการชดเชยผลของอุณหภูมิทำได้ไม่สมบูรณ์ ดังจะเห็นได้จากสัมประสิทธิ์อุณหภูมิมีค่าติดลบตลอดช่วงอุณหภูมิ ในขณะที่การออกแบบได้กำหนดให้สัมประสิทธิ์อุณหภูมิมีค่าเป็นศูนย์ที่อุณหภูมิห้อง สาเหตุเกิดจากคุณสมบัติของทรานซิสเตอร์ไบโพลาร์และตัวต้านทานแตกต่างจากแบบจำลองของกระบวนการผลิตปกติ รวมทั้งผลจากความ

ไม่เข้าคู่ของทรานซิสเตอร์มอสด้วย อย่างไรก็ตามผลการวัดที่ได้ใกล้เคียงวงจรแบนด์แกปทั่วไปที่ไม่มีการชดเชยผลของความโค้ง [30]

ผลของแรงดันแหล่งจ่ายที่มีต่อแรงดันอ้างอิงภายในวงจรรวม วัดได้จากแรงดันทั้งสี่ค่าข้างต้นเช่นเดียวกัน โดยวัดที่อุณหภูมิ 25°C และกระแสขาเข้ามีค่าสูงสุด (1 μA) ในที่นี้จะนำผลการวัดเมื่อแรงดัน VPOL+ มีค่า 400 mV มาแสดง ผลการวัดเป็นดังตารางที่ 5-3 อัตราส่วนขจัดแหล่งจ่ายกำลัง หรือพีเอสอาร์อาร์ (PSRR หรือ Power-Supply Rejection Ratio) ของแรงดันอ้างอิงดีกว่า –67 dB อัตราการเปลี่ยนแปลงของแรงดันต่อแหล่งจ่ายดูได้จากกราฟในรูปที่ 5-3

ตารางที่ 5-3 ผลการวัดผลของแรงดันแหล่งจ่ายต่อแรงดันอ้างอิงจากวงจรต้นแบบ

แรงดันแหล่งจ่าย (V)	2.0	2.5	3.0	3.5	4.0	4.5	5.0	PSRR (dB)
RBIAS (mV)	497.3	497.4	497.4	497.5	497.5	497.8	498.7	-67
CAP- (mV)	399.8	399.9	400.0	400.1	400.2	400.5	401.2	-67
VPOL- (mV)	198.6	198.6	198.6	198.6	198.7	198.7	199.1	-76
VPOL+ (400 mV)	397.6	397.4	397.3	397.2	397.2	397.3	397.9	-73
ΔVPOL (mV)	199.0	198.8	198.7	198.6	198.5	198.6	198.8	-76



รูปที่ 5-3 กราฟแสดงผลของแรงดันแหล่งจ่ายต่อแรงดันไบแอส

แรงดันไฟตรงที่สร้างขึ้นภายในชิปทนต่อการเปลี่ยนแปลงของแรงดันแหล่งจ่ายได้ดี (เมื่อการเปลี่ยนแปลงแรงดันแหล่งจ่ายมีความถี่ต่ำ) เห็นได้จากพีเอสอาร์อาร์ของแรงดันมีค่าเกินกว่า 60 dB สาเหตุเนื่องมาจากความยาวของทรานซิสเตอร์ที่ใช้ในวงจรสร้างแรงดันอ้างอิงมีค่ามาก และโครงสร้างของแหล่งจ่ายกระแสแบบคาสโคดช่วงแกว่งกว้างทำให้ความต้านทานขาออกทรานซิสเตอร์มีค่าสูงมาก จากกราฟในรูปที่ 5-3 จะเห็นว่าแรงดัน VPOL+ มีค่าต่ำสุดที่แรงดัน 3.5

ถึง 4 โวลต์ ซึ่งต่างจากแรงดันอีกสามค่าที่เหลือซึ่งมีค่าลดลงเมื่อแรงดันแหล่งจ่ายลดลง สาเหตุเกิดจากความต้านทานขณะที่ปิดสวิตช์ของสวิตช์เอ็นมอสซึ่งต่อขนานกับตัวต้านทานที่สร้างแรงดัน VPOL+ มีค่าเพิ่มขึ้นเมื่อแรงดันแหล่งจ่ายลดลง ซดเซยกับผลของกระแสที่ลดลงเมื่อแรงดันแหล่งจ่ายมีค่าต่ำลง จุดที่น่าสังเกตจากกราฟคือความชัน จะมีค่าเพิ่มขึ้นเมื่อแรงดันแหล่งจ่ายมีค่ามากกว่า 4 โวลต์ แตกต่างจากผลการจำลองการทำงานซึ่งความชันจะเริ่มเพิ่มเมื่อแรงดันแหล่งจ่ายมีค่าเกิน 5 โวลต์ สาเหตุเนื่องจากทรานซิสเตอร์เริ่มพังทลาย (Breakdown) เร็วกว่าแบบจำลองทรานซิสเตอร์

5.2.2 ความแม่นยำของเอดีซี

ความแม่นยำของเอดีซีวัดได้สองแบบ คือความแม่นยำสัมบูรณ์ (Absolute accuracy) กับความแม่นยำสัมพัทธ์หรือความละเอียด (Resolution) โดยทั่วไปมักเรียกความแม่นยำสัมบูรณ์ว่าความแม่นยำ และเรียกความแม่นยำสัมพัทธ์ว่าความละเอียด

ความแม่นยำวัดได้โดยหาความผิดพลาดระหว่างผลลัพธ์ที่ได้จากเอดีซีกับค่ากระแสขาเข้าจริงที่ป้อน ความผิดพลาดยิ่งน้อยแสดงว่าเอดีซีมีความแม่นยำมาก ความแม่นยำของเอดีซีถูกกำหนดโดยความแม่นยำของค่ากระแสอ้างอิง I_{REF} (ดูรูปที่ 3-3) ซึ่งมีค่าปกติเท่ากับ 1 μA ในขั้นตอนการออกแบบผู้วิจัยได้จำกัดความผิดพลาดของกระแสดังกล่าวให้มีค่าไม่เกิน 3 % (มีค่าอยู่ในช่วง 970 ถึง 1030 nA) ส่วนความละเอียดของวงจรนั้นวัดได้โดยนำเอดีซีที่ปรับเทียบแล้วมาหาความผิดพลาดระหว่างผลลัพธ์ที่ได้จากเอดีซีกับค่ากระแสขาเข้า ความผิดพลาดดังกล่าวไม่ควรมีค่าเกิน 1 LSB งานวิจัยนี้ออกแบบให้เอดีซีแยกแยะค่ากระแสได้ต่ำสุด 1 nA ความละเอียดของเอดีซีจะแย่ลงเมื่อสัญญาณรบกวนจากส่วนต่างๆ ที่เกี่ยวข้องกับเอดีซีมีค่ามากขึ้น ดังนั้นในการออกแบบจึงต้องคำนวณขนาดของสัญญาณรบกวนและจำกัดให้ผลรวมของสัญญาณรบกวนมีค่าน้อยกว่า 1 LSB

การทดสอบจะใช้ตัวต้านทานที่รู้ค่าแน่นอน (วัดด้วยมัลติมิเตอร์) ต่อเข้ากับขา VPOL+ และ VPOL- เพื่อใช้แทนตัวตรวจรู้ และจากค่าแรงดันที่วัดได้ในตารางที่ 5-3 สามารถนำมาคำนวณค่ากระแสเข้าได้ ($I_{in} = (V_{POL+} - V_{POL-})/R_{sensor}$) ความผิดพลาดระหว่างค่ากระแสเข้าที่คำนวณได้กับค่าที่อ่านจากจอผลึกเหลวจะบอกความแม่นยำของเอดีซี การวัดค่าความผิดพลาดจะใช้กระแสใกล้เคียงค่าเต็มสเกลของกระแสขาเข้า ซึ่งเป็นบริเวณที่ความผิดพลาดจากกระแสอ้างอิงส่งผลชัดเจนที่สุด ความผิดพลาดสูงสุดของวงจรต้นแบบมีค่า 1.39 %

ตารางที่ 5-4 ความแม่นยำในการอ่านค่ากระแสของเอดีซี

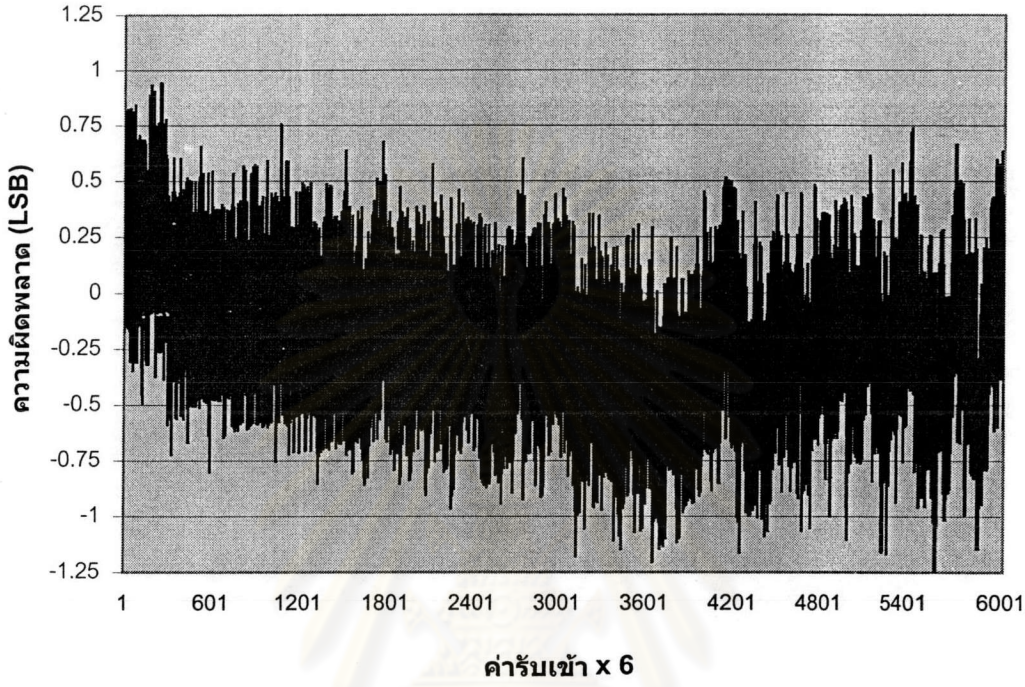
	กระแสเข้า (nA)	ค่าที่อ่านได้เมื่อวงจรอยู่ในสภาพแวดล้อมต่างๆ					ความผิดพลาดสูงสุด (%)
		V_{DD}=3V 25°C	V_{DD}=5V 25°C	V_{DD}=2V 25°C	V_{DD}=3V 70°C	V_{DD}=3V 0°C	
ชิป #1	986	990	-	-	-	-	-0.41%
ชิป #2	998	996	-	-	-	-	0.20%
ชิป #3	1004	1016	1012	1017	1013	1018	-1.39%
ชิป #4	1017	1013	1010	1015	1010	1016	0.69%
ชิป #5	999	1005	1001	1006	1003	1006	-0.70%
ค่าสูงสุด							-1.39%

หมายเหตุ การทดสอบในช่วงต้นพบว่าชิปหมายเลข 1 และ 2 สามารถทำงานในสภาพแวดล้อมที่อุณหภูมิ หรือแรงดันแหล่งจ่ายมีค่าต่ำสุด และสูงสุดได้ แต่การทดสอบเพื่อบันทึกค่าในภายหลังไม่สามารถนำชิปทั้งสองตัวดังกล่าวมาทดสอบได้ จึงไม่มีผลการวัดของชิปหมายเลข 1 และ 2 ในสภาพแวดล้อมที่อุณหภูมิ หรือแรงดันแหล่งจ่ายมีค่าต่ำสุด และสูงสุด

ผลการวัดในสภาพแวดล้อมที่แตกต่างกันของชิปแต่ละตัวมีค่าใกล้เคียงกัน จากผลการวัดที่ได้สามารถสรุปได้ว่าวงจรรวมต้นแบบมีความไวต่อการเปลี่ยนแปลงอุณหภูมิ และแรงดันแหล่งจ่ายต่ำ ความแม่นยำของเอดีซีในวงจรต้นแบบดีกว่าที่ออกแบบไว้ (3 %) ดังนั้นวงจรต้นแบบสามารถนำไปใช้วัดกระแสในงานที่ต้องการความแม่นยำไม่เกิน 1.4 % ได้โดยไม่ต้องปรับเทียบ อย่างไรก็ตามผลที่ได้จากการวัดครั้งนี้มาจากจำนวนตัวอย่างที่น้อยเกินไป ความแม่นยำที่ได้จึงอาจจะดีเกินจริง

การวัดความละเอียดของวงจรรวมต้นแบบ จะใช้ตัวต้านทานขนาดประมาณ 6 MΩ เพื่อใช้แทนตัวตรวจรู้ ร่วมกับแหล่งจ่ายแรงดันไฟตรงซึ่งปรับค่าได้ทีละ 1 mV เพื่อกำหนดปริมาณกระแสรับเข้า ต่อขาข้างหนึ่งของตัวต้านทานเข้าที่ขา VPOL+ (กำหนดแรงดันไว้ 0.4 V) ซึ่งเป็นขาเข้าของวงจรส่วนหน้า ขาอีกข้างหนึ่งต่อเข้ากับแหล่งจ่ายไฟตรง ตั้งค่าแรงดัน 0.3 โวลต์ แล้วปรับเทียบออฟเซต จากนั้นตั้งค่าแรงดันแหล่งจ่ายเป็น –5.7 โวลต์ แล้วปรับเทียบความไว จากนั้นจึงเริ่มลดแรงดันจาก 0.3 โวลต์ ไปจนถึง –5.7 โวลต์ ทีละ 1 mV (คิดเป็นความละเอียดในการปรับค่ากระแสเข้าทีละ 1/6 LSB) และบันทึกค่าที่ได้อ่านได้จากจอผลึกเหลว โดยเขียนโปรแกรมเพื่อควบคุมการปรับค่าแรงดันจากแหล่งจ่าย และแปลงค่าที่อ่านได้จากจอผลึกเหลวกลับเป็นตัวเลขเพื่อนำไปคำนวณความผิดพลาด ผลลัพธ์ที่ได้เป็นดังรูปที่ 5-4

ความผิดพลาดที่ได้จากการวัดมีค่าเกิน 1 LSB เล็กน้อย ซึ่งเกินจากค่าที่คำนวณไว้ในขั้นตอนออกแบบ ความผิดพลาดส่วนเกินอาจเกิดจากการป้องกันสัญญาณรบกวนจากสิ่งแวดล้อมไม่ดีพอ เนื่องจากเอดีซีมีความไวต่อกระแสสูงมากทำให้ถูกรบกวนได้ง่าย



รูปที่ 5-4 ผลการวัดความผิดพลาดของเอดีซีที่ปรับเทียบแล้ว (สูงสุด 0.94 ต่ำสุด –1.25)

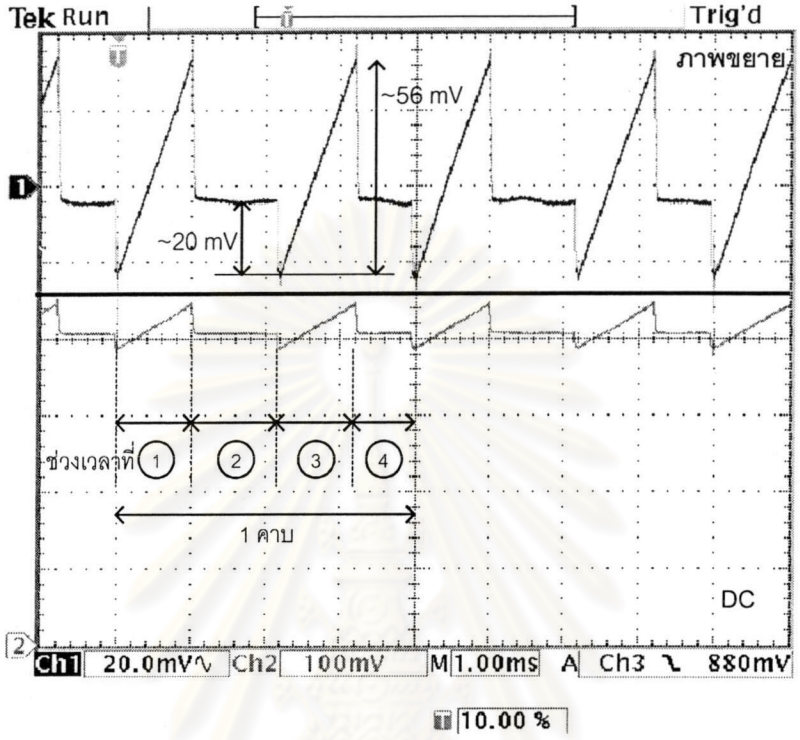
5.2.3 การทำงานของระบบโดยรวม

สิ่งที่เราสนใจจากการทำงานของวงจรรวมต้นแบบ ได้แก่ การปรับเทียบออฟเซตและความไว และการแสดงผลทางจอผลึกเหลว การทำงานของวงจรขณะที่ปรับเทียบสามารถสังเกตได้จากสัญญาณออกของตัวอินทิเกรต

รูปที่ 5-5 แสดงสัญญาณออกจากตัวอินทิเกรตที่วัดได้ เมื่อไม่มีกระแสขาเข้า ด้านล่างแสดงค่าแรงดันไฟตรงของสัญญาณออก และด้านบนเป็นภาพขยายของสัญญาณออก ทำให้เห็นผลของกระแสออฟเซต และแรงดันออฟเซตได้ชัดเจน จากรูปพบว่ากระแสออฟเซตจากวงจรส่วนหน้ารวมกับกระแสออฟเซตที่จงใจใส่มีค่าประมาณ 56 nA และแรงดันออฟเซตจากตัวอินทิเกรตและตัวเปรียบเทียบรวมกันเท่ากับ 20 mV

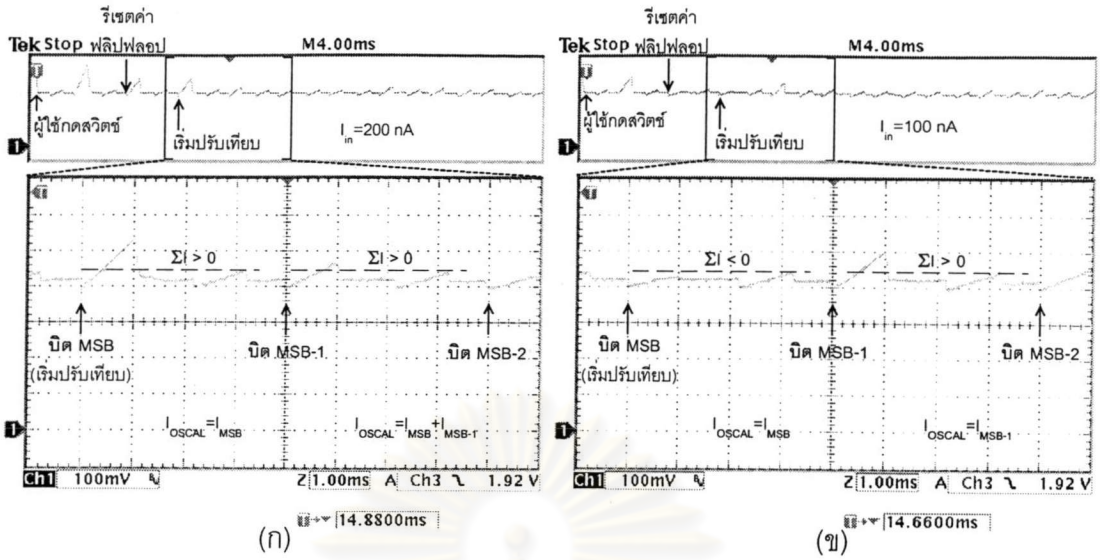
ภาพรวมการทำงานของวงจรในขณะที่ปรับเทียบออฟเซตสามารถเห็นได้จากสัญญาณออกของตัวอินทิเกรตดังรูปที่ 5-6 จากรูปในกรอบบนจะเห็นขนาดของสัญญาณมีการเปลี่ยนแปลงเพิ่มขึ้นหรือลดลงตามคาบการทำงานของเอดีซี เมื่อผู้ใช้กดสวิตช์เพื่อเริ่มการปรับ

เทียบที่เวลาใดเวลาหนึ่ง วงจรจะหน่วงเวลาไปหนึ่งรอบการแปลงสัญญาณแล้วจึงรีเซตค่าในเรจิสเตอร์ของหน่วยปรับเทียบก่อนเริ่มรอบการแปลงสัญญาณรอบถัดไป ทำให้มีกระแสบิต MSB ไหลไปหักล้างกับกระแสขาเข้า และการปรับเทียบจะเริ่มในรอบการแปลงรอบถัดไป



รูปที่ 5-5 สัญญาณออกของตัวอินทิเกรตเมื่อไม่มีกระแสขาเข้า

เมื่อขยายสัญญาณในช่วงต้นของการปรับเทียบมาดูดังรูปในกรอบล่าง ในกรณีที่สัญญาณเข้ามีค่า 200 nA กระแสบิต MSB ของวงจรปรับเทียบ (125 nA) ไม่สามารถชดเชยได้หมด หน่วยปรับเทียบจึงเก็บค่าบิต MSB ไว้และนำไปรวมกับบิตต่อๆ ไปในการปรับเทียบด้วย ดังจะเห็นได้จากการปรับเทียบในบิตที่สอง กระแสที่จ่ายเพื่อชดเชยจะมีค่ามากขึ้นเพราะเกิดจากการรวมกระแสบิต MSB เข้ากับกระแสบิตถัดไป (125 + 62.5 = 187.5 nA) ต่างกับกรณีที่สัญญาณเข้ามีค่า 100 nA ซึ่งกระแสบิต MSB ของวงจรปรับเทียบมีค่ามากเกินไป หน่วยปรับเทียบจึงไม่เก็บค่าบิต MSB ดังจะเห็นได้จากการปรับเทียบในบิตถัดไป ซึ่งกระแสปรับเทียบออฟเซตจะมีค่าน้อยลงเนื่องจากวงจรปรับเทียบจ่ายกระแสเพียง 62.5 nA กระบวนการปรับเทียบจะดำเนินไปในลักษณะที่อธิบายข้างต้นจนครบทุกบิตของวงจรปรับเทียบ และสังเกตจากรูปในกรอบบนได้ว่าในที่สุดสัญญาณกระแสรวมจะมีค่าเป็นศูนย์ในที่สุด

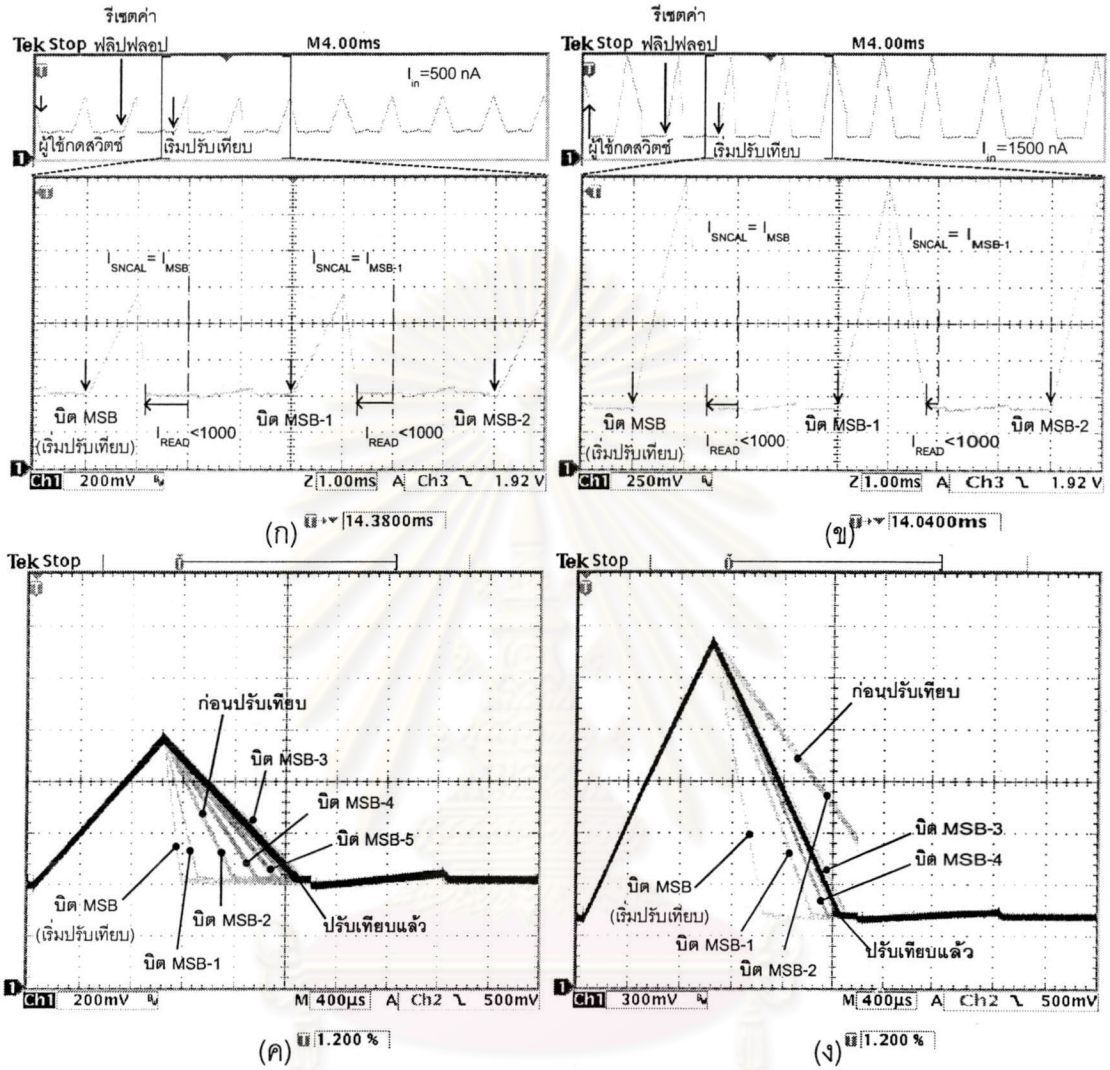


รูปที่ 5-6 สัญญาณออกของตัวอินทิเกรตขณะที่ปรับเทียบออฟเซต (ก) กระแสขาเข้ามีค่า 200 nA (ข) กระแสขาเข้ามีค่า 100 nA

การทำงานของวงจรในขณะที่ปรับเทียบความไวเห็นได้จากสัญญาณออกของตัวอินทิเกรตดังรูปที่ 5-7 จากรูป (ก) และ (ข) ในกรอบบนจะเห็นความชันในช่วงการอินทิเกรตขาลงของสัญญาณมีการเปลี่ยนแปลงเพิ่มขึ้นหรือลดลง เมื่อผู้ใช้กดสวิตช์เพื่อเริ่มการปรับเทียบที่เวลาใดเวลาหนึ่ง วงจรจะหน่วงเวลาไปหนึ่งรอบการแปลงสัญญาณ เช่นเดียวกับการปรับเทียบออฟเซต แล้วจึงรีเซตค่าในเรจิสเตอร์ของหน่วยปรับเทียบก่อนเริ่มรอบการแปลงสัญญาณรอบถัดไป กระแสอ้างอิง ณ เวลานี้จึงมีค่าเท่ากับกระแส MSB ของวงจรปรับเทียบความไว (4 μA) และการปรับเทียบจะเริ่มในรอบการแปลงรอบถัดไป ในการทดลองกำหนดให้เป้าหมายของการปรับเทียบความไวคือทำให้ค่าที่เอดีซีแปลงได้มีค่าเท่ากับ 1000

เมื่อขยายสัญญาณในช่วงต้นของการปรับเทียบมาดูดังรูปในกรอบล่าง กระแสบิต MSB ของวงจรปรับเทียบมีค่ามากเกินไป ทั้งในกรณีที่กระแสขาเข้ามีค่า 500 nA และ 1500 nA ค่าที่อ่านได้จากจอจึงต่ำกว่า 1000 หน่วยปรับเทียบจะไม่ใช้กระแสจากบิต MSB กระบวนการปรับเทียบจะดำเนินไปเรื่อยๆ โดยที่จะเก็บค่ากระแสจากบิตใดๆ เมื่อกระแสจากบิตนั้นไม่ทำให้ค่าที่เอดีซีแปลงได้ต่ำกว่า 1000 เมื่อการปรับเทียบความไวสิ้นสุด ค่าที่อ่านได้จากจอจะมีค่าเท่ากับ 1000 ขั้นตอนการปรับค่ากระแสอ้างอิงที่ทำให้ความชันของแรงดันในช่วงอินทิเกรตขาลงมีค่าเปลี่ยนแปลงไปนั้นสามารถเห็นได้ชัดจากการนำสัญญาณแต่ละคาบมาวางซ้อนกันดังรูปที่ 5-7 (ค) และ (ง) สัญญาณที่จางกว่าคือสัญญาณที่เกิดขึ้นก่อน และสัญญาณที่ทึบสุดคือสัญญาณหลังจากการปรับเทียบเสร็จสิ้นแล้ว สังเกตว่าสัญญาณก่อนปรับเทียบกับสัญญาณขณะที่ปรับเทียบบิต MSB-2 ทับกันเนื่องจากค่ากระแสอ้างอิงที่ตั้งไว้หลังการรีเซตระบบคือกระแสจากบิต MSB-2

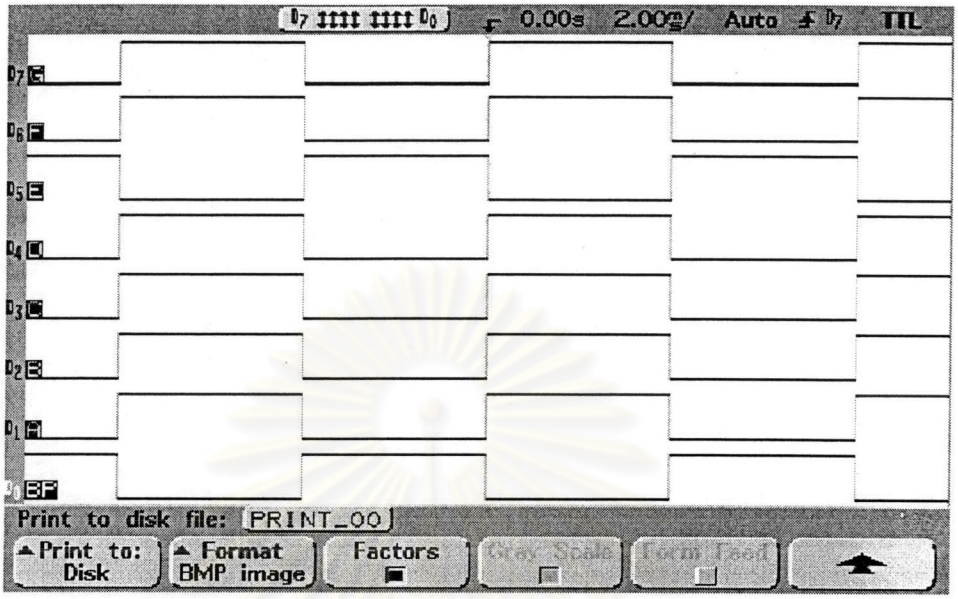
นอกจากนี้สัญญาณจากการปรับเทียบบิตที่มีกระแสขนาดเล็กลงไปกว่าบิต MSB-5 จะใกล้เคียงกับสัญญาณที่ปรับเทียบแล้วมาก จึงไม่ได้แสดงให้เห็นในรูป



รูปที่ 5-7 สัญญาณออกของตัวอินทิเกรตขณะที่ปรับเทียบความไว (ก) กระแสขาเข้ามีค่า 500 nA (ข) กระแสขาเข้ามีค่า 1500 nA (ค) ภาพซ้อนของการปรับเทียบในรูป ก (ง) ภาพซ้อนของการปรับเทียบในรูป ข

สัญญาณที่ใช้ขับจอผลึกเหลวแต่ละส่วนจะประกอบด้วยสัญญาณที่ขับส่วนของตัวเลข และระนาบหลัง สัญญาณขับระนาบหลังจะเป็นสัญญาณร่วมของจอผลึกเหลว ส่วนของจอที่ต้องการให้แสดงผลจะต้องได้รับสัญญาณไฟสลับความถี่ 30-200 เฮิรตซ์ ซึ่งทำได้โดยป้อนสัญญาณขับส่วนของตัวเลขด้วยสัญญาณที่ผกผันกับสัญญาณขับระนาบหลัง ดังตัวอย่างสัญญาณในรูปที่ 5-8 ที่วัดจากการแสดงผลเลขเก้า สัญญาณที่ขับจอผลึกเหลวเรียงตามลำดับจากล่างขึ้นบน ได้แก่ สัญญาณขับระนาบหลัง ส่วน A, B, C, D, E และ G จะเห็นได้ว่าสัญญาณขับส่วน E แตกต่างจากส่วนอื่นเนื่องจากเป็นส่วนที่ไม่ได้แสดงผล สัญญาณขับส่วน E จะเหมือนกับ

สัญญาณขับระนาบหลัง เพื่อให้จอผลึกเหลวมองเห็นผลต่างระหว่างแรงดันทั้งสองเป็นเพียงสัญญาณไฟตรงที่ไม่มีการเปลี่ยนแปลง



รูปที่ 5-8 สัญญาณขับจอผลึกเหลวเจ็ดส่วน (เลขเก้า)

ผลการวัดการกินกระแสของวงจรรวมต้นแบบขณะที่วัดกระแสขาเข้าเต็มสเกล ที่อุณหภูมิ 25°C เป็นดังตารางที่ 5-5 กระแสที่ใช้โดยวงจรส่วนแอนะล็อกมีค่าอยู่ในช่วง 170 ถึง 190 μA และกระแสที่ใช้โดยวงจรทั้งหมดมีค่าตั้งแต่ 212 ถึง 300 μA ระหว่างแรงดันแหล่งจ่าย 2 ถึง 5 โวลต์

ตารางที่ 5-5 การกินกระแสของวงจรรวมต้นแบบ

VDD (V)	2.0	2.5	3.0	3.5	4.0	4.5	5.0
$I_{avg,ana}$ (μA)	170	171	176	178	179	181	189
$I_{avg,chip}$ (μA)	212	224	237	247	264	284	300
$I_{avg,dig}$ (μA)	42	53	61	69	85	103	111
Power (μW)	424	560	711	865	1056	1278	1500
$C_{eq,dig}$ (pF)	10.5	10.6	10.2	9.9	10.6	11.4	11.1

กระแสเฉลี่ยที่วงจรแอนะล็อกใช้เปลี่ยนแปลงไม่มากเนื่องจากวงจรแอนะล็อกส่วนใหญ่มีอัตราส่วนขจัดแหล่งจ่ายกำลังสูง ขณะที่กระแสเฉลี่ยที่วงจรทั้งหมดใช้มีค่าเปลี่ยนแปลงตามแรงดันแหล่งจ่ายมากกว่า เนื่องจากกระแสที่วงจรส่วนดิจิทัลใช้แปรผันตรงกับแรงดันแหล่งจ่าย ตามความสัมพันธ์

$$I_{avg,dig} = \frac{1}{2} \cdot C_{eq,dig} \cdot f_{clk} \cdot V_{DD} \quad (5\text{-}1)$$

จากผลการวัดกระแสเฉลี่ยของวงจรแอนะล็อก กับวงจรรวมทั้งหมด จะสามารถคำนวณหากระแสเฉลี่ยที่ใช้โดยวงจรดิจิทัลและความเก็บประจุสมมูลของวงจรดิจิทัลได้ ซึ่งความเก็บประจุสมมูลมีค่าประมาณ 10 pF

5.3 สรุปผลการทดลอง

การวัดผลการทำงานของวงจรรวมต้นแบบจำแนกออกได้สามส่วน ได้แก่ ความแม่นยำของแรงดันไบแอสที่สร้างขึ้น ความแม่นยำของเอดีซี และการทำงานโดยรวมของวงจรรวม ผลการวัดและการทดสอบที่สำคัญสรุปไว้ในตารางที่ 5-6

ตารางที่ 5-6 สรุปผลการวัดคุณสมบัติของวงจรรวมต้นแบบ

คุณสมบัติโดยรวม	สัญลักษณ์	ผลการวัด	หมายเหตุ
แรงดันแหล่งจ่าย (V)	VDD	2.0 – 5.0	-
อุณหภูมิ (°C)	T	-5 - 75	-
การกินกระแสเฉลี่ย (μA)	$I_{avg,chip}$	212 - 300	แรงดันแหล่งจ่าย 2 – 5 V
การกินกำลังงาน (mW)	P	0.4 – 1.5	แรงดันแหล่งจ่าย 2 – 5 V
กระแสปรับเทียบออฟเซต (nA)	I_{oscal}	1 - 249	ค่าจากการออกแบบ
กระแสปรับเทียบความไว (nA)	I_{sncal}	1 - 7999	ค่าจากการออกแบบ
แรงดันไบแอสที่วงจรสร้างขึ้น			
ความแม่นยำของแรงดันไบแอส (%)	$\Delta V/V$	1.14	วัดเทียบระหว่างชิป
สัมประสิทธิ์อุณหภูมิ (ppm/°C)	TC	-166	ช่วง –5 - 75°C
อัตราส่วนขจัดแหล่งจ่ายกำลัง (dB)	PSRR	-67	วัดที่ความถี่ต่ำ
ความแม่นยำของเอดีซี			
ความผิดพลาดในการอ่านค่ากระแส (%)	$\Delta I/I$	1.39	ค่าสูงสุดจากชิป 5 ตัว
ความผิดพลาดเมื่อปรับเทียบแล้ว (LSB)	-	1.25	ค่าเต็มสเกล 1000 LSB

วงจรรวมต้นแบบสามารถทำงานภายใต้แรงดันตั้งแต่ 2 ถึง 5 โวลต์ ที่อุณหภูมิระหว่าง -5 ถึง 75°C และกินกำลังงานเพียง 0.4 mW ที่แรงดันแหล่งจ่าย 2 โวลต์ ส่วนกระแสปรับเทียบที่ระบุในตารางเป็นค่าที่ใช้ในการออกแบบ ส่วนค่าจริงอาจคลาดเคลื่อนไปจากที่ระบุเล็กน้อยเนื่องจากความผิดพลาดของกระแสอ้างอิง แต่ยังสามารถใช้ในการปรับเทียบได้โดยไม่สูญเสียความละเอียด

ในการปรับเทียบแต่อย่างใด วงจรรวมต้นแบบที่ไม่ได้ปรับเทียบสามารถวัดกระแสด้วยความแม่นยำไม่เกิน 1.4 % ของค่าเต็มสเกลหรือ 14 nA ด้วยความละเอียด 1 nA ภายในช่วงแรงดันแหล่งจ่าย และอุณหภูมิที่ทดสอบ จึงเหมาะกับงานที่ไม่ต้องการความแม่นยำสูง ขณะที่หลังปรับเทียบแล้ว วงจรต้นแบบสามารถอ่านค่ากระแสได้ด้วยความแม่นยำ 1.25 LSB หรือ 1.25 nA

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 6

ข้อสรุปและข้อเสนอแนะ

6.1 ข้อสรุป

งานวิจัยนี้กล่าวถึงการออกแบบวงจรรวมรับกระแสจากตัวตรวจรู้ใดๆ ที่มีสัญญาณออกอยู่ในรูปกระแส และแสดงค่าที่วัดได้เป็นตัวเลขทางจอแบบผลึกเหลว ภายในวงจรมีวงจรสร้างแรงดันอ้างอิงซึ่งทนต่อการเปลี่ยนแปลงของอุณหภูมิและกระบวนการผลิต ทำให้ระบบทนต่อความแปรปรวนต่างๆ ได้ดี ระบบมีวงจรส่วนหน้าซึ่งสามารถไบแอสแรงดันให้กับตัวตรวจรู้ได้ เหมาะกับตัวตรวจรู้ที่ต้องการแรงดันไบแอส เช่น ตัวตรวจรู้แอมเพอโรเมตริก และมีระบบปรับเทียบเพื่อแก้ความผิดพลาดในการวัดที่เกิดจากความแตกต่างของลักษณะถ่ายโอนของตัวตรวจรู้แต่ละตัว นอกจากนี้ยังกล่าวถึงการวาดลายวงจรรวม และการทดสอบวงจรรวมต้นแบบซึ่งผลิตด้วยเทคโนโลยีการผลิตแบบซีมอส (N-well) 0.7 ไมครอนของบริษัทอัลคาเทลไมโครอิเล็กทรอนิกส์ รายละเอียดของงานวิจัยสามารถสรุปได้ดังต่อไปนี้

1. การออกแบบวงจร เริ่มจากแบ่งระบบออกเป็นห้าส่วนย่อย ได้แก่ วงจรไบแอส วงจรส่วนหน้า ตัวแปลงแอนะล็อกเป็นดิจิทัล วงจรปรับเทียบ และวงจรส่วนดิจิทัล โดยวงจรที่ออกแบบมีคุณสมบัติที่สำคัญคือ
   - สามารถรับกระแสจากตัวตรวจรู้ได้ในช่วง 1-1000 nA
   - แสดงผลทางจอผลึกเหลวเจ็ดส่วนที่มีตัวเลข 3½ หลัก
   - มีระบบปรับเทียบเพื่อชดเชยกระแสออฟเซ็ตและความไวของตัวตรวจรู้ สามารถปรับเทียบกระแสออฟเซตตั้งแต่ 1-249 nA ด้วยความละเอียด 1 nA และปรับเทียบความไวของตัวตรวจรู้ได้ในช่วง 0.1–8 เท่า
   - ทำงานโดยใช้แรงดันแหล่งจ่ายไฟ 2.0 – 5.0 V ซึ่งเหมาะสมในการใช้งานกับแหล่งจ่ายแบตเตอรี่แบบเซลล์แห้ง 2-3 ก้อน
   - วงจรส่วนหน้าสามารถสร้างแรงดันไบแอสปรับค่าได้ขั้นละ 0.1 V ตั้งแต่ 0.1 – 0.8 V และแรงดันนี้ขึ้นกับอุณหภูมิน้อยมาก
2. การจำลองการทำงาน เพื่อวิเคราะห์การทำงานของวงจรว่าเป็นไปตามที่ออกแบบไว้ และเพื่อหาค่าพารามิเตอร์ของอุปกรณ์ที่เหมาะสมที่สุด

3. วาดลายวงจรรวมตามผังวงจรที่ออกแบบไว้และตรวจสอบความถูกต้องของลายวงจรด้วยกระบวนการดีอาร์ซี และแอลวีเอส โดยการวาดวงจรในส่วนของแอนะล็อกทำด้วยมือทั้งหมด แต่วงจรในส่วนดิจิทัลจะใช้กระบวนการเอสพีอาร์ในการวางลายวงจรโดยอัตโนมัติ แล้วนำสัญญาณที่ต้องเชื่อมต่อกับภายนอกมาต่อเข้ากับแพดและวางลวดเชื่อมเชื่อมต่อกับขาของชิปซึ่งมีตัวถังแบบดิพ 48 ขา แล้วส่งข้อมูลดังกล่าวไปผลิตวงจรรวมต้นแบบ
4. วัดคุณสมบัติของวงจรรวมต้นแบบที่ได้ และพบว่าวงจรทำงานได้ตามคุณสมบัติที่ออกแบบไว้ในข้อที่ 1

6.2 ข้อเสนอแนะ

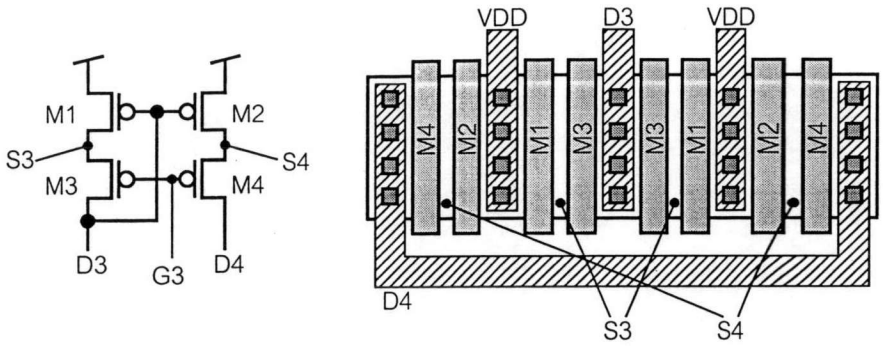
แบ่งเป็นสามส่วน ได้แก่ ข้อเสนอแนะในการออกแบบ การวาดลายวงจรรวม และคุณสมบัติเพิ่มเติมที่ระบบควรจะมี

6.2.1 ข้อเสนอแนะในการออกแบบ

- นำเทคนิคการกำจัดออฟเซตของออปแอมป์วิธีอื่น เช่น การสวิตช์ตัวเก็บประจุ หรือเทคนิคชอปเปอร์ (Chopper technique) มาใช้แทนการเพิ่มขนาดของทรานซิสเตอร์ในวงจร เพื่อไม่ให้ขนาดของทรานซิสเตอร์ในวงจรแอนะล็อกใหญ่เกินไป
- ออกแบบเครื่องสถานะจำกัดให้ใช้เพียงสามสถานะ ได้แก่ 00 (สถานะปกติ), 01 (ปรับเทียบออฟเซต) และ 10 (ปรับเทียบความไว) และแก้ปัญหาที่เกิดจากการกดปุ่มปรับเทียบค้างไว้ซึ่งทำให้เครื่องสถานะจำกัดทำงานผิดพลาด
- อัตราส่วนขจัดแหล่งจ่ายกำลังที่ความถี่สูงของวงจรไบแอสที่ออกแบบมีค่าต่ำ สามารถทำให้มีค่าเพิ่มขึ้นได้โดยใช้ตัวเก็บประจุขนาดใหญ่ (ตั้งแต่ 1 pF ขึ้นไป) ต่อเข้าที่ปมที่ต้องการแรงดันคงที่ รวมทั้งที่แรงดันไบแอสคาสโคด จะช่วยให้อัตราส่วนขจัดแหล่งจ่ายกำลังมีค่าเพิ่มขึ้นได้

6.2.2 ข้อเสนอแนะในการวาดลายวงจรรวม

- การวาดลายวงจรรวมของวงจรสะท้อนกระแสคาสโคดโดยใช้เทคนิคเซนทรอยด์ร่วม สามารถวาดโดยไม่จำเป็นต้องเชื่อมซอร์สของทรานซิสเตอร์คาสโคดเข้าด้วยกัน ซึ่งช่วยประหยัดพื้นที่ได้มาก ดังรูปที่ 6-1
- กรณีที่วงจรทำงานที่ความถี่สูงกว่า 10 MHz ขึ้นไป การจำลองการทำงานจะต้องนำผลของตัวเก็บประจุปรสิตที่เกิดจากลายวงจรรวม มาจำลองการทำงานใหม่เพื่อให้แน่ใจได้ว่าผลจากตัวเก็บประจุปรสิตนั้นไม่กระทบต่อประสิทธิภาพของระบบ



รูปที่ 6-1 วิธีการวาดคู่ทรานซิสเตอร์ซึ่งต่อคาสโคดให้ประหยัดพื้นที่

- ควรกำหนดค่าโดยปริยายให้กับขากำหนดสถานะการทำงานของวงจร เช่น ขา 50/1 1000/100 และ TEST/NORM เป็นต้น โดยใช้ตัวต้านทานดึงขึ้น (pull-up) หรือดึงลง (pull-down) และควรจัดให้เป็นตรรกะค่าเดียวกัน
- สามารถลดพื้นที่ลายวงจรรวมในส่วนดิจิทัลลงได้อย่างมาก ถ้าลดจำนวนสัญญาณที่ใช้ในการแก้จุดบกพร่องลง

6.2.3 คุณสมบัติเพิ่มเติมของวงจร

- วงจรสร้างสัญญาณนาฬิกาภายในระบบ ทำให้นำชิปไปใช้งานได้ง่ายยิ่งขึ้น
- สภาวะประหยัดพลังงาน โดยหยุดจ่ายกระแสให้แก่วงจรแอนะล็อก และหยุดสัญญาณนาฬิกาที่ป้อนให้กับวงจรดิจิทัล ทำให้อายุการใช้งานยาวนานขึ้น
- วงจรชดเชยผลของอุณหภูมิต่อฟังก์ชันถ่ายโอนของตัวตรวจรู้ เช่น ฟังก์ชันถ่ายโอนของตัวตรวจรู้แอมเพอโรเมตริกในสมการ (2-1) ความไวของตัวตรวจรู้แปรผกผันกับอุณหภูมิสัมบูรณ์ ซึ่งสามารถชดเชยได้โดยใช้วงจรคูณกระแส โดยนำกระแสจากตัวตรวจรู้มาคูณด้วยกระแสซึ่งแปรผันตรงกับอุณหภูมิสัมบูรณ์ จากวงจรไบแอสแบบแบนด์แกปเพื่อหักล้างผลของอุณหภูมิออกไป
- ตัวตรวจรู้มีช่วงเวลาเพิ่มระดับ (Rise time) ยาวกว่าอัตราการแปลงค่าของวงจรรวมต้นแบบมาก โดยทั่วไปหลังจากจุ่มตัวตรวจรู้ลงในสารละลายแล้ว ไม่ว่าจะอ่านค่าหรือปรับเทียบตัวตรวจรู้ จะต้องรอประมาณ 30 วินาที จึงจะได้ค่าที่ถูกต้อง จึงอาจเพิ่มวงจรหน่วงเวลาการวัดหรือการปรับเทียบเข้าไปด้วย หรืออ่านค่าที่เวลาสั้นกว่า 30 วินาที แล้วประมาณค่าสุดท้ายด้วยฟังก์ชันแบบชี้กำลัง (Exponential function) เนื่องจากการเพิ่มระดับของกระแสจากตัวตรวจรู้เทียบกับเวลา จะเป็นไปตามความสัมพันธ์แบบชี้กำลัง