

การออกแบบวงจรกำเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์คงที่



นางสาว พีรจิตร ภาสุภัทร

ศูนย์วิทยทรัพยากร

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า
คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2550

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

A DESIGN OF A SPREAD SPECTRUM CLOCK GENERATOR
WITH CONSTANT SPREAD PERCENTAGE



Miss Perajit Pasupat

A Thesis Submitted in Partial Fulfillment of Requirements
for the Degree of Master of Engineering Program in Electrical Engineering

Department of Electrical Engineering

Faculty of Engineering

Chulalongkorn University

Academic Year 2007

Copyrights of Chulalongkorn University

501850

พีรจิตร ภาสุภัทร : การออกแบบวงจรกำเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์คงที่. (A DESIGN OF A SPREAD SPECTRUM CLOCK GENERATOR WITH CONSTANT SPREAD PERCENTAGE) อ.ที่ปรึกษาวิทยานิพนธ์หลัก : รศ.ดร.เอกชัย ลีลาธรรม, 96 หน้า.

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรกำเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์คงที่ เพื่อลดทอนผลการรบกวนที่เกิดจากสนามแม่เหล็กไฟฟ้า (EMI) โดยใช้การมอดูเลตทางความถี่สัญญาณนาฬิกาด้านเข้าด้วยสัญญาณคลื่นสามเหลี่ยม

โครงสร้างของวงจรแบ่งเป็นสองส่วนคือ วงรอบควบคุมหลักที่ออกแบบโดยอิงโครงสร้างเฟสล็อกลูป และส่วนควบคุมการสร้างสัญญาณมอดูเลต ออกแบบด้วยเทคโนโลยี TSMC 0.25 ไมโครเมตร โดยไม่ได้ผลิตจริง วงจรทำงานที่แรงดันไฟเลี้ยง 3 โวลต์ และมีช่วงความถี่การใช้งานตั้งแต่ 155 เมกะเฮิร์ตซ์ จนถึง 380 เมกะเฮิร์ตซ์ ความถี่การมอดูเลตตั้งแต่ประมาณ 38 กิโลเฮิร์ตซ์ จนถึงประมาณ 93 กิโลเฮิร์ตซ์ เปอร์เซ็นต์การแผ่กระจายความถี่ค่อนข้างคงที่ประมาณ 0.85 เปอร์เซ็นต์ และให้การลดทอนผลการรบกวนประมาณ 14 เดซิเบล ที่ฮาร์มอนิกหลัก

เทคนิคและวงจรที่นำเสนอในวิทยานิพนธ์นี้สามารถนำไปประยุกต์ใช้กับการทำงานของอุปกรณ์อิเล็กทรอนิกส์เพื่อลดทอนผลการรบกวนของสัญญาณอันเนื่องมาจากสนามแม่เหล็กไฟฟ้าจากสัญญาณนาฬิกาได้

ศูนย์วิทยทรัพยากร จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา.....วิศวกรรมไฟฟ้า.....ลายมือชื่อนิสิต..... ศิริโชค ภาสุภัทร

สาขาวิชา.....วิศวกรรมไฟฟ้า.....ลายมือชื่ออาจารย์ที่ปรึกษาวิทยานิพนธ์หลัก..... เอกชัย ลีลาธรรม

ปีการศึกษา.....2550.....

4970484521 : MAJOR ELECTRICAL ENGINEERING

KEY WORD: SPREAD SPECTRUM/ CLOCK GENERATOR / EMI REDUCTION / CONSTANT SPREAD PERCENTAGE

PERAJIT PASUPAT : A DESIGN OF A SPREAD SPECTRUM CLOCK GENERATOR WITH CONSTANT SPREAD PERCENTAGE . THESIS PRINCIPAL ADVISOR : ASSOC.PROF.EKACHAI LEELARASAMEE, Ph.D., 96 pp.

This thesis presents a design of a spread spectrum clock generator with constant spread percentage for reducing electro-magnetic interference (EMI) by frequency-modulating the input clock signal using modulating signal with triangular waveform.

The structure of the designed circuit is divided into two paths : the main control loop based on phase-locked loop structure and the modulation controller. The integrated circuit was designed in TSMC 0.25-um technology but was not fabricated. Experimental results show that the output frequency range of the circuit, operating at 3-V supply , is 155 MHz to 380 MHz. The modulation frequency range from 38 kHz to 90 kHz. It can achieve 14 dB EMI attenuation of the peak of spectrum amplitude at fundamental harmonic with approximately 0.85% constant spread ratio.

The presented techniques and circuits can be utilized or applied in electronic devices to reduce the EMI emission from the clock signal.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Department.....Electrical Engineering..... Student's Signature *Perajit Pasupat*
Field of study...Electrical Engineering.....Principal Advisor's Signature *Ekachai Leelarasamee*
Academic year.....2007.....

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้สำเร็จลุล่วงไปได้ด้วยความเหลืออย่างดียิ่งของอาจารย์ รศ.ดร.เอกชัย ลีลารัมย์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ ทั้งในด้านงานวิจัย การทำงาน และข้อคิดในการใช้ชีวิตด้วยดีตลอดมา

ขอขอบคุณห้องปฏิบัติการวิจัยออกแบบและประยุกต์วงจรรวม และเพื่อนๆ พี่ๆ น้องๆ ทุกคนในห้องปฏิบัติการ ที่คอยให้ความช่วยเหลือและคำแนะนำดีๆ รวมทั้งให้กำลังใจเมื่อท้อแท้ ทำให้มีแรงในการทำงาน

ขอบคุณพี่วิรุทธิ์ อ่ำไพวิกรัย สำหรับคำปรึกษาเกี่ยวกับการออกแบบวงจรรวมในทางปฏิบัติที่นอกเหนือจากในบทเรียนทางทฤษฎี และที่เสียสละเวลามาช่วยเหลือเมื่อเกิดปัญหาในการทำงาน

ขอบคุณทุกอุปสรรค และความเหน็ดเหนื่อย ที่ทำให้ผู้วิจัยเข้มแข็ง เป็นผู้ใหญ่มากขึ้น ทำให้รู้จักการจัดการปัญหาต่างๆ ที่เกิดขึ้นในหลายๆ ด้านให้ผ่านไปด้วยดี และได้เรียนรู้ถึงการทำงานหนัก เพื่อแลกมาซึ่งความสำเร็จดังที่ต้องการ

สุดท้ายนี้ ผู้วิจัยขอขอบพระคุณ ครอบครัวที่คอยห่วงใย เป็นกำลังใจและสนับสนุนในทุกๆ ด้านเสมอมา

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

หน้า

บทคัดย่อภาษาไทย.....	ง
บทคัดย่อภาษาอังกฤษ.....	จ
กิตติกรรมประกาศ.....	ฉ
สารบัญ.....	ช
สารบัญตาราง.....	ญ
สารบัญภาพ.....	ฎ
บทที่ 1 บทนำ.....	1
1.1 แนวเหตุผลในการทำวิทยานิพนธ์.....	1
1.2 วัตถุประสงค์ของการวิจัย.....	2
1.3 ขอบเขตของการวิจัย.....	2
1.4 วิธีดำเนินการวิจัย.....	3
1.5 ประโยชน์ที่คาดว่าจะได้รับ.....	3
1.6 ลำดับการนำเสนอ.....	3
บทที่ 2 ทัศนวิสัยวรรณกรรมและทฤษฎีพื้นฐาน.....	4
2.1 งานวิจัยที่ผ่านมา.....	4
2.2 การมอดูเลตทางความถี่.....	5
2.2.1 สมการทั่วไปของการมอดูเลตทางความถี่.....	5
2.2.2 พารามิเตอร์ต่างๆในการมอดูเลตทางความถี่.....	7
2.2.2.1 โพรไฟล์การมอดูเลต.....	7

2.2.2.1 โทรฟลักการมอดูเลต	7
	หน้า
2.2.2.2 อัตราส่วนการมอดูเลต	8
2.2.2.3 คชณีการมอดูเลต	9
2.2.3 แบบค้วคทขงสญญานจการมอดูเลคความถึ	9
2.3 ผลขงการมอดูเลคทางความถึค่อการลคทอนกำล้งสูงสุคขงสญญาน	9
2.4 สญญานนาหึกาแบบแม่กระจายความถึ	11
2.4.1 ลักษณะสญญานนาหึกาแบบแม่กระจายความถึ	11
2.4.2 ผลกระทบค่านสมรรณะทางเวลา	11
บทที่ 3 วงจรเฟสลึอกลุป	13
3.1 โครงสร้างและการทำงานขงวงจรเฟสลึอกลุป	13
3.2 วงจรตรวจสอบเฟส-ความถึ	14
3.3 วงจรชาร์จบัม	18
3.4 วงจรกรองวงรอบ	19
3.5 วงจรออสซิลเลเตอร์ควบคุมความถึด้วยแรงค่น	22
3.6 แบบจำลองและการออกแบขงวงจรเฟสลึอกลุปแบบชาร์จบัม	23
3.6.1 แบบจำลองขงวงจรเฟสลึอกลุปแบบชาร์จบัม	23
3.6.2 เสถียรภาพขงวงจรเฟสลึอกลุปแบบชาร์จบัม	25
บทที่ 4 การออกแบโครงสร้างวงจร	26
4.1 การออกแบโครงสร้างโคจรวม	26
4.2 การออกแบขงวงจรแต่ละส่วน	29
4.2.1 วงรอบควบคุมหลัก	30
4.2.1.1 วงจรตรวจสอบเฟสความถึ วงจรชาร์จบัม และวงจรกรองวงรอบ	30
4.2.1.2 วงจรเปล่งแรงค่น-กระแส	31

4.2.1.3	วงจรสร้างกระแสควบคุมความถี่.....	31
4.2.1.4	วงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส และวงจรถัดรูปคลื่น.....	32
4.2.2	ส่วนควบคุมการสร้างสัญญาณมอดูเลต.....	34
4.2.2.1	วงจรสร้างกระแสควบคุมการมอดูเลต.....	35
4.2.2.2	วงจรสร้างสัญญาณมอดูเลต.....	37
4.3	ดัชนีการมอดูเลตและเปอร์เซ็นต์การแผ่กระจายความถี่ของสัญญาณออก.....	38
บทที่ 5 รายละเอียดวงจรย่อยและการคำนวณค่าพารามิเตอร์ในการการออกแบบ.....		40
5.1	รายละเอียดการออกแบบวงจรย่อย.....	40
5.1.1	วงจรรอปแอมป์.....	40
5.1.2	แหล่งจ่ายกระแสไบอัส.....	42
5.1.1.1	แหล่งจ่ายกระแสไบอัสสำหรับวงจรสร้างกระแสควบคุมความถี่.....	43
5.1.1.2	แหล่งจ่ายกระแสไบอัสสำหรับวงจรสร้างสัญญาณมอดูเลต.....	44
5.1.1.3	แหล่งจ่ายกระแสไบอัสสำหรับวงจรรอสซิลเลเตอร์.....	46
5.1.3	วงจรรหาคความถี่.....	47
5.2	การคำนวณค่าพารามิเตอร์ในการออกแบบ.....	47
5.2.1	ขนาดตัวต้านทานในวงจรแปลงแรงดัน-กระแส.....	47
5.2.2	ลักษณะเฉพาะของวงจรรอสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน.....	48
5.2.3	อัตราส่วนการหารความถี่.....	49
5.2.3.1	อัตราส่วนการหารความถี่ D1.....	49
5.2.3.2	อัตราส่วนการหารความถี่ D2.....	50
5.2.3.3	อัตราส่วนการหารความถี่ N.....	51
5.2.4	วงจรงรองวงรอบ.....	52
บทที่ 6 ผลของความไม่เป็นเชิงเส้นของออสซิลเลเตอร์.....		53
6.1	การวิเคราะห์เชิงทฤษฎี.....	53
6.2	การวิเคราะห์เชิงเลข.....	55
บทที่ 7 ผลการจำลองการทำงานของวงจร.....		57

7.1 ผลการจำลองการทำงานของวงรอบควบคุมหลัก.....	57
7.1.1 วงจรแปลงแรงดัน-กระแส	57
7.1.2 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส และวงจรค้ครูปคลื่น	58
7.1.3 วงจรหารความถี่.....	59
7.1.4 ผลตอบของวงรอบควบคุมหลักเมื่อไม่มีการมอดูเลต.....	59
7.2 ผลการจำลองการทำงานของวงจรทั้งระบบ	61
7.3 ผลจากความแปรปรวนของแรงดันไฟเลี้ยงและอุณหภูมิ	65
บทที่ 8 ข้อสรุปและข้อเสนอแนะ	79
8.1 ข้อสรุป.....	79
8.2 ข้อเสนอแนะ	79
รายการอ้างอิง.....	81
ภาคผนวก.....	83
ภาคผนวก ก การคำนวณค่าความต้านทานสมมูลของตัวเก็บประจุตัวต้ว.....	84
ภาคผนวก ข การวิเคราะห์สมการสัญญาณออกของวงจรสร้างกระแสควบคุมความถี่.....	86
ภาคผนวก ค โมเดลกระบวนการผลิต TSMC 0.25 ไมโครเมตร	90
ภาคผนวก ง บทความที่ได้รับการพิจารณาตอบรับในการประชุมวิชาการทางวิศวกรรมไฟฟ้าครั้งที่ 30	92
ประวัติผู้เขียนวิทยานิพนธ์.....	96

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญตาราง

	หน้า
ตารางที่ 2-1 สรุปงานวิจัยที่เกี่ยวข้องกับวงจรกำเนิดสัญญาณนาฬิกาแบบแผ่กระจายความถี่ที่ใช้การมอดูเลตความถี่	5
ตารางที่ 4-1 ขนาดของทรานซิสเตอร์ในวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส	33
ตารางที่ 5-1 ขนาดของทรานซิสเตอร์ในวงจรออปแอมป์	41
ตารางที่ 5-2 คุณสมบัติของวงจรออปแอมป์	41
ตารางที่ 5-3 ขนาดของทรานซิสเตอร์ในแหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่.....	43
ตารางที่ 5-4 ขนาดของทรานซิสเตอร์ในแหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต	44
ตารางที่ 5-5 ขนาดของทรานซิสเตอร์ในแหล่งจ่ายกระแสของวงจรออสซิลเลเตอร์	46
ตารางที่ 7-1 สรุปค่าพารามิเตอร์ที่ใช้ในการออกแบบวงจร.....	57
ตารางที่ 7-2 สรุปผลการจำลองการทำงานของวงจรที่อุณหภูมิ 25 °C	65
ตารางที่ 7-3 ผลการจำลองการทำงานโดยแปรค่าแรงดันไฟเลี้ยง 10% ที่อุณหภูมิ 25 °C	72
ตารางที่ 7-4 ผลการจำลองการทำงานโดยแปรค่าอุณหภูมิ 20% ที่แรงดันไฟเลี้ยง 3.0 โวลต์	78

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญภาพ

	หน้า
รูปที่ 2-1 รูปคลื่นพื้นฐานที่ใช้ในการมอดูเลตทางความถี่.....	8
รูปที่ 2-2 สเปกตรัมสัญญาณจากการมอดูเลตด้วยลักษณะการแผ่แบบต่างๆ	9
รูปที่ 2-3 ขนาดยอดสเปกตรัมสัมพัทธ์ที่ค่า m_f ต่างๆ จากงานวิจัย [1]	12
รูปที่ 2-4 ลักษณะความถี่ของสัญญาณนาฬิกาแบบแผ่กระจายความถี่จากการมอดูเลตทางความถี่ด้วยโพรไฟล์สามเหลี่ยมชนิดแผ่กึ่งกลาง	12
รูปที่ 3-1 แผนภาพโครงสร้างวงจรเฟสล็อกูปอย่างง่าย	13
รูปที่ 3-2 แผนภาพโครงสร้างวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม	14
รูปที่ 3-3 แผนภาพวงจรตรวจสอบเฟส-ความถี่.....	15
รูปที่ 3-4 วงจรตรวจสอบเฟส-ความถี่แบบมาตรฐาน	15
รูปที่ 3-5 วงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ	15
รูปที่ 3-6 วงจรตรวจสอบเฟส-ความถี่แบบเอ็กซ์ช้อ	16
รูปที่ 3-7 ผลตอบสนองของวงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ	16
รูปที่ 3-8 ลักษณะสมบัติของวงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ	17
รูปที่ 3-9 วงจรชาร์จ์ปั๊มแบบต่างๆ	18
รูปที่ 3-10 วงจรกรองพาสซีฟแบบต่อเนื่อง	19
รูปที่ 3-11 วงจรกรองแอกทีฟ.....	20
รูปที่ 3-12 วงจรกรองพาสซีฟแบบไม่ต่อเนื่อง	20

รูปที่ 3-13 วงจรกรองแบบสองเส้นทาง.....	21
	หน้า
รูปที่ 3-14 วงจรกรองพาสซีฟที่ใช้การคูณค่าตัวเก็บประจุ.....	22
รูปที่ 3-15 ลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันทั่วไป	22
รูปที่ 3-16 แบบจำลองเชิงเส้นของวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม	23
รูปที่ 4-1 แผนภาพโครงสร้างของวงจรที่ออกแบบ	26
รูปที่ 4-2 แบบจำลองการทำงานของวงจรที่ออกแบบ	28
รูปที่ 4-3 วงจรตรวจสอบเฟส-ความถี่ วงจรชาร์จ์ปั๊ม และวงจรกรอง	30
รูปที่ 4-4 วงจรแปลงแรงดัน-กระแส	31
รูปที่ 4-5 วงจรสร้างกระแสควบคุมความถี่.....	32
รูปที่ 4-6 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส	33
รูปที่ 4-7 ความสัมพันธ์ระหว่างความถี่กับขนาด I_{CO} จากการจำลองการทำงานด้วยแหล่งจ่าย กระแสอุดมคติ	33
รูปที่ 4-8 วงจรตัดรูปคลื่น.....	34
รูปที่ 4-9 แผนภาพส่วนควบคุมการสร้างสัญญาณมอดูเลต	34
รูปที่ 4-10 วงจรสร้างสัญญาณมอดูเลต	35
รูปที่ 4-11 ลักษณะสัญญาณออกของวงจรสร้างสัญญาณมอดูเลต.....	36
รูปที่ 4-12 วงจรสร้างกระแสควบคุมการมอดูเลต	37
รูปที่ 5-1 วงจรออปแอมป์.....	41
รูปที่ 5-2 วงจรสะท้อนกระแสแบบคาสโคดสำหรับแรงดันต่ำ.....	42

รูปที่ 5-3 วงจรสร้างแรงดันไบอัส V_{bc} สำหรับวงจรในรูป 5-2.....	42
รูปที่ 5-4 แหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่.....	43
รูปที่ 5-5 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่.....	44
รูปที่ 5-6 แหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต.....	44
รูปที่ 5-7 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต.....	45
รูปที่ 5-8 แหล่งจ่ายกระแสของวงจรออสซิลเลเตอร์.....	45
รูปที่ 5-9 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรออสซิลเลเตอร์.....	46
รูปที่ 5-10 วงจรหาความถี่สองเท่า.....	47
รูปที่ 5-11 ขนาด I_{co} จากการจำลองการทำงานของวงจร โดยแปรค่า R_{vic}	48
รูปที่ 5-12 ลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน.....	48
รูปที่ 6-1 ความคลาดเคลื่อนอัตราส่วนการแผ่กระจายความถี่ที่ค่าความถี่หลักต่างๆ.....	56
รูปที่ 6-2 อัตราส่วนการแผ่กระจายความถี่สัมพัทธ์ที่ค่าความถี่หลักต่างๆ.....	56
รูปที่ 7-1 ลักษณะสมบัติของวงจรแปลงแรงดัน-กระแส.....	58
รูปที่ 7-2 สัญญาณออกของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแสและวงจรค้ำรูปคลื่น ที่ความถี่ 155 MHz.....	58
รูปที่ 7-3 สัญญาณออกของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแสและวงจรค้ำรูปคลื่น ที่ความถี่ 380 MHz.....	58
รูปที่ 7-4 ผลตอบทางเวลาของวงจรการความถี่สองเท่า ที่ความถี่ 155 MHz.....	59
รูปที่ 7-5 ผลตอบทางเวลาของวงจรการความถี่สองเท่า ที่ความถี่ 380 MHz.....	59
รูปที่ 7-6 แรงดันควบคุมเมื่อ ไม่มีการมอดูเลต ที่ความถี่ 155 MHz.....	60

รูปที่ 7-7 แรงดันควบคุมเมื่อ ไม่มีการมอดูเลต ที่ความถี่ 380 MHz.....	60
รูปที่ 7-8 กระแสควบคุมของออสซิลเลเตอร์เมื่อ ไม่มีการมอดูเลต ที่ความถี่ 155 MHz	60
รูปที่ 7-9 กระแสควบคุมของออสซิลเลเตอร์เมื่อ ไม่มีการมอดูเลต ที่ความถี่ 380 MHz	60
รูปที่ 7-10 สัญญาณนาฬิกาด้านเข้าและด้านออกเมื่อ ไม่มีการมอดูเลต ที่ความถี่ 155 MHz	61
รูปที่ 7-11 สัญญาณนาฬิกาด้านเข้าและด้านออกเมื่อ ไม่มีการมอดูเลต ที่ความถี่ 380 MHz	61
รูปที่ 7-12 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 155 MHz	61
รูปที่ 7-13 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 280 MHz	62
รูปที่ 7-14 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 380 MHz	62
รูปที่ 7-15 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 155 MHz.....	62
รูปที่ 7-16 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 280 MHz.....	62
รูปที่ 7-17 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 380 MHz.....	63
รูปที่ 7-18 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz ...	63
รูปที่ 7-19 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 280 MHz ...	63
รูปที่ 7-20 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 380 MHz ...	64
รูปที่ 7-21 ภาพขยายสเปกตรัมฮาร์โมนิกที่ 1 ที่ความถี่ 155 MHz.....	64
รูปที่ 7-22 ภาพขยายสเปกตรัมฮาร์โมนิกที่ 1 ที่ความถี่ 380 MHz.....	64
รูปที่ 7-23 ภาพขยายสเปกตรัมฮาร์โมนิกที่ 1 ที่ความถี่ 380 MHz.....	64
รูปที่ 7-24 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz.....	66

รูปที่ 7-25 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz.....	66
รูปที่ 7-26 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz.....	66
รูปที่ 7-27 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz	67
รูปที่ 7-28 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz	67
รูปที่ 7-29 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz	67
รูปที่ 7-30 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz.....	68
รูปที่ 7-31 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz.....	68
รูปที่ 7-32 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz.....	68
รูปที่ 7-33 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz.....	69
รูปที่ 7-34 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz.....	69
รูปที่ 7-35 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 380 MHz.....	69
รูปที่ 7-36 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz	70

รูปที่ 7-37 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz	70
รูปที่ 7-38 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 380 MHz	70
รูปที่ 7-39 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz.....	71
รูปที่ 7-40 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz.....	71
รูปที่ 7-41 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz.....	71
รูปที่ 7-42 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz.....	72
รูปที่ 7-43 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz.....	72
รูปที่ 7-44 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz.....	73
รูปที่ 7-45 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz	73
รูปที่ 7-46 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz	73
รูปที่ 7-47 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz	74
รูปที่ 7-48 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz.....	74

รูปที่ 7-49 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz.....	74
รูปที่ 7-50 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz.....	75
รูปที่ 7-51 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz.....	75
รูปที่ 7-52 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz.....	75
รูปที่ 7-53 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz.....	75
รูปที่ 7-54 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz	76
รูปที่ 7-55 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz	76
รูปที่ 7-56 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz	76
รูปที่ 7-57 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz.....	77
รูปที่ 7-58 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz.....	77
รูปที่ 7-59 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz.....	77
รูปที่ ก-1 วงจรตัวเก็บประจุสวิทช์.....	84

บทที่ 1

บทนำ

1.1 แนวเหตุผลในการทำวิทยานิพนธ์

การทำงานของอุปกรณ์อิเล็กทรอนิกส์โดยทั่วไปจำเป็นต้องใช้สัญญาณนาฬิกาเพื่อให้วงจรต่างๆทำงานเข้าจังหวะกัน แต่เมื่ออุปกรณ์หลายชิ้นทำงานร่วมกัน สัญญาณนาฬิกาจะก่อให้เกิดการรบกวนกันของสัญญาณจาก EMI (Electro-Magnetic Interference) และส่งผลกระทบต่อการทำงานโดยรวมของวงจร โดยเฉพาะที่ความถี่สูง ผลของการรบกวนนี้จะยิ่งเพิ่มมากขึ้น ดังนั้น ในปัจจุบันที่วงจรอิเล็กทรอนิกส์จำเป็นต้องทำงานที่ความถี่สูงเพื่อรองรับกับความต้องการของเทคโนโลยีที่ก้าวหน้า ปัญหาการรบกวนกันของสัญญาณอันเกิดจาก EMI จึงนับว่าเป็นปัญหาที่สำคัญ

แนวทางในการลดทอนผลของการรบกวนสัญญาณจาก EMI นี้ทำได้หลายวิธี ซึ่งได้แก่การใช้อุปกรณ์ภายนอก เช่น การใช้ตัวกรองสัญญาณ (filtering) เพื่อลดขนาดของ higher harmonics แต่การกรองสัญญาณหลายสัญญาณนั้นทำได้ยาก เพราะต้องใช้พื้นที่ใน PCB มาก วิธีการกำบังสัญญาณ เช่น metal shielding หรือการ coating ก็เป็นอีกวิธีการที่ทำได้เช่นเดียวกัน แต่วิธีนี้จะสามารถลดทอนการรบกวนได้เพียงแคในบางช่วงความถี่ นอกจากนี้ยังใช้ค่าใช้จ่ายสูงอีกด้วย [1]

นอกจากวิธีการที่กล่าวมาแล้วข้างต้น การลดผลของ EMI ยังอาจทำได้โดยการจัดการโดยตรงที่สัญญาณนาฬิกาที่เป็นตัวก่อให้เกิดการรบกวน จึงไม่สิ้นเปลืองค่าใช้จ่าย และไม่ต้องมีการเพิ่มเติมอุปกรณ์ ซึ่งเทคนิคดังกล่าวได้แก่ การใช้สัญญาณนาฬิกาที่มีรูปคลื่นเป็นสี่เหลี่ยมคางหมู โดยเพิ่มช่วงเวลาขาขึ้น (Rise time) และช่วงเวลาขาลง (Fall Time) ของสัญญาณให้นานขึ้นมากที่สุด เพื่อลดองค์ประกอบความถี่สูงของสัญญาณ แต่เทคนิคดังกล่าวไม่เหมาะสมสำหรับการทำงานของอุปกรณ์อิเล็กทรอนิกส์ในปัจจุบัน เพราะช่วงเวลาขาขึ้นและขาลงของสัญญาณนาฬิกาต้องมีค่าน้อยสำหรับการทำงานที่ความเร็วสูง [1]

อีกเทคนิคการจัดการสัญญาณนาฬิกาที่สามารถลดผลของ EMI ได้โดยไม่ต้องลดความชันของสัญญาณนาฬิกา ก็คือ การทำให้สัญญาณนาฬิกามีการกระจายความถี่ของสัญญาณออกไปรอบๆความถี่หลักในช่วงแบนด์วิดท์ค่าหนึ่ง สัญญาณนาฬิกาลักษณะนี้เรียกว่า สัญญาณนาฬิกาแบบแผ่กระจายความถี่ (Spread Spectrum Clock) ซึ่งเทคนิคดังกล่าวเป็นเทคนิคแบบเดียวกับการแผ่กระจายความถี่ที่ใช้กันอย่างแพร่หลายในทางการสื่อสาร (Communication)

แนวคิดในการลดทอนผลของ EMI ด้วยการใช้นาฬิกาแบบแผ่กระจายความถี่ อาศัยหลักการที่ว่า ขนาดของการรบกวนกันของสัญญาณจาก EMI จะขึ้นอยู่กับค่าสเปกตรัมสูงสุด

ของสัญญาณ ดังนั้นการกระจายพลังงานของสัญญาณออกไปรอบๆด้วยการใช้สัญญาณนาฬิกาแบบกระจายความถี่จะทำให้ขนาดสเปกตรัมสัญญาณสูงสุดลดลง เทียบกับสัญญาณนาฬิกาปกติที่มีขนาดกำลังสูงสุดสูงมากเพราะพลังงานรวมตัวที่ความถี่ค่าเดียว การใช้สัญญาณนาฬิกาแบบแผ่กระจายความถี่จึงสามารถลดทอนผลกระทบรบกวนจาก EMI ของสัญญาณทั้งหมดที่เข้าจังหวะกับสัญญาณนาฬิกาอยู่ได้อย่างมีประสิทธิภาพ และเหมาะสมสำหรับการใช้งานกับอุปกรณ์อิเล็กทรอนิกส์ในปัจจุบันมากกว่าเทคนิคอื่นที่กล่าวมาแล้วข้างต้น

การสร้างสัญญาณนาฬิกาแบบแผ่กระจายความถี่สำหรับวงจรสร้างสัญญาณนาฬิกาทั่วไปที่ออกแบบด้วยโครงสร้างเฟสล็อกลูป (Phase-Locked Loop, PLL) จะทำโดยการมอดูเลตความถี่ของสัญญาณ ซึ่งในงานวิจัยของ José Alfonso Santolaria Lorenzo [1] ได้แสดงให้เห็นผลของการแผ่กระจายความถี่ของสัญญาณนาฬิกาปกติโดยการมอดูเลตทางความถี่ด้วยพารามิเตอร์ต่างๆกัน จากงานวิจัยนี้พบว่าผลกระทบของ EMI ที่ได้จากการมอดูเลตจะขึ้นอยู่กับดัชนีการมอดูเลต (Modulation Index) มีค่าเท่ากับอัตราส่วนระหว่างค่าสูงสุดการเปลี่ยนแปลงความถี่ของสัญญาณนาฬิกากับความถี่ของสัญญาณมอดูเลต

การเปลี่ยนแปลงความถี่ของสัญญาณนั้นจะต้องมีค่าน้อยมากเทียบกับความถี่หลักเพื่อให้วงจรอิเล็กทรอนิกส์สามารถทำงานได้อย่างมีประสิทธิภาพ ดังนั้น สำหรับวงจรถ้าเนิดสัญญาณนาฬิกาที่ออกแบบให้สามารถเปลี่ยนแปลงค่าความถี่หลักได้ เปอร์เซนต์การแผ่กระจาย (Spread Ratio) หรือสัดส่วนการเปลี่ยนแปลงความถี่ของสัญญาณเทียบกับความถี่หลักควรมีค่าคงที่ และทำให้ดัชนีการมอดูเลตมีค่าคงที่โดยการให้ความถี่การมอดูเลตที่แปรผันตามความถี่หลักของสัญญาณ

วิทยานิพนธ์นี้จึงเสนอการออกแบบวงจรถ้าเนิดสัญญาณนาฬิกาแบบแผ่กระจายความถี่ (Spread Spectrum Clock Generator) ที่มีเปอร์เซนต์การแผ่กระจายเป็นค่าคงที่ โดยไม่ขึ้นกับค่าความถี่หลัก เพื่อลดผลของการรบกวนการทำงานจาก EMI ด้วย การลดทอนที่คงที่ตลอดช่วงความถี่การทำงาน

1.2 วัตถุประสงค์ของการวิจัย

ออกแบบวงจรถ้าเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยอัตราส่วนการแผ่กระจายความถี่คงที่ เพื่อลดทอน EMI จากสัญญาณนาฬิกาในการทำงานของอุปกรณ์อิเล็กทรอนิกส์

1.3 ขอบเขตของการวิจัย

ออกแบบวงจรถ้าเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่รอบๆความถี่ค่าหลัก เพื่อลดผลของ EMI ในวงจรถ้าเนิดอิเล็กทรอนิกส์

1. ออกแบบด้วยเทคโนโลยี CMOS 0.25 ไมโครเมตร
2. แรงดันไฟเลี้ยง 3.0 โวลต์
3. รับสัญญาณนาฬิกาเข้าจากคริสตัลอสซิลเลเตอร์ หรือจากวงจรอื่น
4. โพรไฟล์การมอดูเลตแบบสามเหลี่ยม ชนิดแผ่กึ่งกลาง

1.4 วิธีดำเนินการวิจัย

1. ศึกษาและรวบรวมทฤษฎีพื้นฐานและงานวิจัยที่เกี่ยวข้อง
2. ศึกษาเทคนิคการออกแบบวงจรเฟสล็อกกลูป
3. ออกแบบโครงสร้างของวงจรเพื่อใช้ในการแผ่กระจายความถี่
4. ออกแบบวงจรแต่ละส่วน
5. จำลองการทำงานของวงจรที่ออกแบบไว้
6. ปรับปรุงโครงสร้างและวงจรแต่ละส่วนตามความเหมาะสมเพื่อให้ได้สมรรถนะที่ดีขึ้น
7. สรุปผล และเขียนวิทยานิพนธ์

1.5 ประโยชน์ที่คาดว่าจะได้รับ

1. สามารถนำวงจรที่ออกแบบไว้ไปพัฒนาต่อเพื่อไปประยุกต์ใช้กับการลดทอน EMI
2. สามารถนำความรู้ที่ได้จากศึกษาและออกแบบวงจรเฟสล็อกกลูปไปประยุกต์ใช้กับการออกแบบวงจรอื่นที่ใช้โครงสร้างเฟสล็อกกลูป
3. สามารถนำความรู้เกี่ยวกับการออกแบบวงจรรวมประเภทแอนะล็อกไปใช้เป็นพื้นฐานในการออกแบบวงจรรวมอื่นๆต่อไป

1.6 ลำดับขั้นตอนในการนำเสนอผลการวิจัย

วิทยานิพนธ์นี้แบ่งเนื้อหาในการนำเสนอออกเป็น 7 บท เริ่มจากบทที่ 2 ซึ่งกล่าวถึงงานวิจัยที่เกี่ยวกับการออกแบบวงจรกำเนิดสัญญาณแบบแผ่กระจายความถี่ และทฤษฎีพื้นฐานที่เกี่ยวข้องกับการลดทอนการรบกวนอื่นเนื่องมาจาก EMI ด้วยการมอดูเลตสัญญาณ รวมทั้งผลที่ได้จากการมอดูเลต บทที่ 3 จะเป็นความรู้พื้นฐานเกี่ยวกับโครงสร้างและการออกแบบวงจรเฟสล็อกกลูป และจะกล่าวถึงวงจรที่ออกแบบในบทที่ 4-5 โดยบทที่ 4 จะเป็นการออกแบบโครงสร้างของวงจรและวิเคราะห์สมการของวงจร ส่วนบทที่ 5 จะเป็นรายละเอียดของการออกแบบวงจรแต่ละส่วนที่ออกแบบไว้ในบทที่ 4 และคำนวณค่าพารามิเตอร์ในการออกแบบ รวมถึงคำนวณค่าเปอร์เซ็นต์การมอดูเลตความถี่ของวงจรที่ออกแบบในทางทฤษฎี และในบทที่ 6 เป็นการเสนอผลที่ได้จากการจำลองการทำงานของวงจรที่ออกแบบ และสุดท้ายคือสรุปผลจากการวิจัยในบทที่ 7

บทที่ 2

ปริทรรศน์วรรณกรรมและทฤษฎีพื้นฐาน

เนื้อหาในบทนี้จะกล่าวถึงงานวิจัยที่ผ่านมาเกี่ยวกับวงจรสร้างสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยวิธีต่างๆ ตลอดจนหลักการและทฤษฎีพื้นฐานที่เกี่ยวข้องกับการแผ่กระจายความถี่และการลดทอน EMI ของสัญญาณ

2.1 งานวิจัยที่ผ่านมา

งานวิจัยที่เกี่ยวข้องกับการออกแบบวงจรกำเนิดสัญญาณนาฬิกาแบบแผ่กระจายความถี่ได้มีการนำเสนอไว้มากมายหลายงาน โดยการออกแบบของแต่ละงานวิจัยอาจแบ่งได้เป็น 2 กลุ่มหลักตามประเภทของการแผ่กระจายความถี่ คือ การแผ่กระจายความถี่ด้วยการมอดูเลตทางความถี่ (Frequency Modulation) และ การแผ่กระจายความถี่ด้วยการมอดูเลตทางเฟส (Phase Modulation)

วงจรกำเนิดสัญญาณนาฬิกาแบบแผ่กระจายความถี่โดยทั่วไปจะออกแบบด้วยโครงสร้างเฟสล็อกคิร (Phase-Locked Loop) ควบคุมคาบเวลาของสัญญาณนาฬิกา และใช้วิธีการมอดูเลตทางความถี่เพื่อแผ่กระจายความถี่ ซึ่งเป็นการเพิ่มการพัวไหว (Jitter) ให้กับคาบสัญญาณนาฬิกาที่ปกติมีค่าคงที่ ภายในช่วงเวลาที่ระบบรับได้ ทำให้สัญญาณมีการเปลี่ยนแปลงความถี่ในลักษณะสอดคล้องกับสัญญาณที่ใช้นมอดูเลตเป็นคาบและมีคลื่นแน่นอน สามารถทำได้หลายวิธี ในงานวิจัยของ Li [3] ใช้วิธีมอดูเลตที่สัญญาณควบคุมความถี่ของวงจรรอสซิลเลเตอร์ภายในเฟสล็อกคิร เช่นเดียวกับงานวิจัยของ Chang [6] ส่วนในงานวิจัยของ Michel [4] และงานวิจัยของ Sawara [5] จะทำโดยการมอดูเลตอัตราส่วนการหารความถี่ของวงจรรหารความถี่ ซึ่งเป็นวิธีการที่คล้ายกับวงจรรังเคราะห์ความถี่ (Frequency Synthesizer) แบบ Fractional-N

การมอดูเลตทางเฟสนั้นจะใช้กับวงจรกำเนิดสัญญาณนาฬิกาที่อิงโครงสร้างดีเลย์ล็อกคิร (Delay-Locked Loop) โดยเพิ่มการพัวไหวให้กับขอบ (edge) ของสัญญาณเพื่อทำให้เฟสของสัญญาณมีการเปลี่ยนแปลง ได้แก่งานวิจัยของ Moon [7] และงานวิจัยของ Kim [8]

วิทยานิพนธ์นี้จะออกแบบวงจรกำเนิดสัญญาณนาฬิกาด้วยโครงสร้างแบบเฟสล็อกคิร และอาศัยการมอดูเลตทางความถี่ด้วยสัญญาณมอดูเลตคลื่นสามเหลี่ยม โดยผู้วิจัยได้สรุปงานวิจัยที่ออกแบบด้วยการมอดูเลตทางความถี่ที่กล่าวมาข้างต้นไว้ดังตารางที่ 2-1

ตารางที่ 2-1 สรุปงานวิจัยที่เกี่ยวข้องกับวงจรกำเนิดสัญญาณแบบแผ่กระจายความถี่ที่ใช้เทคนิคการมอดูเลตทางความถี่

	Li [3]	Michel [4]	Sugawara [5]	Chang [6]
Process	0.3 μm 64M DRAM	0.20 μm CMOS VLSI	0.13 μm CMOS	0.35 μm CMOS
Modulation Method	Modulate VCO input	Modulate Division Ratio	Modulate Division Ratio	Modulate VCO Input
Modulation Profile	Triangular	Triangular	Triangular	Triangular
Output Frequency	65 MHz	27-134 MHz	1.5 GHz	66 MHz 133 MHz 266 MHz
Input Frequency	65 MHz	5.44-27 MHz	50/67/75/100 MHz	14.31818 MHz
Modulation Frequency	97 kHz	10.417 kHz	30 kHz	40 kHz
Spread	$\pm 1\%$ $\pm 5\%$	$\pm 1.2\%$ (134 MHz)	-0.515% / +0.35%	$\pm 0.5\%$ $\pm 1\%$ $\pm 1.5\%$ $\pm 2\%$ $\pm 2.5\%$
Attenuation	5.9 dB 11.2 dB	13.9 dB (134 MHz)	7 dB	13 dB (266 MHz)
Year	1999	2002	2002	2003

2.2 การมอดูเลตทางความถี่

2.2.1 สมการทั่วไปของการมอดูเลตทางความถี่

การมอดูเลตคือกระบวนการเปลี่ยนแปลงสัญญาณพาหะให้มีลักษณะเฉพาะบางอย่างเปลี่ยนไปตามสัญญาณมอดูเลต โดยรูปสมการทั่วไปของสัญญาณที่ได้จากการมอดูเลตด้วยกระบวนการใดๆสามารถเขียนได้เป็น

$$F(t) = A(t) \cdot \cos(\omega_c t + \theta(t)) = A(t) \cdot \cos(\phi(t)) \quad (2-1)$$

โดยที่ $A(t)$ คือ ขนาดของสัญญาณที่มีค่าขึ้นกับเวลา

ω_c คือ ความถี่ของสัญญาณพาหะ

$\theta(t)$ คือ มุมเฟสของสัญญาณที่มีค่าขึ้นกับเวลา

$\phi(t) = \omega_c t + \theta(t)$ แทนมุมของสัญญาณที่ได้จากการมอดูเลต

สำหรับการมอดูเลตความถี่ ความถี่ของสัญญาณที่เวลาใดๆ จะเปลี่ยนแปลงตามสัญญาณมอดูเลต $V_{MOD}(t)$ และเขียนได้ดังสมการ

$$\omega(t) = \frac{d\phi(t)}{dt} = \omega_c + \frac{d\theta(t)}{dt} \quad (2-2)$$

$$\omega(t) = \omega_c + \delta\omega(t) \quad (2-3)$$

โดย $\delta\omega(t)$ แทนความถี่ที่เบี่ยงเบนไปจากความถี่เดิม (ω_c) ที่เวลาใดๆ มีค่าแปรผันตามขนาด $V_{MOD}(t)$

$$\delta\omega(t) = \frac{d\theta(t)}{dt} = k_\omega V_{MOD}(t) \quad (2-4)$$

k_ω คือค่าคงที่การมอดูเลต ในหน่วย rad/s/V เมื่ออินทิเกรตสมการ (2-4) จะได้

$$\theta(t) = \int_0^t k_\omega V_{MOD}(t) dt + \theta(0) \quad (2-5)$$

$\theta(0)$ แทนเฟสเริ่มต้นของสัญญาณก่อนการมอดูเลต โดยทั่วไปจะถือว่ามีความเท่ากับศูนย์ ดังนั้น จาก (2-1) สมการรูปแบบทั่วไปของการมอดูเลตความถี่จึงเขียนได้เป็น

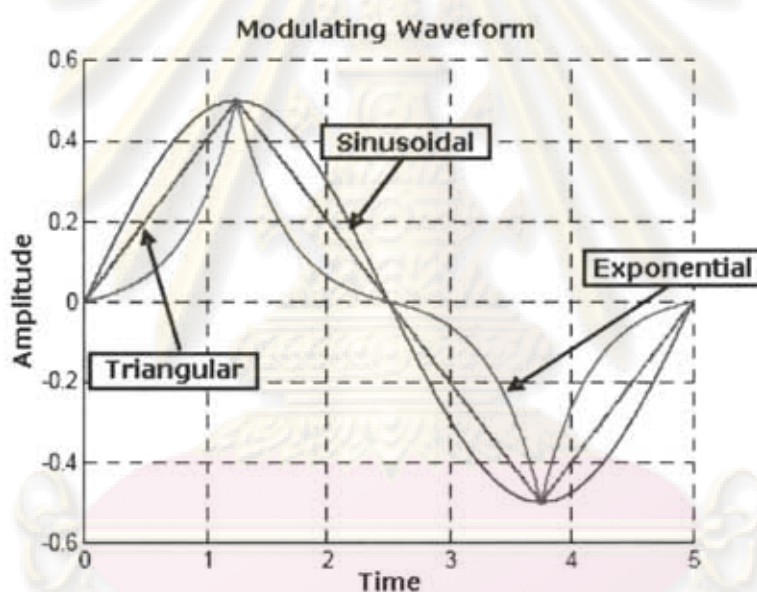
$$F(t) = A \cdot \cos\left(\omega_c t + k_\omega \int_0^t V_{MOD}(t) dt\right) \quad (2-6)$$

2.2.2 พารามิเตอร์ต่างๆในการมอดูเลตทางความถี่

2.2.2.1 โพรไฟล์การมอดูเลต

หมายถึง ลักษณะของรูปคลื่นสัญญาณที่ใช้ในการมอดูเลต เป็นพารามิเตอร์ที่มีผลต่อลักษณะของสเปกตรัมของคลื่นที่ได้จากการมอดูเลตมากที่สุด ซึ่งโดยทั่วไปแล้วลักษณะรูปคลื่นที่ใช้ในการมอดูเลตมี 3 แบบ ดังในรูป 2-1 ได้แก่

- 1.) รูปคลื่นไซน์ (sinusoidal)
- 2.) รูปคลื่นสามเหลี่ยม (triangular)
- 3.) รูปคลื่นเอกซ์โพเนนเชียล (exponential)



รูปที่ 2-1 รูปลักษณะการมอดูเลต

นอกจากนี้ โพรไฟล์การมอดูเลตยังรวมถึงลักษณะการแผ่ความถี่หรือการเลื่อนของความถี่เทียบกับความถี่เดิม สเปกตรัมของสัญญาณที่ได้จากมอดูเลตด้วยลักษณะการแผ่ความถี่แบบต่างๆแสดงในรูป 2-2

ก. การแผ่ด้านล่าง (Down Spreading)

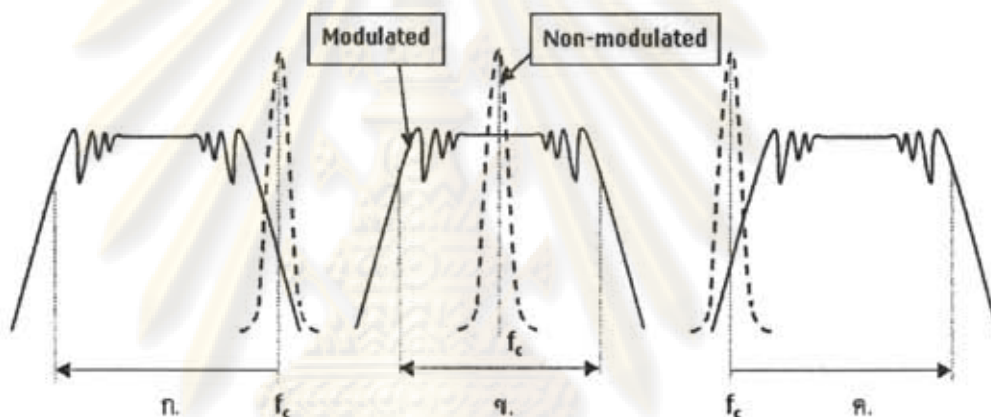
เกิดจากการมอดูเลตด้วยสัญญาณมอดูเลตที่มีค่าเฉลี่ยน้อยกว่าศูนย์ ความถี่ของสัญญาณจึงถูกเลื่อนในทิศทางที่ต่ำลง และสเปกตรัมที่ได้จะมีลักษณะเลื่อนไปทางด้านซ้าย

ข. การแผ่กึ่งกลาง (Center Spreading)

เกิดจากการมอดูเลตด้วยสัญญาณมอดูเลตที่มีค่าเฉลี่ยเท่ากับศูนย์ ความถี่ของสัญญาณพาหะจึงถูกเลื่อนสูงขึ้นและต่ำลงแบบสมมาตรกัน ทำให้สเปกตรัมที่ได้มีลักษณะสมมาตรรอบๆค่าความถี่ก่อนการมอดูเลต

ค. การแผ่ด้านบน (Up Spreading)

เกิดจากการมอดูเลตด้วยสัญญาณมอดูเลตที่มีค่าเฉลี่ยมากกว่าศูนย์ ความถี่ของสัญญาณจะถูกเลื่อนในทิศทางที่สูงขึ้น สเปกตรัมของสัญญาณจึงเลื่อนไปทางด้านขวา



รูปที่ 2-2 สเปกตรัมสัญญาณจากการมอดูเลตด้วยลักษณะการแผ่แบบต่างๆ

ก.) แผ่ด้านล่าง ข.) แผ่กึ่งกลาง ค.) แผ่ด้านบน

โพรไฟล์การมอดูเลตที่ใช้กันในงานทั่วไปคือการมอดูเลตแบบแผ่กึ่งกลาง แต่สำหรับบางงานที่ไม่สามารถรับความถี่สูงเกินกว่ากำหนดได้จะใช้การมอดูเลตแบบแผ่ด้านล่างแทน ซึ่งจะทำให้สมรรถนะการทำงานของระบบต่ำลงเล็กน้อยเนื่องจากค่าเฉลี่ยของความถี่ไม่เท่ากับความถี่หลัก ส่วนการมอดูเลตแบบแผ่ด้านบนจะไม่นิยมใช้กัน

2.2.2.2 อัตราส่วนการมอดูเลต (Modulation Ratio)

อัตราส่วนการมอดูเลต คือ อัตราส่วนระหว่างขนาดสูงสุดของการเบี่ยงเบนความถี่ของสัญญาณ (Δf_c) กับความถี่ก่อนการมอดูเลต (f_c) เขียนเป็นสมการได้ดังนี้

$$\delta = \frac{\Delta f_c}{f_c} \tag{2-7}$$

ในทางปฏิบัติค่าดังกล่าวจะนิยมนอกเป็นเปอร์เซ็นต์มากกว่า ซึ่งเรียกว่า เปอร์เซ็นต์การมอดูเลต (Percentage of Modulation) มีค่าเท่ากับ

$$\% \delta = \frac{\Delta f_c}{f_c} \cdot 100 \quad (2-8)$$

2.2.2.3 ดัชนีการมอดูเลต

ดัชนีการมอดูเลต คือ อัตราส่วนระหว่างขนาดสูงสุดของการเบี่ยงเบนความถี่ของสัญญาณที่ได้เทียบกับความถี่ก่อนการมอดูเลต (Δf_c) กับความถี่สัญญาณมอดูเลต (f_{MOD}) เขียนได้ดังสมการ

$$m_f = \frac{\Delta f_c}{f_{MOD}} = \frac{\delta \cdot f_c}{f_{MOD}} \quad (2-9)$$

ค่านี้จะแสดงถึงการเบี่ยงเบนของเฟสสัญญาณที่ได้จากการมอดูเลตทางความถี่ นั่นคือ ค่ามุม $\phi(t)$ ที่ห่างมากที่สุดจากมุม $\omega_c t$ ของสัญญาณก่อนการมอดูเลต

2.2.3 แบนด์วิดท์ของสัญญาณจากการมอดูเลตทางความถี่

แบนด์วิดท์ของสัญญาณ คือ ช่วงแถบกว้างความถี่ที่พลังงาน 98 % ของสัญญาณรวมอยู่ภายใน จากกฎแบนด์วิดท์ของคาร์สัน (Carson's Bandwidth Rule) แบนด์วิดท์ของสัญญาณที่ได้จากการมอดูเลตทางความถี่สามารถประมาณได้ตามสมการ

$$B = 2f_{MOD}(1 + m_f) = 2(\Delta f_c + f_{MOD}) \quad (2-10)$$

โดยที่ f_{MOD} คือ ความถี่สูงสุดของการมอดูเลต

Δf_c คือ ค่าเบี่ยงเบนสูงสุดของความถี่สัญญาณ

m_f คือ ดัชนีมอดูเลต (Modulation Index)

2.3 ผลของการมอดูเลตทางความถี่ต่อการลดทอนกำลังสูงสุดของสัญญาณ

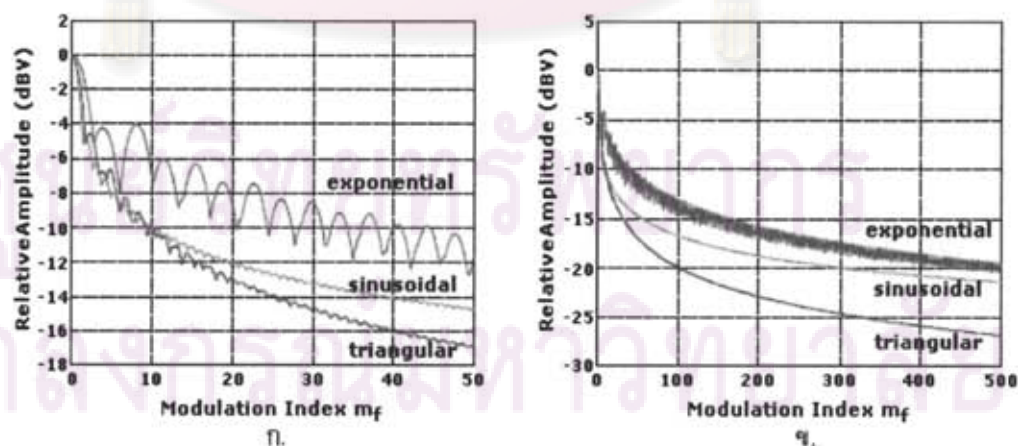
José Alfonso Santolaria Lorenzo [1] ได้ทำการวิจัยผลของการมอดูเลตทางความถี่ต่อการลดทอนกำลังสูงสุดของสเปกตรัมสัญญาณ โดยใช้สัญญาณมอดูเลต 3 แบบคือ รูปคลื่นไซน์ รูปคลื่นสามเหลี่ยม และรูปคลื่นเอกซ์โพเนนเชียล ได้ผลสรุปดังนี้

1.) ขนาดของฮาร์โมนิกแถบข้าง (Side-Band Harmonics) ของสัญญาณที่ได้จากการมอดูเลตจะต่างกันตามโพรไฟล์การมอดูเลต

- สำหรับการมอดูเลตด้วยสัญญาณคลื่นไซน์ ฮาร์โมนิกแถบข้างจะรวมตัวกันที่ขอบช่องแบนด์วิดท์ฮาร์โมนิกแถบข้างทั้งสองฝั่งมากขึ้นขณะที่ m_f มีค่ามากขึ้น ทำให้เเนเวลโลป (Envelope) ของสเปกตรัมสัญญาณเป็นยอดสูงที่ขอบของแบนด์วิดท์และมีลักษณะเว้าตรงกลาง การมอดูเลต
- สำหรับการมอดูเลตด้วยสัญญาณคลื่นสามเหลี่ยม เเนเวลโลปสเปกตรัมมีลักษณะเกือบแบนราบ
- สำหรับการมอดูเลตด้วยสัญญาณรูปคลื่นเอกซ์โพเนนเชียล เเนเวลโลปสเปกตรัมที่ได้จะขึ้นอยู่กับลักษณะความโค้งของคลื่นสัญญาณ สัญญาณที่มีความโค้งเหมาะสมจะให้สเปกตรัมสัญญาณออกแบนราบมาก แต่หากสัญญาณมีลักษณะโค้งมากเกินไปฮาร์โมนิกแถบข้างจะรวมตัวกันเป็นยอดสูงที่ความถี่หลัก และมีขนาดต่ำลงเรื่อยๆตามระยะห่างจากความถี่หลัก

2.) สำหรับโพรไฟล์การมอดูเลตแบบใดก็ตาม ขนาดการลดทอนกำลังสูงสุดของฮาร์โมนิกแถบข้างที่ได้จากกระบวนการมอดูเลตจะขึ้นอยู่กับค่า m_f เท่านั้น

กราฟขนาดยอดสเปกตรัมสัญญาณจากการมอดูเลตด้วยดัชนีการมอดูเลตค่าต่างๆ สัมพันธ์กับสัญญาณนาฬิกาปกติ จากงานวิจัย [1] เป็นดังรูป 2-3 ค่าที่ได้จากโพรไฟล์เอกซ์โพเนนเชียลแสดงด้วยกราฟสีน้ำเงิน จากโพรไฟล์ไซน์แสดงด้วยกราฟสีเขียว และจากโพรไฟล์สามเหลี่ยมแสดงด้วยกราฟสีแดง



รูปที่ 2-3 ขนาดยอดสเปกตรัมสัมพันธ์ที่ค่า m_f ต่างๆ จากงานวิจัย [1]

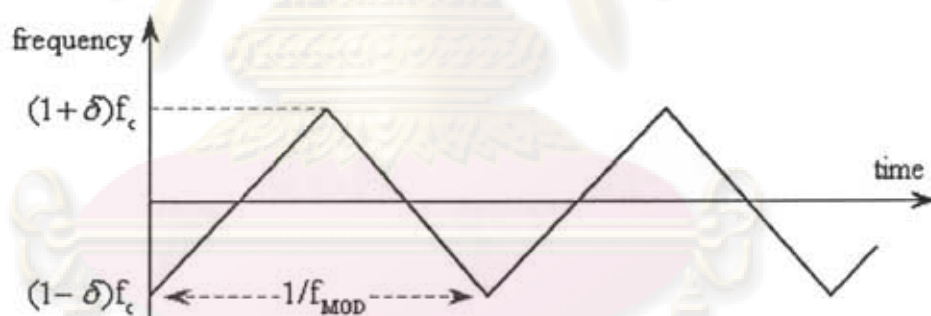
ก) $m_f \in [0, 50]$ ข) $m_f \in [0, 500]$

จะเห็นว่า สำหรับทุกโพรไฟล์การมอดูเลต ถึงแม้ขนาดเอนเวลโลปของขอดสเปคตรัมจะมีการแกว่ง แต่ก็ยังมีแนวโน้มลดลงเรื่อยๆ เมื่อ m_f มีค่ามากขึ้น โดยในช่วง $m_f \ll 10$ การลดทอนของแต่ละโพรไฟล์จะไม่ต่างกันมาก และโพรไฟล์ไซน์จะให้การลดทอนมากกว่าโพรไฟล์สามเหลี่ยมที่บางค่า m_f ส่วนโพรไฟล์เอกซ์โพเนนเชียลจะลดทอนขอดสเปคตรัมได้น้อยที่สุด แต่ในช่วง $m_f > 10$ ลักษณะสเปคตรัมจากโพรไฟล์ไซน์จะมีความเว้าตรงกลางมาก การลดทอนที่ได้จึงต่ำกว่าโพรไฟล์สามเหลี่ยมซึ่งเป็นโพรไฟล์ที่ให้การลดทอนดีที่สุด

2.4 สัญญาณนาฬิกาแบบแผ่กระจายความถี่

2.4.1 ลักษณะสัญญาณนาฬิกาแบบแผ่กระจายความถี่

สัญญาณนาฬิกาแบบแผ่กระจายความถี่คือสัญญาณนาฬิกาที่มีการมอดูเลตเชิงมุม (มอดูเลตทางความถี่ หรือมอดูเลตทางเฟส) ด้วยสัญญาณมอดูเลตที่ถูกกำหนดไว้ ทำให้ความถี่ (คาบเวลา) ของสัญญาณมีค่าไม่คงที่ สำหรับวิทยานิพนธ์นี้จะมอดูเลตทางความถี่ด้วยโพรไฟล์การมอดูเลตสามเหลี่ยมชนิดแผ่กึ่งกลาง ความถี่ของสัญญาณจะมีลักษณะดังรูป 2-6 โดย f_c เป็นความถี่หลักของสัญญาณ และ f_{MOD} เป็นความถี่ของสัญญาณมอดูเลต ซึ่งมักจะมีค่าสูงกว่า



รูปที่ 2-4 ความถี่สัญญาณนาฬิกาแบบแผ่กระจายความถี่จากการมอดูเลตทางความถี่ด้วยโพรไฟล์สามเหลี่ยมชนิดแผ่กึ่งกลาง

ความถี่สัญญาณมอดูเลตควรมีค่าสูงกว่าช่วงความถี่เสียง (20 Hz ถึง 20 kHz) และจะต้องมีค่าไม่สูงเกินไปเพื่อไม่ให้รบกวนสมรรถนะด้านเวลาของระบบโดยรวม เนื่องจากการมอดูเลตความถี่จะทำให้การพัวไหว (Jitter) ของสัญญาณเพิ่มขึ้น

2.4.2 ผลกระทบด้านสมรรถนะทางเวลา

สำหรับการมอดูเลตอัตราส่วนการมอดูเลต δ ให้ ΔT_{tot} แทนผลต่างของคาบเวลาที่ความถี่สูงสุดและต่ำสุดของสัญญาณนาฬิกา คำนวณได้จากสมการ (2-11)

$$\Delta T_{tot} = \frac{1}{(1-\delta)f_c} - \frac{1}{(1+\delta)f_c} \approx \frac{2\delta}{f_c} \quad (2-11)$$

ให้ N_{SSC} แทนจำนวนรอบของสัญญาณนาฬิกาในช่วงเวลาที่ความถี่สัญญาณเปลี่ยนจาก $(1-\delta)f_c$ ไปเป็น $(1+\delta)f_c$ มีค่าเท่ากับ

$$N_{SSC} = \frac{f_c}{2f_{MOD}} \quad (2-12)$$

อาศัยสมการ (2-11) และ (2-12) การพริ้วไหวจากรอบถึงรอบ (Cycle-to-Cycle Jitter) ที่เพิ่มขึ้นเนื่องจากการมอดูเลตทางความถี่จะเขียนได้เป็น

$$\Delta T_{c-c} = \frac{\Delta T_{tot}}{N_{SSC}} = 4\delta \cdot \frac{f_{MOD}}{f_c^2} \quad (2-13)$$

นั่นคือเพื่อให้การพริ้วไหวจากรอบถึงรอบที่เพิ่มขึ้นไม่สูงเกินไปจนรบกวนสมรรถนะด้านเวลาของระบบ จะต้องออกแบบให้อัตราส่วนการมอดูเลตมีค่าน้อยและความถี่การมอดูเลตมีค่าต่ำมากเมื่อเทียบกับความถี่หลัก

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 3

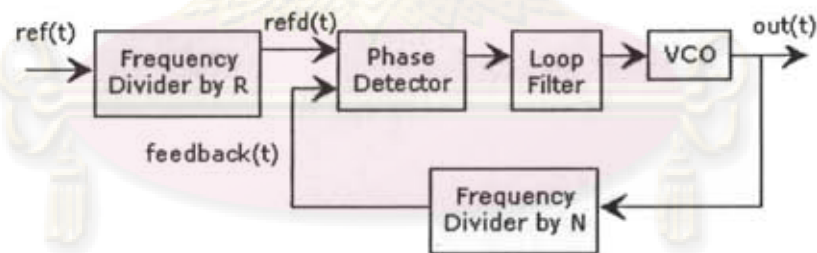
วงจรเฟสล็อกกูป

บทนี้จะกล่าวถึงรายละเอียดการออกแบบวงจรเฟสล็อกกูป ซึ่งเป็นโครงสร้างหลักที่ใช้ในงานวิจัย หัวข้อที่ 3.1 จะกล่าวถึงโครงสร้างและการทำงานโดยรวมของวงจรเฟสล็อกกูป โดยรายละเอียดของแต่ละส่วนในวงจรจะกล่าวในหัวข้อที่ 3.2 ถึงหัวข้อที่ 3.5 หลังจากนั้นหัวข้อที่ 3.5 จะเป็นพารามิเตอร์ในการออกแบบและแบบจำลองของวงจร

3.1 โครงสร้างและการทำงานของวงจรเฟสล็อกกูป

วงจรเฟสล็อกกูป (Phase-Locked Loop) เป็นระบบป้อนกลับที่ทำหน้าที่ควบคุมเฟสและความถี่ของสัญญาณนาฬิกาของออสซิลเลเตอร์ภายในวงจร ให้ตรงกับสัญญาณนาฬิกาอ้างอิงซึ่งเป็นสัญญาณนาฬิกาที่มีเสถียรภาพสูง โครงสร้างอย่างง่ายของวงจรเฟสล็อกกูป ดังแสดงในรูปที่ 3-1 ประกอบด้วย

- วงจรตรวจสอบเฟส (Phase Detector)
- วงจรกรองวงรอบ (Loop Filter)
- ออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Controlled Oscillator)
- วงจรหารความถี่ (Frequency Divider)



รูปที่ 3-1 แผนภาพ โครงสร้างวงจรเฟสล็อกกูปอย่างง่าย

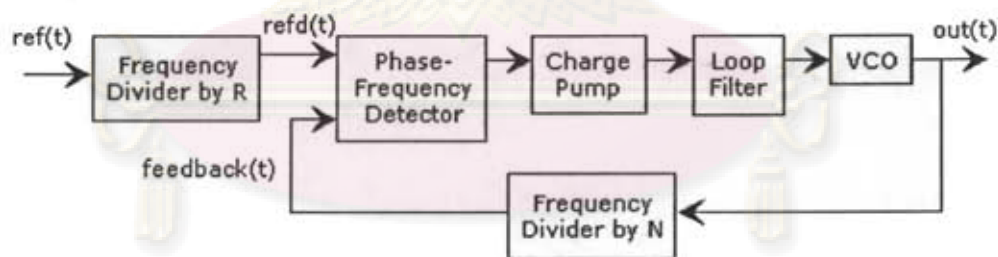
วงจรตรวจสอบเฟสทำหน้าที่เป็นตัวขยายผลต่างเฟส ($\Delta\phi$) ของสัญญาณนาฬิกาในวงรอบป้อนกลับ และให้สัญญาณออกที่มีค่าเฉลี่ยแปรผันตามขนาดของผลต่างเฟสดังกล่าว สัญญาณที่ได้นี้จะถูกกรองผ่านตัว เพื่อตัดองค์ประกอบความถี่สูงออกไปด้วยวงจรกรองวงรอบ เพื่อให้ได้สัญญาณไฟตรง สำหรับควบคุมความถี่ของออสซิลเลเตอร์ และออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะสร้างสัญญาณนาฬิกาที่มีความถี่สัมพันธ์แบบเชิงเส้นกับสัญญาณควบคุมที่ได้ ส่วนวงจรหารความถี่ด้วยอัตราส่วน R และ N ใช้สำหรับทอนความถี่ของสัญญาณอ้างอิงและสัญญาณออกของออสซิลเลเตอร์ลง R และ N เท่าตามลำดับ ก่อนทำการเปรียบเทียบสัญญาณ เมื่อวงจรทำงานอยู่ใน

สภาวะล็อก (Lock Condition) ความถี่ของสัญญาณออกที่ได้จะมีค่าเป็น N/R เท่าของความถี่สัญญาณอ้างอิง

$$f_{out} = \frac{N}{R} \cdot f_{ref} \quad (3-1)$$

การออกแบบวงจรเฟสล็อกโดยทั่วไปจะไม่นิยมใช้โครงสร้างวงจรรูป 3-1 เนื่องจากข้อจำกัดสำคัญ นั่นคือ วงจรเฟสล็อกที่ใช้โครงสร้างดังกล่าวจะทำงานอยู่ในสภาวะล็อกได้ก็ต่อเมื่อความถี่ของสัญญาณด้านเข้าทั้งสองของวงจรเปรียบเทียบเฟสมีค่าต่างกันไม่เกินช่วงการล็อก (Lock-in Range) ซึ่งมีค่าประมาณความถี่ตัดของวงจรกรอง (ω_{LPF}) และค่าดังกล่าวมักจะออกแบบให้มีค่าต่ำ เพื่อลดการกระเพื่อมของสัญญาณที่ใช้ควบคุมความถี่ของออสซิลเลเตอร์ ดังนั้น การออกแบบเฟสล็อกจึงมักจะใช้วงจรตรวจสอบเฟส-ความถี่กับวงจรชาร์จปั๊ม แทนการใช้วงจรตรวจสอบเฟส เพื่อเพิ่มการตรวจสอบความถี่เข้าไปในวงรอบด้วย การเพิ่มการตรวจสอบความถี่นี้จะช่วยขยายช่วงการติดตามให้มีค่ากว้างขึ้น [21]

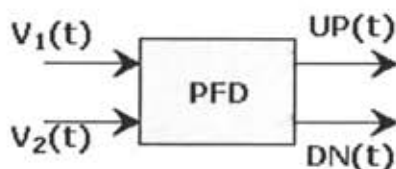
วงจรเฟสล็อกที่ใช้โครงสร้างดังกล่าวเรียกว่าวงจรเฟสล็อกแบบชาร์จปั๊ม (Charge Pump PLL) ควบคุมความถี่และเฟสของสัญญาณเข้าทั้งสองของวงจรตรวจสอบเฟส-ความถี่ให้มีค่าตรงกัน โดยอาศัยการทำงานร่วมกันของวงจรตรวจสอบเฟส-ความถี่ วงจรชาร์จปั๊ม และวงจรกรองวงรอบ ดังในแผนภาพในรูป 3-2 รายละเอียดของส่วนต่างๆ ในแผนภาพจะกล่าวถึงในหัวข้อถัดๆ ไป



รูปที่ 3-2 แผนภาพโครงสร้างวงจรเฟสล็อกแบบชาร์จปั๊ม

3.2 วงจรตรวจสอบเฟส-ความถี่ (Phase-Frequency Detector)

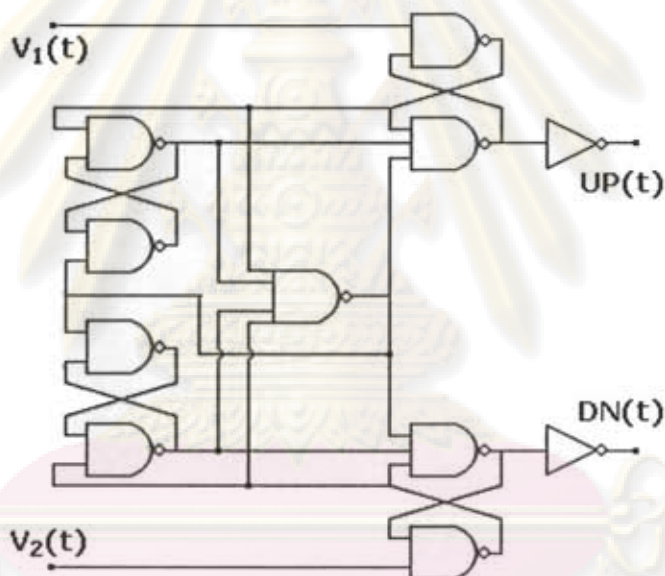
แผนภาพของวงจรตรวจสอบเฟสความถี่เป็นดังรูป 3-7 สัญญาณนาฬิกา $V_1(t)$ และ $V_2(t)$ จะถูกเปรียบเทียบกัน และวงจรตรวจสอบเฟส-ความถี่จะสร้างพัลส์สัญญาณออก $UP(t)$ และ $DN(t)$ ซึ่งจะใช้ควบคุมการชาร์จประจุของวงจรชาร์จปั๊ม โดยสัญญาณออกทั้งสองนี้จะมีค่าสัมพันธ์กับผลต่างทั้งเฟสและความถี่ของ $V_1(t)$ และ $V_2(t)$



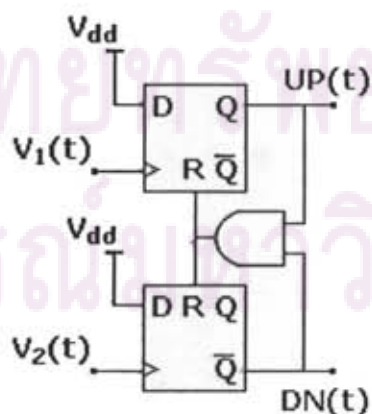
รูปที่ 3-3 แผนภาพวงจรตรวจสอบเฟส-ความถี่

โครงสร้างของวงจรตรวจสอบเฟส-ความถี่มีหลายประเภท ได้แก่

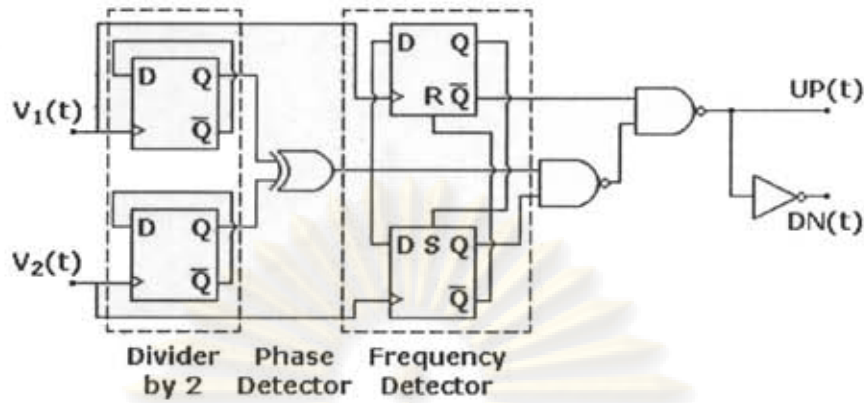
- 1.) วงจรตรวจสอบเฟส-ความถี่แบบมาตรฐาน (Standard PFD) แสดงดังรูป 3-4
- 2.) วงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ (Tristate PFD) แสดงดังรูป 3-5
- 3.) วงจรตรวจสอบเฟส-ความถี่แบบเอ็กซ์ออร์ (XOR-based PFD) แสดงดังรูป 3-6



รูปที่ 3-4 วงจรตรวจสอบเฟส-ความถี่แบบมาตรฐาน



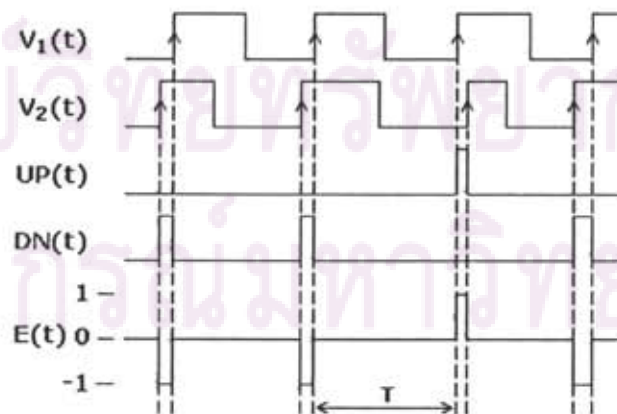
รูปที่ 3-5 วงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ



รูปที่ 3-6 วงจรตรวจสอบเฟส-ความถี่แบบเอ็กซ์ช็อน

วงจรถูกตรวจสอบเฟส-ความถี่ที่ออกแบบด้วยโครงสร้างแบบเอ็กซ์ช็อน จะใช้กับวงจรแบบที่มีการปรับค่าอัตราส่วนการหารความถี่ได้ (Fractional N) เนื่องจากต้องการลักษณะความเป็นเชิงเส้นของวงจรถูกสูง ส่วนวงจรถูกที่ใช้การหารความถี่แบบอัตราส่วนคงที่ (Classical N) จะใช้โครงสร้างวงจรถูกตรวจสอบเฟส-ความถี่แบบมาตรฐานหรือแบบ 3 สถานะ เพราะจะเกิดสัญญาณรบกวนจากวงจรชาร์จ์ปั๊มน้อยกว่า [15] และเนื่องจากอัตราส่วนการหารความถี่ของวงจรวิตยานิพนธ์นี้มีค่าคงที่วงจรถูกตรวจสอบเฟส-ความถี่ที่เลือกใช้จึงเป็นแบบ 3 สถานะ

ให้ $E(t)$ เป็นสัญญาณความคลาดเคลื่อนด้านออก มีค่าเท่ากับผลต่างระหว่างพัลส์ด้านออกทั้งสอง นั่นคือ $E(t) = UP(t) - DN(t)$ ลักษณะเฉพาะของวงจรถูกตรวจสอบเฟส-ความถี่ คือ ความสัมพันธ์ระหว่างค่าเฉลี่ยของแรงดัน $E(t)$ ($E_{avg}(t)$) กับผลต่างเฟส ($\Delta\phi$) ของสัญญาณเข้า $V_1(t)$ และ $V_2(t)$ และเนื่องจากผลตอบสนองของวงจรถูกตรวจสอบเฟส-ความถี่แต่ละประเภทจะแตกต่างกัน ดังนั้น ลักษณะเฉพาะของวงจรถูกตรวจสอบเฟส-ความถี่แต่ละประเภทจึงแตกต่างกันด้วย สำหรับลักษณะเฉพาะของวงจรถูกตรวจสอบเฟส-ความถี่แบบ 3 สถานะ จะพิจารณาได้จากผลตอบสนองของวงจรถูกซึ่งแสดงในรูปที่ 3-7



รูปที่ 3-7 ผลตอบสนองของวงจรถูกตรวจสอบเฟส-ความถี่แบบ 3 สถานะ

พิจารณาสัญญาณคลาดเคลื่อนของวงจรในแต่ละคาบ T ซึ่งแบ่งเป็น 2 กรณี คือ ช่วง $0 < \Delta\phi < 2\pi$ และ $-2\pi < \Delta\phi < 0$ ตามรูป 3- เมื่อ W_+ และ W_- เป็นความกว้างของพัลส์ ในช่วง $0 < \Delta\phi < 2\pi$ และ ในช่วง $-2\pi < \Delta\phi < 0$ ตามลำดับ จะได้ว่า

$$W_+ = \frac{\Delta\phi}{2\pi} \cdot T \tag{3-2}$$

และ
$$W_- = -\frac{\Delta\phi}{2\pi} \cdot T \tag{3-3}$$

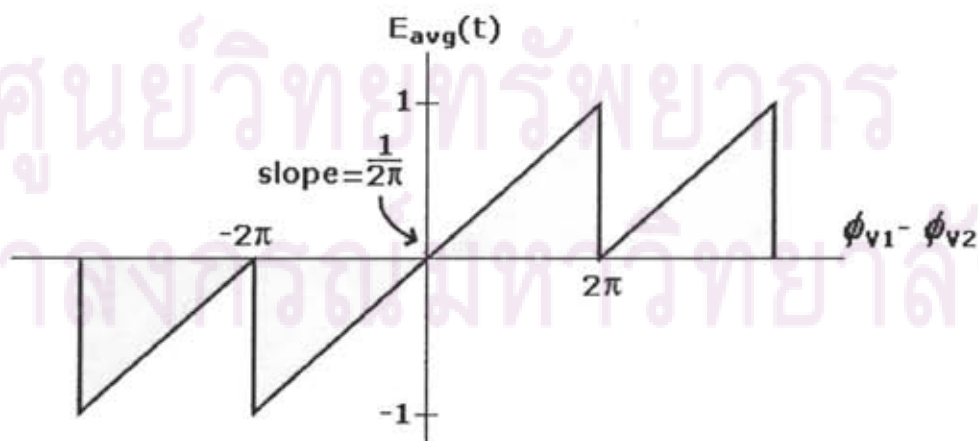
ค่าเฉลี่ยของสัญญาณคลาดเคลื่อนใน 1 คาบเวลา T จะมีค่าเท่ากับ

$$E_+ = \frac{W_+}{T} = \frac{\Delta\phi}{2\pi} \tag{3-4}$$

และ
$$E_- = -\frac{W_-}{T} = -\left(-\frac{\Delta\phi}{2\pi}\right) = \frac{\Delta\phi}{2\pi} \tag{3-5}$$

จากสมการ (3-4) และ (3-5) จะได้ลักษณะเฉพาะของวงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะดังรูป 3-8 กราฟมีลักษณะเป็นฟันเลื่อย มีค่าซ้ำทุก 2π และสมมาตรรอบๆค่าผลต่างเฟสเท่ากับศูนย์ ความชันของกราฟคือ อัตราขยายของวงจร K_{PFD} ในหน่วย V/rad มีค่าเท่ากับ

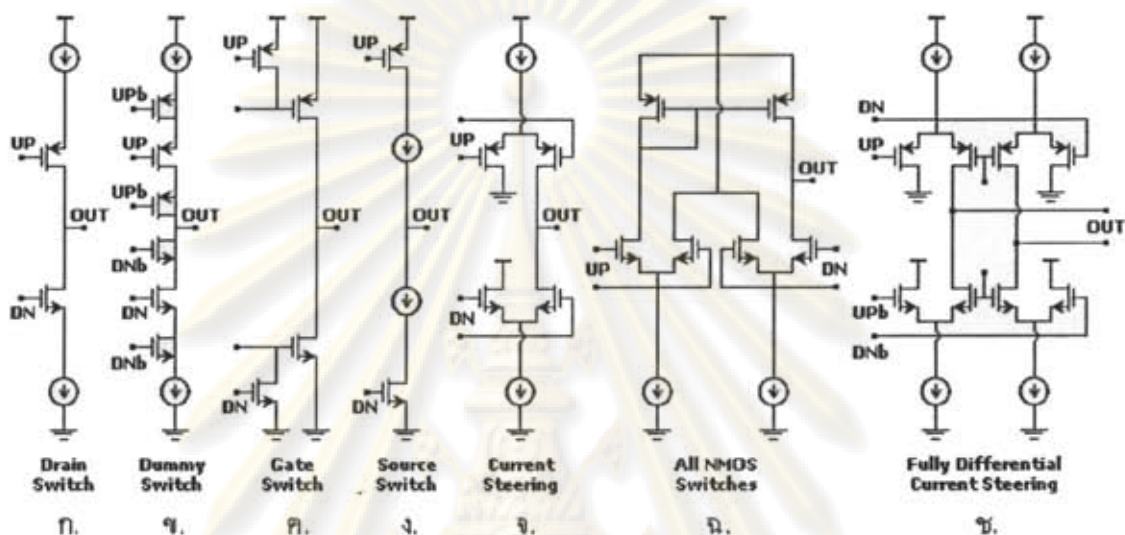
$$K_{PFD} = \frac{1}{2\pi} \tag{3-6}$$



รูปที่ 3-8 ลักษณะสมบัติของวงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ

3.3 วงจรชาร์จปั๊ม (Charge Pump)

ทำหน้าที่เปลี่ยนสัญญาณพัลส์จากวงจรตรวจสอบเฟส-ความถี่ให้เป็นสัญญาณอะนาล็อก โดยการย้ายประจุเข้าหรือออกจากวงจรกรองวงรอบ ประกอบด้วยแหล่งจ่ายกระแสและสวิตช์ควบคุม ซึ่งมีโครงสร้างได้หลายแบบดังแสดงในรูป 3-9 [16]



รูปที่ 3-9 วงจรชาร์จปั๊มแบบต่างๆ

วงจรถา้งปั๊มมีทั้งประเภทสัญญาณออกเดี่ยว ประเภทสัญญาณเข้าผลต่าง-สัญญาณออกเดี่ยวและประเภทสัญญาณเข้าผลต่าง-สัญญาณออกผลต่าง รูป 3-9 ก. ถึง 3-9 ง. เป็นชาร์จปั๊มประเภทสัญญาณออกเดี่ยว ซึ่งมักจะมีความเร็วและสมรรถนะต่ำกว่าวงจรถา้งปั๊มประเภทสัญญาณผลต่าง โดยวงจรถา้งปั๊มแบบแคเรนสวิตช์ในรูป 3-9 ก. จะมีปัญหา Clock Feedthrough มากเพราะจากสวิตช์ต่อกับวงจรถา้งปั๊มโดยตรง ส่วนชาร์จปั๊มแบบคัมมีสวิตช์ รูป 3-9 ข. จะมีปัญหาการแบ่งประจุกันของทรานซิสเตอร์ ส่วนแบบเกตสวิตช์ในรูป 3-9 ค. ทำงานได้ช้าจึงไม่นิยมใช้กัน วงจรถา้งปั๊มประเภทสัญญาณออกเดี่ยวที่ดีที่สุดคือแบบซอร์สสวิตช์ในรูป 3-9 ง. เนื่องจากสามารถสวิตช์ได้เร็ว และสวิตช์ไม่ได้ต่อกับวงจรถา้งปั๊มโดยตรง จึงมีปัญหาคlock Feedthrough น้อยกว่า

ชาร์จปั๊มประเภทสัญญาณเข้าผลต่าง-สัญญาณออกเดี่ยว ได้แก่ ในรูป 3-9 จ. และ 3-9 ฉ. ซึ่งวงจรถา้งปั๊มประเภทนี้สามารถทำงานได้เร็วโดยยังใช้วงจรถา้งปั๊มชุดเดียว ส่วนชาร์จปั๊มประเภทสัญญาณเข้าผลต่าง-สัญญาณออกผลต่าง ได้แก่ในรูป 3-9 ฉ. ทำงานได้เร็วและสมบัติการทำงานดีที่สุด แต่ต้องใช้วงจรถา้งปั๊ม 2 ชุด ทำให้เปลืองพื้นที่ และต้องใช้วงจรถา้งปั๊มกลับคอมมอน โหมด ทำให้เกิดสัญญาณรบกวนจากชาร์จปั๊มมากขึ้น

3.4 วงจรกรองวงรอบ (Loop Filter)

ทำหน้าที่เปลี่ยนกระแสออกจากวงจรรชาร์จปั๊มให้เป็นสัญญาณแรงดันควบคุมความถี่ของออสซิลเลเตอร์ และกรองส่วนประกอบไฟสลับรวมทั้งสัญญาณรบกวนของสัญญาณออกไป ทำให้ได้สัญญาณออกไฟตรงสำหรับควบคุมความถี่ของวงจรออสซิลเลเตอร์

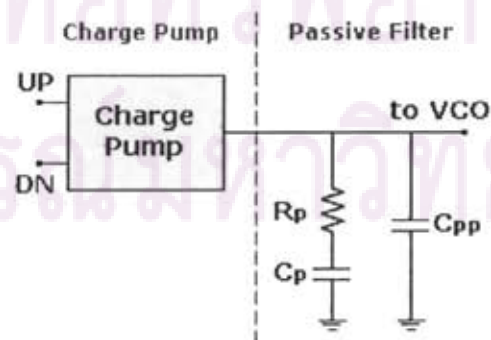
วงจรกรองวงรอบเป็นส่วนที่สำคัญที่สุดในการออกแบบเฟสล็อกลูป เนื่องจากทำให้เกิดโพลในฟังก์ชันถ่ายโอนของเฟสล็อกลูป ซึ่งจะเพื่เป็นตัวกำหนดแบนด์วิดท์และการทำงาน รวมไปถึงเสถียรภาพของทั้งวงจร

การออกแบบวงจรกรองจะต้องทำให้สมรรถนะทั้งด้านความเร็วการล็อกของวงจรและสัญญาณรบกวนอยู่ในจุดที่พอดีเหมาะสม วงจรกรองที่ให้แบนด์วิดท์มากจะทำให้เข้าสู่สภาวะล็อกได้เร็ว แต่ขณะเดียวกันก็ทำให้ลักษณะผลตอบสนองต่อสัญญาณรบกวนแย่ลง แบนด์วิดท์ที่เหมาะสมจึงขึ้นอยู่กับความต้องการของระบบเป็นหลัก นอกจากนี้ อีกประเด็นที่ต้องพิจารณาในการออกแบบวงจรกรองก็คืออันดับชั้นของวงจรที่ใช้ ซึ่งวงจรกรองที่มีอันดับชั้นสูงจะสามารถกรองสัญญาณรบกวนได้มากกว่า แต่อันดับชั้นที่สูงเกินไปจะทำให้วงจรมีเสถียรภาพ โดยปกติแล้วจึงจำกัดอยู่ที่ไม่เกินอันดับ 2

ประเภทของวงจรกรองวงรอบที่ใช้ในเฟสล็อกลูปได้แก่

1.) วงจรกรองพาสซีฟแบบต่อเนื่อง (Continuous-Time Passive Filter)

โครงสร้างของวงจรกรองที่นิยมใช้กันทั่วไปเป็นวงจรกรองแบบพาสซีฟที่ใช้ตัวต้านทานขนาดใหญ่ต่ออนุกรมกับตัวเก็บประจุ ดังรูป 3-10 ตัวเก็บประจุ C_{pp} ในรูปใช้เพื่อลดการกระเพื่อมของสัญญาณออก ซึ่งเพื่อให้วงจรเฟสล็อกลูปมีเสถียรภาพ ตัวเก็บประจุดังกล่าวจะต้องมีขนาดเล็กมากเมื่อเทียบกับ C_p จนไม่มีผลกับโพลในฟังก์ชันถ่ายโอนที่เกิดจากตัวเก็บประจุ C_p กับตัวต้านทาน R_p

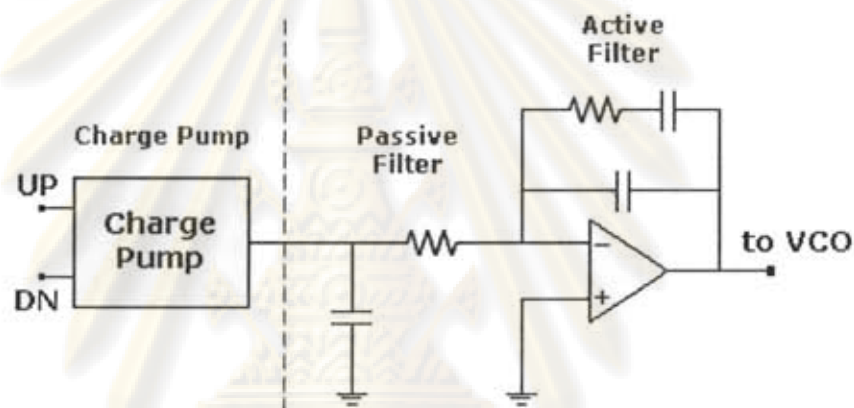


รูปที่ 3-10 วงจรกรองพาสซีฟแบบต่อเนื่อง

ข้อดีของวงจรรองประเภทนี้คือออกแบบได้ง่ายและกินกำลังไฟต่ำเทียบกับวงจรรองประเภทอื่น แต่ข้อเสียคือต้องใช้ตัวต้านทานและตัวเก็บประจุขนาดใหญ่ ทำให้เปลืองพื้นที่วงจรรวม และตัวต้านทานขนาดใหญ่จะทำให้เกิดสัญญาณรบกวนมาก

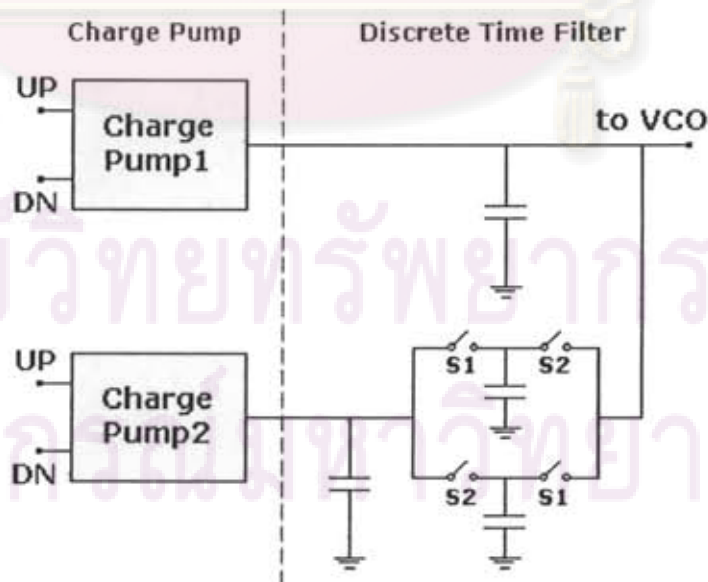
2.) วงจรรองแอกทีฟ (Active Filter)

วงจรรองวงรอบแบบแอกทีฟแสดงดังรูป 3-11 ใช้วงจรพาสซีฟกรองสัญญาณจากซาร์จปั๊มก่อนเพื่อลดการกระของออปแอมป์ ข้อดีของวงจรรองประเภทคือให้อัตตัมพันธ์สูงกว่่วงจรรองแบบพาสซีฟจึงกรองสัญญาณรบกวนได้ดีกว่า แต่ข้อเสียคือกินกำลังไฟมาก และยังต้องใช้ตัวเก็บประจุขนาดใหญ่เช่นเดียวกัน



รูปที่ 3-11 วงจรรองแอกทีฟ

3.) วงจรรองพาสซีฟแบบไม่ต่อเนื่อง (Discrete-Time Passive Filter)

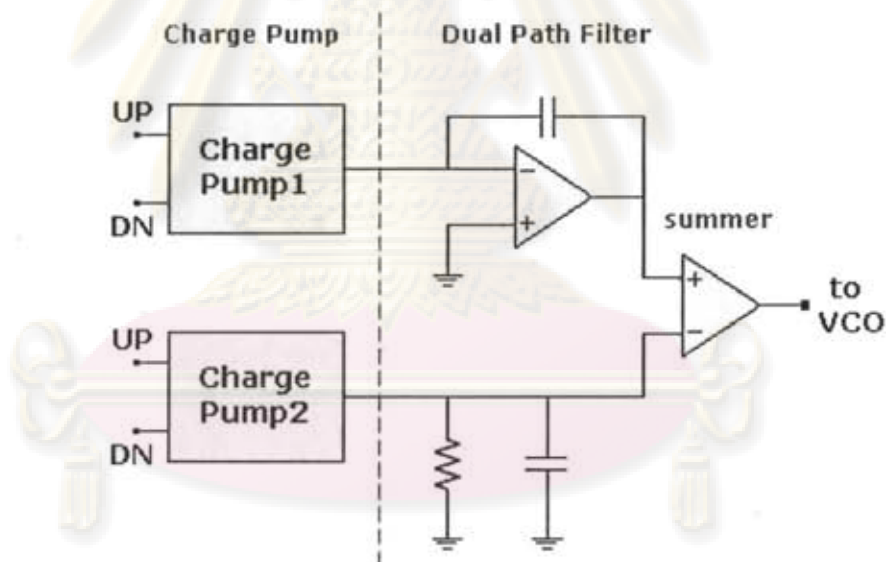


รูปที่ 3-12 วงจรรองพาสซีฟแบบไม่ต่อเนื่อง

วงจรรองพาสซีฟแบบไม่ต่อเนื่องใช้ตัวเก็บประจุสวิตช์แทนตัวต้านทาน ดังรูปที่ 3-12 ข้อดีคือช่วยแก้ปัญหาสัญญาณรบกวนที่เกิดจากตัวต้านทานใหญ่ และทำให้สัญญาณรบกวนต่ำได้โดยใช้ตัวเก็บประจุขนาดใหญ่ แต่ข้อเสียคือสัญญาณควบคุมความถี่ที่ได้จะกระตุกมากขึ้นเนื่องจากเกิด Clock Feedthrough จากการสวิตช์ตัวเก็บประจุ

4.) วงจรรอง 2 เส้นทาง (Dual Path Filter)

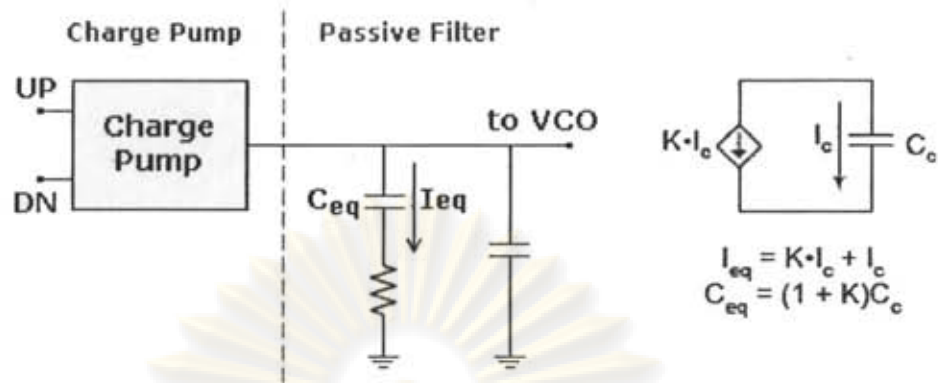
ใช้วงจรรองและชาร์จ์ปั๊ม 2 ชุด ดังรูป 3-13 โดยวงจรรชาร์จ์ปั๊มชุดแรกต่อกับวงจรรออินทิเกรเตอร์ ใช้กระแสไบอัสต่ำและตัวเก็บประจุขนาดเล็ก ส่วนวงจรรชาร์จ์ปั๊มชุดที่สองจะต่อกับวงจรรองพาสซีฟ ใช้กระแสไบอัสสูง การลดขนาดของตัวเก็บประจุที่ใช้ได้ด้วยการเพิ่มอัตราส่วนระหว่างกระแสไบอัสของชาร์จ์ปั๊มทั้งสองชุด จึงไม่จำเป็นต้องใช้ตัวเก็บประจุที่มีขนาดใหญ่มาก แต่ก็ทำให้เกิดสัญญาณรบกวนมากขึ้นจากวงจรวกสัญญาณ และความไม่เข้าคู่กันจากการใช้ชาร์จ์ปั๊ม 2 ชุด



รูปที่ 3-13 วงจรรองแบบ 2 เส้นทาง

5.) วงจรรองพาสซีฟที่ใช้การคูณค่าตัวเก็บประจุ (Capacitor Multiplication Filter)

การคูณค่าตัวเก็บประจุในวงจรรองทำได้โดยอาศัยกระแสขนาด K เท่าของกระแสไบอัสชาร์จ์ปั๊ม ดังรูป 3-14 ความจุสมมูลของตัวเก็บประจุ C_p จะมีค่าเป็น $K+1$ เท่าของขนาดจริง ทำให้ไม่จำเป็นต้องใช้ตัวเก็บประจุขนาดใหญ่มากในวงจร แต่ข้อเสียของวงจรรองประเภทนี้คือใช้กระแสสูงกว่าวงจรรองพาสซีฟปกติเพื่อคูณค่าตัวเก็บประจุ ทำให้กินพลังงานมากขึ้น และต้องออกแบบด้วยตัวเก็บประจุลอย (floating capacitor)



รูปที่ 3-14 วงจรกรองพาสซีฟที่ใช้การคูณค่าตัวเก็บประจุ

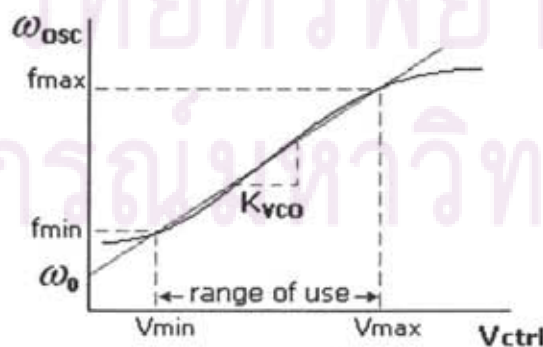
3.5 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (Voltage Controlled Oscillator)

คือวงจรออสซิลเลเตอร์ที่ความถี่สัญญาณออกเป็นฟังก์ชันของแรงดันควบคุมความถี่ V_{ctrl} สำหรับกรณีอุดมคติความสัมพันธ์ระหว่างความถี่และแรงดันควบคุมจะเป็นแบบเชิงเส้น ให้ K_{VCO} เป็นอัตราขยายของออสซิลเลเตอร์ ในหน่วย Rad/s/V และ ω_0 คือความถี่ตัดศูนย์ สมการลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจะเขียนได้เป็น

$$\omega_{osc} = K_{VCO} V_{ctrl} + \omega_0 \quad (3-7)$$

ในความเป็นจริง ลักษณะสมบัติของออสซิลเลเตอร์จะไม่เป็นเชิงเส้นตามสมการ (3-7) ตลอดช่วงความถี่ที่ปรับค่าได้ (Tuning Range) ดังแสดงในรูป 3-15 ช่วงการใช้งานจริงของออสซิลเลเตอร์จะเลือกช่วงที่มีความเป็นเชิงเส้นสูง และสมการลักษณะสมบัติของออสซิลเลเตอร์จะได้ออกจากการประมาณความสัมพันธ์แบบเป็นเชิงเส้นในช่วงนี้

$$K_{VCO} = \frac{f_{max} - f_{min}}{V_{max} - V_{min}} \quad (3-8)$$

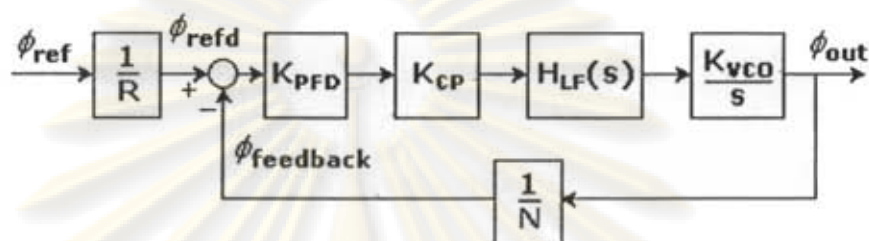


รูปที่ 3-15 ลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันทั่วไป

3.6 แบบจำลองและการออกแบบวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม

3.6.1 แบบจำลองของวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม

การทำงานในสภาวะล็อกของวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม สามารถเขียนแทนได้ด้วยแบบจำลองเชิงเส้นในรูป 3-16



รูปที่ 3-16 แบบจำลองเชิงเส้นของวงจรเฟสล็อกูปแบบชาร์จ์ปั๊ม

โดยที่ K_{PFD} คือ อัตราขยายของวงจรตรวจสอบเฟส-ความถี่

K_{CP} คือ อัตราขยายของวงจรชาร์จ์ปั๊ม

$H_{LF}(s)$ คือ ฟังก์ชันถ่ายโอนของวงจรกรองวงรอบ

K_{VCO} คือ อัตราขยายของวงจรรอสซิลเลเตอร์

R คือ อัตราส่วนการหารความถี่ของสัญญาณอ้างอิง

N คือ อัตราส่วนการหารความถี่ของสัญญาณออก

ฟังก์ชันถ่ายโอนวงเปิดระหว่าง $\phi_{feedback}$ กับ ϕ_{ref} มีค่าตามสมการ (3-7)

$$\left. \frac{\phi_{feedback}}{\phi_{ref}} \right|_{open} = K_{PFD} K_{CP} \cdot H_{LF}(s) \cdot \frac{K_{VCO}}{s} \cdot \frac{1}{N} \quad (3-7)$$

สำหรับวงจรเฟสล็อกูปแบบที่ใช้วงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ และวงจรกรองแบบพาสซีฟ ให้ I_{CP} แทนขนาดกระแสไบอัสของวงจรชาร์จ์ปั๊ม และ R_p กับ C_p แทนตัวต้านทานและตัวเก็บประจุที่ค่ออนุกรมกับตัวต้านทาน ในวงจรกรองวงรอบ จะได้ฟังก์ชันถ่ายโอนวงเปิดของระบบตามสมการ (3-8)

$$\left. \frac{\phi_{feedback}}{\phi_{refd}} \right|_{open} = \frac{I_{CP}}{2\pi} \cdot \left(R_p + \frac{1}{C_p s} \right) \cdot \frac{K_{VCO}}{s} \cdot \frac{1}{N} = \frac{I_{CP} K_{VCO}}{2\pi N C_p} \cdot \frac{(R_p C_p s + 1)}{s^2} \quad (3-8)$$

และฟังก์ชันถ่ายโอนวงปิดเท่ากับ

$$\left. \frac{\phi_{feedback}}{\phi_{refd}} \right|_{closed} = \frac{\frac{I_{CP} K_{VCO}}{2\pi N C_p} \cdot (R_p C_p s + 1)}{s^2 + \frac{I_{CP} K_{VCO} R_p}{2\pi N} s + \frac{I_{CP} K_{VCO}}{2\pi N C_p}} \quad (3-9)$$

จัดให้อยู่ในรูปแบบทั่วไปได้เป็น

$$\left. \frac{\phi_{feedback}}{\phi_{refd}} \right|_{closed} = \frac{\omega_n^2 \left(1 + \frac{s}{\omega_z} \right)}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (3-10)$$

ω_z คือความถี่ศูนย์ ω_n คือความถี่ธรรมชาติของระบบ และ ζ คืออัตราส่วนการหน่วง (Damping Ratio) โดยที่

$$\omega_z = \frac{1}{R_p C_p} \quad (3-11)$$

$$\omega_n = \sqrt{\frac{I_{CP} K_{VCO}}{2\pi N C_p}} \quad (3-12)$$

$$\zeta = \frac{R_p C_p}{2} \sqrt{\frac{I_{CP} K_{VCO}}{2\pi N C_p}} = \frac{\omega_n}{2\omega_z} \quad (3-13)$$

ค่า ω_n กับ ζ จะกำหนดสมรรถนะของวงจรมัลติโพล โดย ζ เป็นตัวกำหนดลักษณะการหน่วงของผลตอบ บอกระดับเสถียรภาพของวงจร ส่วน ω_n จะเป็นตัวกำหนดแบนด์วิดท์ (ω_{BW}) ซึ่งคือความถี่ที่วงจรเริ่มหลุดจากสภาวะล็อกกับสัญญาณอ้างอิง (-3 dB) บอกระดับความเร็วในการเข้าสู่สภาวะล็อก

แบนด์วิดท์ของวงจรมีค่าประมาณได้ตามสมการ (3-14)

$$\omega_{BW} \approx \frac{\omega_n^2}{\omega_z} = 2\zeta\omega_n \quad (3-14)$$

3.6.2 เสถียรภาพของวงจรเฟสล็อกูปแบบซาร์จัมป์

วงจรเฟสล็อกูปแบบซาร์จัมป์มีข้อจำกัดเสถียรภาพอันเนื่องมาจากการทำงานแบบไม่ต่อเนื่องทางเวลาของวงจรถ่วงสอบเฟส-ความถี่ และวงจรรชาร์จัมป์ หมายความว่าเฟสล็อกูปแบบซาร์จัมป์ทำงานแบบระบบสุ่มข้อมูล (Sampled System) ดังนั้น หากแบนด์วิดท์ของวงจรมีค่าสูงจนใกล้เคียงกับความถี่การสุ่ม (Sampling Frequency) จะทำให้ระบบไม่มีเสถียรภาพ และเนื่องจากความถี่ธรรมชาติของวงจร (ω_n) เป็นตัวกำหนดแบนด์วิดท์ จึงต้องออกแบบให้ ω_n มีค่าเหมาะสม โดยคำนวณจากข้อจำกัดเสถียรภาพของ Gardner [19] คือ

$$\omega_n^2 < \frac{\omega_{refd}^2}{\pi(\pi + \frac{\omega_{refd}}{\omega_z})} \quad (3-15)$$

แทนค่าสมการ (3-13) ลงใน (3-15)

$$\omega_n^2 < \frac{\omega_{refd}^2}{\pi(\pi + \frac{2\zeta\omega_{refd}}{\omega_n})} \quad (3-16)$$

$$\omega_n^2 + \frac{2\zeta\omega_{refd}\omega_n}{\pi} - \frac{\omega_{refd}^2}{\pi^2} < 0 \quad (3-17)$$

ถอดรากสมการ (3-17) จะได้

$$\omega_n < \frac{\zeta}{\pi} (\sqrt{\zeta^2 + 1} - 1) \omega_{refd} \quad (3-18)$$

การออกแบบจะต้องเผื่อค่าไว้ให้ ω_n มีค่าต่ำกว่าขอบเขตในสมการ (3-18) โดยทั่วไปจะออกแบบให้ ζ อยู่ในช่วง 0.45 จนถึง 1.5 และค่าที่เหมาะสมที่สุดคือประมาณ 1 [14] ขนาดของตัวเก็บประจุ C_p ในวงจรรองวงรอบที่เหมาะสมคำนวณได้จากค่า ω_n ที่สอดคล้องกับเงื่อนไขเสถียรภาพ โดยอาศัยสมการ (3-12) และขนาดตัวต้านทาน R_p คำนวณจากค่า ζ และ C_p ตามสมการ (3-13)

บทที่ 4

การออกแบบวงจรโครงสร้างวงจรถ่าย

ในบทนี้จะเป็นการออกแบบโครงสร้างและการคำนวณค่าพารามิเตอร์ต่างๆของวงจรถ่าย เพื่อให้สัญญาณนาฬิกาด้านออกมีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์การแผ่กระจายคงที่ โดยจะกล่าวถึงโครงสร้างและการทำงานโดยรวมของวงจรถ่ายก่อน และหัวข้อถัดไปจะเป็นการออกแบบโครงสร้างของวงจรถ่ายในแต่ละส่วน

4.1 การออกแบบโครงสร้างโดยรวม

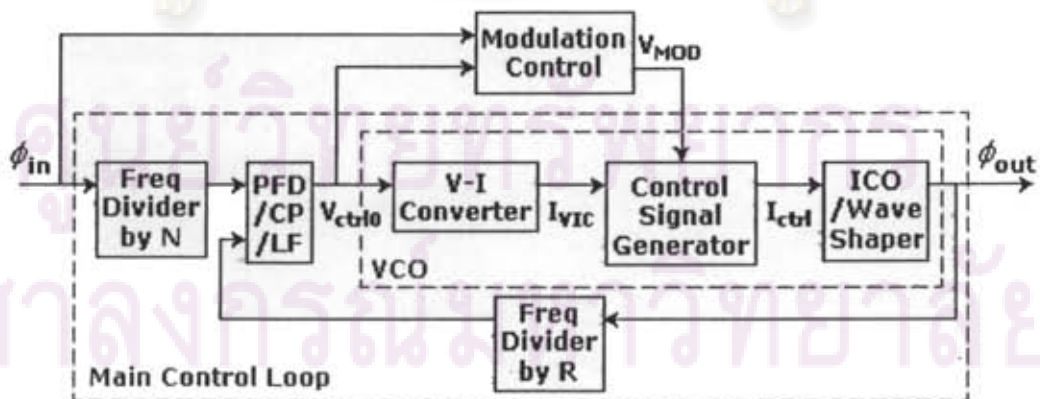
แนวทางในการกระจายความถี่ของสัญญาณนาฬิกาในวิทยานิพนธ์นี้ ใช้การมอดูเลตทางความถี่ด้วยการมอดูเลตโดยตรงที่สัญญาณควบคุมความถี่ของวงจรถ่ายออสซิลเลเตอร์ โครงสร้างโดยรวมของวงจรถ่ายที่ออกแบบแสดงดังแผนภาพในรูปที่ 4-1 วงจรถ่ายจะแบ่งเป็น 2 ส่วน คือ

1) ส่วนวงจรถ่ายควบคุมหลัก

ทำหน้าที่ควบคุมความถี่หลักของสัญญาณ ออกแบบด้วยโครงสร้างเฟสล็อกโดยมีอัตราส่วนการหารความถี่ของสัญญาณนาฬิกาอ้างอิงและสัญญาณนาฬิกาด้านออก N และ R เท่าตามลำดับ

2) ส่วนควบคุมการสร้างสัญญาณมอดูเลต

ทำหน้าที่สร้างสัญญาณมอดูเลต V_{MOD} ซึ่งเป็นสัญญาณคลื่นสามเหลี่ยมที่มีขนาดเป็นฟังก์ชันของแรงดันควบคุมความถี่หลัก (V_{ctrl0}) และความถี่สัญญาณนาฬิกาด้านเข้า (f_{in})



รูปที่ 4-1 แผนภาพโครงสร้างของวงจรถ่าย

ϕ_{in} เป็นสัญญาณนาฬิกาด้านเข้า และ ϕ_{out} เป็นสัญญาณนาฬิกาด้านออก ความถี่ที่เวลาใดๆ ของสัญญาณออก (f_{out}) จะมีค่าตามสมการ

$$f_{out}(t) = \frac{N}{R} f_{in} + df(t) = f_c + df(t) \quad (4-1)$$

โดยที่ $f_c = \frac{N}{R} f_{in}$ เป็นความถี่หลักของสัญญาณ และ $df(t)$ เป็นความถี่เบี่ยงเบนจากค่าความถี่หลักที่เวลาใดๆ

ออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันของวงจรประกอบด้วยออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส (Current Control Oscillator, ICO) และวงจรแปลงแรงดัน-กระแส (V-I Converter) สำหรับแปลงสัญญาณแรงดันควบคุมความถี่หลัก V_{ctrl0} ให้เป็นกระแส I_{VIC} ที่มีค่าแปรผันตาม V_{ctrl0} กระแสที่ได้นี้จะถูกนำไปรวมกับสัญญาณมอดูเลต V_{MOD} จากส่วนควบคุมการสร้างสัญญาณมอดูเลต โดยอาศัยวงจรสร้างกระแสควบคุมความถี่ ซึ่งจะให้สัญญาณออกเป็นกระแสที่เป็นผลรวมแบบเชิงเส้นของ I_{VIC} กับ V_{MOD} ตามสมการที่ (4-2)

$$I_{ctrl}(t) = k_0 I_{VIC} + k_M V_{MOD}(t) \quad (4-2)$$

เขียนใหม่ได้เป็น

$$I_{ctrl}(t) = I_{ctrl0} + dI_{ctrl}(t) \quad (4-3)$$

โดยที่

$$I_{ctrl0} = k_0 I_{VIC} \quad (4-4)$$

$$dI_{ctrl}(t) = k_M V_{MOD}(t) \quad (4-5)$$

I_{ctrl0} เป็นส่วนประกอบไฟตรง ส่วน $dI_{ctrl}(t)$ เป็นส่วนประกอบไฟสลับ และ k_0 , k_M แทนอัตราขยายส่วนไฟตรงและไฟสลับตามลำดับ

กรณีที่ออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแสมีลักษณะสมบัติเป็นเชิงเส้น ให้ k_{ICO} แทนอัตราขยายของออสซิลเลเตอร์ในหน่วย Hz/A และ f_0 เป็นความถี่คัทสูน์ ความถี่ที่เวลาใดๆ ของสัญญาณออกจะมีค่าตามสมการ (4-6)

$$f_{out}(t) = K_{ICO} I_{ctrl}(t) + f_0 \quad (4-6)$$

แทนค่า (4-3)
$$f_{out}(t) = K_{ICO} (I_{ctrl0} + dI_{ctrl}(t)) + f_0 \quad (4-7)$$

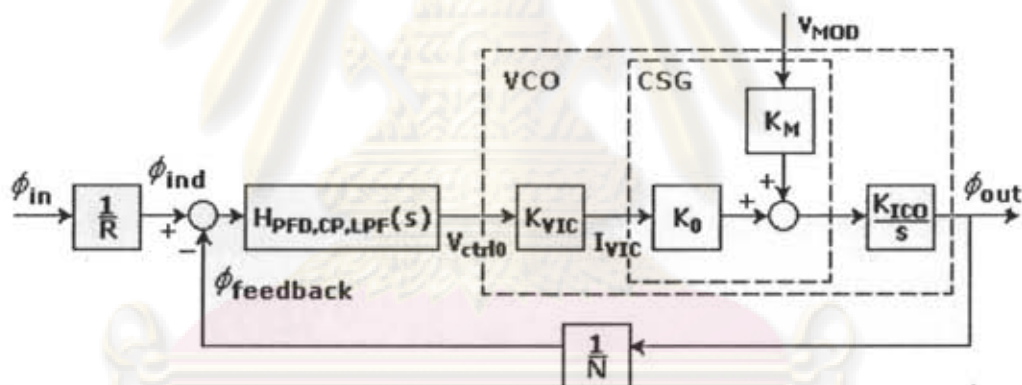
$$f_{out}(t) = (K_{ICO} I_{ctrl0} + f_0) + K_{ICO} dI_{ctrl}(t) \quad (4-8)$$

เทียบ (4-8) กับ (4-1) จะได้ว่า

$$f_c = K_{ICO} I_{ctrl0} + f_0 \quad (4-9)$$

และ
$$df(t) = K_{ICO} dI_{ctrl}(t) \quad (4-10)$$

แบบจำลองเชิงเส้นของโครงสร้างวงจรรูป 4-1 แสดงดังรูปที่ 4-2 K_{VIC} เป็นอัตราขยายของวงจรแปลงแรงดัน-กระแส k_0 และ k_M คือค่าคงที่ในสมการ (4-2) เป็นอัตราขยายส่วนไฟตรงและส่วนไฟสลับของวงจรสร้างกระแสควบคุมความถี่ตามลำดับ



รูปที่ 4-2 แบบจำลองเชิงเส้นของวงจรร

ให้อัตราขยายของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (ในหน่วย Hertz/Volt) แทนด้วย K_{VCO} มีค่าเท่ากับอัตราขยายรวมของวงจรแปลงแรงดัน-กระแส ออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส และส่วนไฟตรงของวงจรสร้างกระแสควบคุมความถี่

$$K_{VCO} = K_{VIC} k_0 K_{ICO} \quad (4-11)$$

ความถี่หลักของสัญญาณออกในสมการที่ (4-9) สามารถเขียนในรูปของแรงดันควบคุมความถี่หลัก V_{ctrl0} ได้เป็น

$$f_c = K_{VCO} V_{ctrl0} + f_0 \quad (4-12)$$

ให้ ΔI_{ctrl} แทนขนาดสูงสุดของกระแสควบคุมส่วนไฟสลับ (dI_{ctrl}) และ ΔV_{MOD} แทนขนาดสูงสุดของสัญญาณมอดูเลต จากสมการ (4-5) และ (4-10) ความถี่เบี่ยงเบนสูงสุดของสัญญาณออก Δf จะมีค่าเป็น

$$\Delta f = K_{ICO} \Delta I_{ctrl} = K_{ICO} k_M \Delta V_{MOD} \quad (4-13)$$

จากสมการ (2-7) ในหัวข้อที่ 2.2.2.2 อัตราส่วนการแผ่กระจายความถี่ของสัญญาณนาฬิกาด้านออกจะมีค่าเท่ากับ

$$\delta = \frac{\Delta f}{f_c} = \frac{K_{ICO} k_M \Delta V_{MOD}}{K_{VCO} V_{ctrl0} + f_0} \quad (4-14)$$

$$\delta = \frac{k_M}{K_{VIC} k_0} \cdot \frac{\Delta V_{MOD}}{V_{ctrl0} + \frac{f_0}{K_{VCO}}} \quad (4-15)$$

กรณีที่ $\frac{f_0}{K_{VCO}} \ll V_{ctrl0}$ สมการ (4-15) จะประมาณได้เป็น

$$\delta \approx \frac{k_M}{K_{VIC} k_0} \cdot \frac{\Delta V_{MOD}}{V_{ctrl0}} \quad (4-16)$$

เพื่อให้อัตราส่วนการแผ่กระจายความถี่ของสัญญาณนาฬิกาด้านออกมีค่าคงที่ ส่วนควบคุมการสร้างสัญญาณมอดูเลตจะต้องสร้างสัญญาณออกที่มีขนาดสูงสุด ΔV_{MOD} แปรผันตามแรงดันควบคุมความถี่หลัก V_{ctrl0}

$$\Delta V_{MOD} \propto V_{ctrl0} \quad (4-17)$$

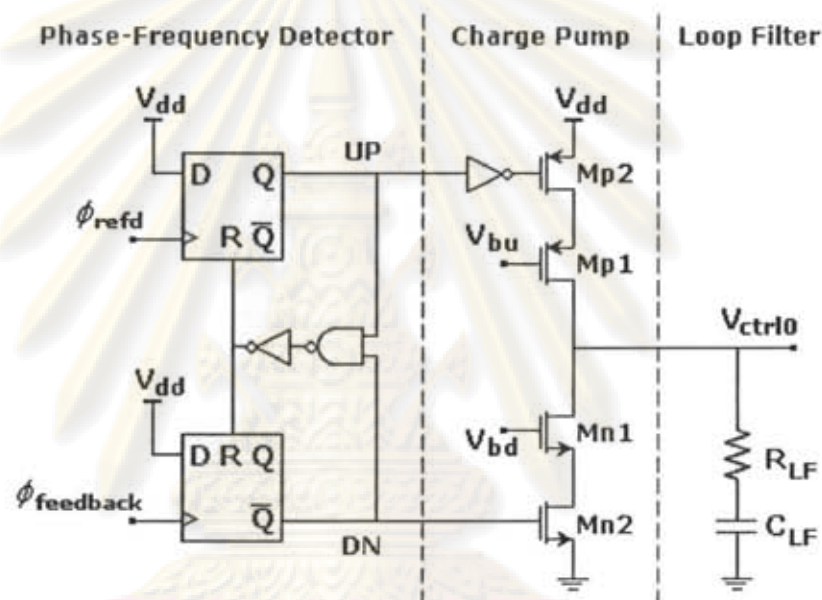
4.2 การออกแบบวงจรในแต่ละส่วน

หัวข้อนี้จะกล่าวถึงโครงสร้างหลักและลักษณะสมบัติวงจรแต่ละส่วนของโครงสร้างวงจรที่เสนอในหัวข้อ 4.1 ส่วนรายละเอียดวงจรย่อยและการคำนวณค่าพารามิเตอร์จะกล่าวในบทถัดไป

4.2.1 วงจรควบคุมหลัก

4.2.1.1 วงจรตรวจสอบเฟส-ความถี่ วงจรชาร์จปั๊ม และวงจรกรองวงรอบ

ส่วนควบคุมความถี่หลักของวงจรถูกออกแบบโดยใช้วงจรตรวจสอบเฟส-ความถี่แบบ 3 สถานะ วงจรชาร์จปั๊มสัญญาณออกเดี่ยวแบบครนสวิทช์ และใช้วงจรกรองแบบพาสซีฟ ดังแสดงในรูปที่ 4-3 โดยทรานซิสเตอร์ Mn1 กับ Mp1 ในรูป ทำหน้าที่เป็นแหล่งจ่ายกระแสในส่วนคั้งขึ้นและคั้งลงของวงจรชาร์จปั๊ม ส่วนทรานซิสเตอร์ Mn2 และ Mp2 ทำหน้าที่เป็นสวิทช์



รูปที่ 4-3 วงจรตรวจสอบเฟส-ความถี่ วงจรชาร์จปั๊ม และวงจรกรองวงรอบ

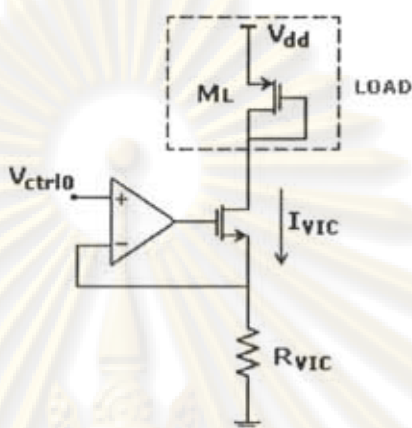
เนื่องจากออสซิลเลเตอร์ของวงจรถูกออกแบบนี้เป็นแบบควบคุมความถี่ด้วยกระแสขดเคียวแหลมและการกระเพื่อมเล็กน้อยของสัญญาณควบคุมความถี่หลัก V_{ctr10} จึงไม่มีผลต่อการทำงานของออสซิลเลเตอร์ เพราะสามารถลดการกระเพื่อมของกระแสควบคุมความถี่ได้ด้วยการบายพาส (By Pass) ด้วยตัวเก็บประจุขนาดใหญ่ในชั้นถัดๆ ไปได้ ในส่วนของวงจรถองวงรอบจึงไม่จำเป็นต้องใช้ตัวเก็บประจุบายพาสต่อขนานกับวงจรถอง

สมการฟังก์ชันถ่ายโอนรวมของวงจรตรวจสอบเฟส-ความถี่ วงจรชาร์จปั๊ม และวงจรกรองวงรอบที่ใช้จะมีค่าเท่ากับ

$$H_{PFD,CP,LF}(s) = K_{PFD} K_{CP} H_{LF}(s) = \frac{I_{CP}}{2\pi} \left(R_{LF} + \frac{1}{C_{LF}s} \right) \quad (4-18)$$

4.2.1.2 วงจรแปลงแรงดัน-กระแส

วงจรแปลงแรงดัน-กระแสที่ใช้มีลักษณะดังรูปที่ 4-4 โดยทรานซิสเตอร์ ML ทำหน้าที่เป็นโหลดของวงจรเพื่อใช้ต่อสะท้อนกระแสไปยังวงจรชั้นถัดไป



รูปที่ 4-4 วงจรแปลงแรงดัน-กระแส

หากอัตราขยายของออปแอมป์มีค่าสูงเพียงพอ แรงดันขาบวกและลบที่ด้านเข้าของออปแอมป์จะมีค่าประมาณเท่ากัน เท่ากับแรงดัน V_{cr10} และเท่ากับผลคูณของกระแสออก I_{vic} กับความต้านทาน R_{vic} ดังนั้น ความสัมพันธ์ระหว่างกระแสออก I_{vic} กับแรงดันเข้า V_{cr10} จะเป็นไปตามสมการ (4-19)

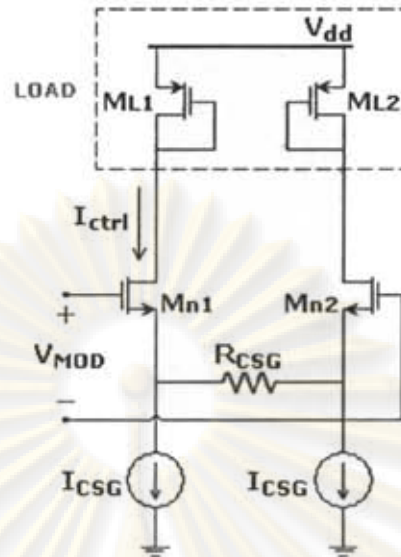
$$I_{vic} = \frac{V_{cr10}}{R_{vic}} \quad (4-19)$$

ดังนั้น

$$K_{vic} = \frac{I_{vic}}{V_{cr10}} = \frac{1}{R_{vic}} \quad (4-20)$$

4.2.1.3 วงจรสร้างกระแสควบคุมความถี่

วงจรสร้างกระแสควบคุมความถี่ที่ใช้ออกแบบด้วยโครงสร้างแบบผลต่างลักษณะดังรูป 4-5 ทรานซิสเตอร์ทั้งสองฝั่งของวงจรมีขนาดสมมาตรกัน และใช้กระแสไบอัส I_{CSG} ที่มีขนาดเป็นสัดส่วนกับกระแส I_{vic} จากวงจรแปลงแรงดัน-กระแส กระแสออกของวงจร I_{cr1} จะเป็นกระแสที่ไหลผ่านทรานซิสเตอร์ Mnl ส่วนทรานซิสเตอร์ ML1 กับ ML2 ใช้เป็นโหลดของวงจร สำหรับต่อสะท้อนกระแส I_{cr1} ไปใช้ในวงจรชั้นถัดไป



รูปที่ 4-5 วงจรสร้างกระแสควบคุมความถี่

เมื่อแรงดัน V_{MOD} เป็นสัญญาณขนาดเล็ก กระแสออก I_{ctrl} จะมีค่าเท่ากับผลรวมของกระแสไบอัส I_{CSG} กับส่วนเปลี่ยนแปลงที่เกิดจากแรงดัน V_{MOD} ตามสมการที่ (4-21) (การพิสูจน์อยู่ในภาคผนวก ข.)

$$I_{ctrl}(t) = I_{CSG} + \frac{V_{MOD}(t)}{R_{CSG}} = g_{CSG} I_{VIC} + \frac{V_{MOD}(t)}{R_{CSG}} \quad (4-21)$$

$g_{CSG} = \frac{I_{CSG}}{I_{VIC}}$ คืออัตราขยายกระแสของแหล่งจ่ายกระแสไบอัสในวงจร เมื่อเทียบสมการที่ (4-21) กับสมการ (4-3), (4-4) และ (4-5) จะได้

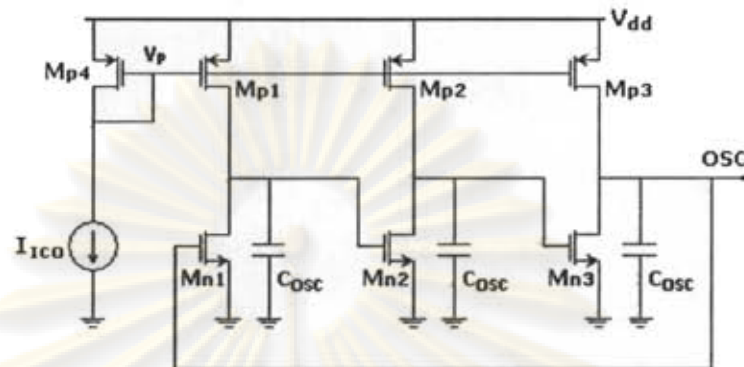
$$k_0 = g_{CSG} \quad (4-22)$$

และ $k_M = \frac{1}{R_{CSG}} \quad (4-23)$

4.2.1.4 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส และวงจรตัดรูปคลื่น

ออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแสในวิทยานิพนธ์นี้ออกแบบด้วยโครงสร้างริงออสซิลเลเตอร์โดยใช้วงจรขยาย 3 ชั้นลักษณะดังรูป 4-6 ทรานซิสเตอร์ $Mp1$, $Mp2$ และ $Mp3$ เป็นโหลดของวงจรขยายแต่ละชั้น และแรงดัน V_p ได้จากการไบอัส

ทรานซิสเตอร์ Mp4 ด้วยแหล่งจ่ายกระแสขนาด I_{ICO} ซึ่งมีค่าเป็นสัดส่วนกับ I_{ctrl} จากวงจรสร้างกระแสควบคุมความถี่

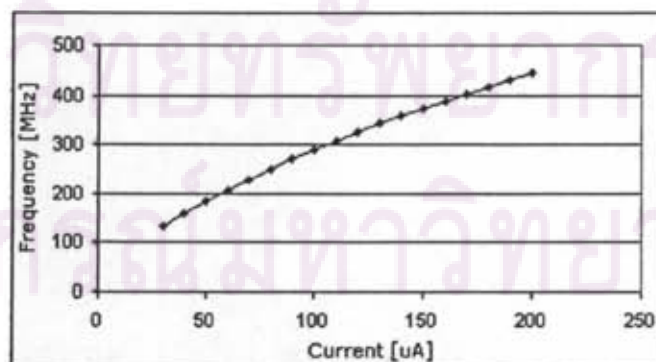


รูปที่ 4-6 วงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส

ความถี่ของสัญญาณออกของวงจรออสซิลเลเตอร์แปรผกผันกับค่าตัวเก็บประจุและความต้านทานสมมูลของโหลด สำหรับวงจรในรูป 4-6 ความต้านทานสมมูลของโหลดจะมีค่าแปรผกผันกับกระแส I_{ICO} ความถี่สัญญาณออกจึงมีค่าแปรผกผันกับ I_{ctrl} เมื่อออกแบบให้ขนาดของทรานซิสเตอร์แต่ละตัวมีค่าตามตารางที่ 4-1 และใช้ตัวเก็บประจุ C_{osc} ขนาด 0.5 pF และจำลองการทำงานด้วยแหล่งจ่ายกระแส I_{ICO} อุณหภูมิขนาดต่างๆกัน จะได้ความสัมพันธ์ระหว่างความถี่สัญญาณออกกับ I_{ICO} ดังรูป 4-7

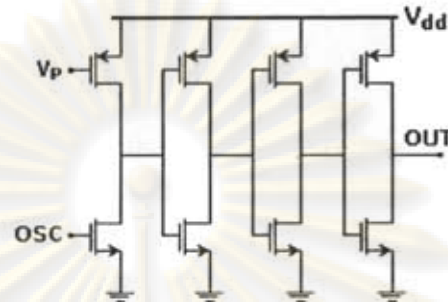
ตารางที่ 4-1 ขนาดของทรานซิสเตอร์ในวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส

ทรานซิสเตอร์	ขนาด (W/L) [$\mu\text{m}/\mu\text{m}$]
Mn1, Mn2, Mn3	9 / 0.5
Mp1, Mp2, Mp3	18 / 0.5
Mp4	1.5 / 0.5



รูปที่ 4-7 ความสัมพันธ์ระหว่างความถี่สัญญาณออกกับขนาด I_{ICO} จากการจำลองการทำงานด้วยแหล่งจ่ายกระแสอุณหภูมิ

วงจรดีครูปคลื่น (Wave Shaper) ทำหน้าที่ขยายระดับการแกว่งของสัญญาณจากออสซิลเลเตอร์ให้เป็นแบบแกว่งเต็ม และดีครูปคลื่นให้มีลักษณะเป็นคลื่นสี่เหลี่ยมเพื่อใช้เป็นสัญญาณนาฬิกาด้านออก โดยวงจรดีครูปคลื่นที่ใช้เป็นวงจรขยาย 4 ชั้น ดังรูป 4-8

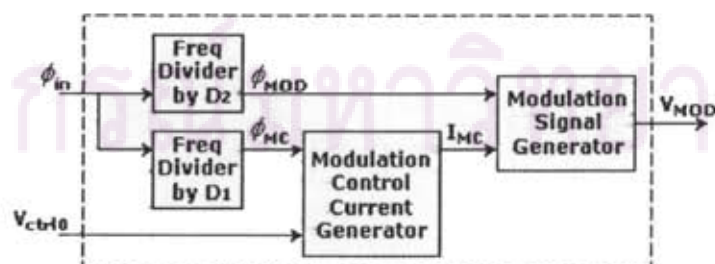


รูปที่ 4-8 วงจรดีครูปคลื่น

วงจรชั้นแรกทำหน้าที่ขยายช่วงการแกว่งมีขนาดใกล้เคียงกันตลอดช่วงความถี่ เนื่องจากช่วงการแกว่งของสัญญาณออกของวงจรที่ความถี่ต่างกันจะมีขนาดไม่คงที่ โดยสัญญาณที่ความถี่สูงจะมีช่วงการแกว่งสูงกว่าความถี่ต่ำ จึงออกแบบให้ชั้นแรกของวงจรดีครูปคลื่นสัญญาณมีอัตราขยายที่ช่วงความถี่ต่ำมากกว่าช่วงความถี่สูง โดยให้ทรานซิสเตอร์ $Mp1$ ซึ่งเป็นของวงจรขยายชั้นแรกไบแอสด้วยแรงดัน V_p ของวงจรออสซิลเลเตอร์ในรูป 4-6 เพื่อให้ขนาดความต้านทานของโหลดที่ความถี่สูงมีค่าต่ำกว่าที่ความถี่ต่ำ ส่วนวงจรขยายในชั้นที่ 2-4 ทำหน้าที่ดีครูปคลื่นสัญญาณจากชั้นที่ 1 ให้มีลักษณะเป็นคลื่นสี่เหลี่ยม จึงใช้วงจรโครงสร้างแบบอินเวอร์เตอร์เพื่อให้ได้อัตราขยายที่สูง

4.2.2 ส่วนควบคุมการสร้างสัญญาณมอดูเลต

ทำหน้าที่สร้างสัญญาณมอดูเลตรูปคลื่นสามเหลี่ยม V_{MOD} ที่มีขนาดแปรผันตามแรงดันควบคุมความถี่หลัก (V_{ctrl}) ตามสมการ (4-16) แผนภาพโครงสร้างของส่วนควบคุมการมอดูเลตแสดงดังรูปที่ 4-9 ประกอบด้วยสองส่วนหลัก คือ วงจรสร้างกระแสควบคุมการมอดูเลต (Modulation Control Current Generator) และ วงจรสร้างสัญญาณมอดูเลต (Modulation Signal Generator)



รูปที่ 4-9 แผนภาพโครงสร้างส่วนควบคุมการสร้างสัญญาณมอดูเลต

วงจรสร้างกระแสควบคุมการมอดูเลตทำหน้าที่สร้างกระแส I_{MC} ที่มีขนาด ขึ้นกับแรงดันควบคุมความถี่หลัก V_{ctrl0} และใช้เป็นสัญญาณควบคุมขนาดสัญญาณออก ของวงจรสร้างสัญญาณมอดูเลต V_{MOD} เพื่อให้ขนาดของสัญญาณมอดูเลตมีค่าเปลี่ยนแปลง ตามความถี่หลักของสัญญาณนาฬิกาต้านออก

สัญญาณนาฬิกา ϕ_{MC} ของวงจรสร้างกระแสควบคุมการมอดูเลตได้จากการหาร ความถี่สัญญาณนาฬิกาต้านเข้าด้วยอัตราส่วน D_1 ความถี่ของสัญญาณ (f_{MC}) มีค่าเท่ากับ

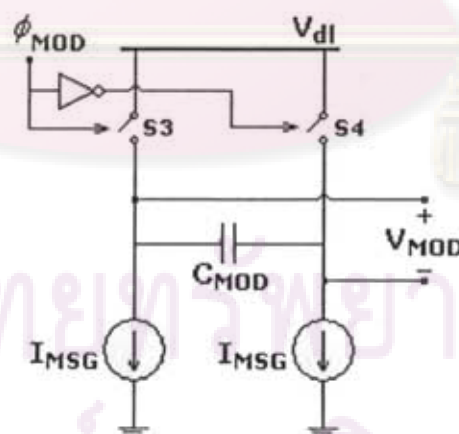
$$f_{MC} = \frac{f_{in}}{D_1} \quad (4-24)$$

สัญญาณนาฬิกา ϕ_{MOD} ของวงจรสร้างสัญญาณมอดูเลตได้จากการหารความถี่ สัญญาณนาฬิกาต้านเข้าด้วยอัตราส่วน D_2 ความถี่ของสัญญาณ (f_{MOD}) มีค่าเท่ากับ

$$f_{MOD} = \frac{f_{in}}{D_2} \quad (4-25)$$

โดยที่ D_1, D_2 เป็นค่ายกกำลังใดๆของ 2 และ $D_1 < D_2$

4.2.2.1 วงจรสร้างสัญญาณมอดูเลต



รูปที่ 4-10 วงจรสร้างสัญญาณมอดูเลต

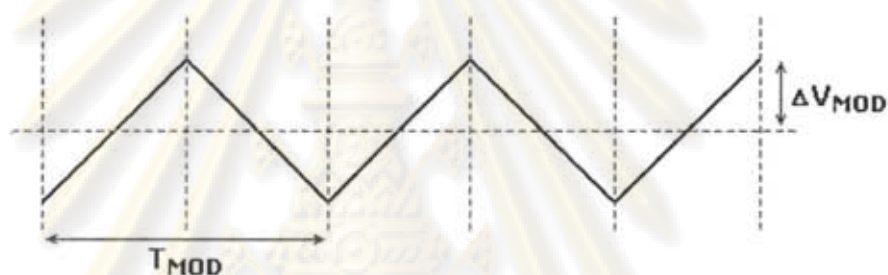
วงจรที่ใช้สร้างสัญญาณมอดูเลตแสดงดังรูปที่ 4-10 สัญญาณออกของวงจร (V_{MOD}) คือ แรงดันคร่อมตัวเก็บประจุ C_{MOD} จะมีลักษณะตามรูปที่ 4-11 คาบเวลาของ

สัญญาณมอดูเลต (T_{MOD}) มีค่าเท่ากับคาบของสัญญาณนาฬิกา ϕ_{MOD} ที่ควบคุมการเปิด-ปิดของสวิทช์ S3, S4 ซึ่งมีความถี่ตามสมการ (4-25) จะได้ว่า

$$T_{MOD} = \frac{1}{f_{MOD}} = \frac{D_2}{f_{in}} \quad (4-26)$$

ขนาดสูงสุดของการเปลี่ยนแปลงแรงดันออก (ΔV_{MOD}) มีค่าเท่ากับ

$$\Delta V_{MOD} = \frac{1}{2} \cdot \frac{I_{MSG}}{C_{MOD}} \cdot \frac{T_{MOD}}{2} = \frac{1}{4} \cdot \frac{I_{MSG}}{C_{MOD}} \cdot \frac{D_2}{f_{in}} \quad (4-27)$$



รูปที่ 4-11 ลักษณะสัญญาณออกของวงจรสร้างสัญญาณมอดูเลต

เนื่องจากกระแสไบอัส I_{MSG} ของวงจร มีขนาดเป็นสัดส่วนกับกระแสจากวงจรสร้างกระแสควบคุมการมอดูเลต (I_{MC}) ดังนั้น จะเขียนสมการ (4-27) ในรูปกระแสควบคุมการมอดูเลตได้เป็น

$$\Delta V_{MOD} = \frac{g_{MSG} D_2}{4 C_{MOD}} \cdot \frac{I_{MC}}{f_{in}} \quad (4-28)$$

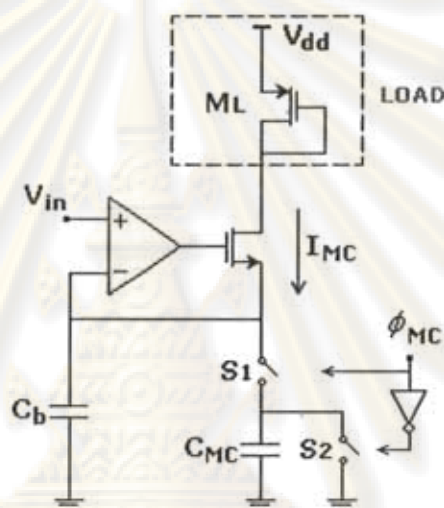
โดยที่ $g_{MSG} = \frac{I_{MSG}}{I_{MC}}$ เป็นอัตราขยายกระแสของแหล่งจ่ายกระแสในวงจร

เพื่อให้ขนาดของ ΔV_{mod} ใน (4-28) สอดคล้องกับ (4-13) กระแสควบคุมการมอดูเลต I_{MC} จะต้องมีขนาดแปรผันตาม f_{in}

$$I_{MC} \propto f_{in} \cdot V_{ctrl0} \quad (4-29)$$

4.2.2.2 วงจรสร้างกระแสควบคุมการมอดูเลต

จากสมการที่ (4-29) จะเห็นว่า วงจรสร้างกระแสควบคุมการมอดูเลตจะต้องให้กระแสออกที่แปรผันตามความถี่สัญญาณพาหีด้านเข้าและแรงดันควบคุมหลัก วงจรที่มีลักษณะดังกล่าวสร้างได้จากวงจร โครงสร้างแบบเดียวกับวงจรแปลงแรงดัน-กระแสรูปที่ 4-4 แต่ใช้ตัวเก็บประจุสวิตช์ (Switch Capacitor) แทนตัวต้านทาน ลักษณะดังรูปที่ 4-12 ทรานซิสเตอร์ ML ทำหน้าที่เป็นโหลดของวงจรเพื่อใช้ค่อสะท้อนกระแสไปยังวงจรชั้นถัดไป



รูปที่ 4-12 วงจรสร้างกระแสควบคุมการมอดูเลต

โดยอาศัยค่าความต้านทานสมมูลของตัวเก็บประจุสวิตช์ที่แสดงการพิสูจน์ไว้ในภาคผนวก ก. จะได้ว่า ขนาดของความต้านทานสมมูลของตัวเก็บประจุสวิตช์ที่ใช้ในวงจร (C_{MC}) มีค่าตามสมการ (4-30)

$$R_{eq} = \frac{1}{C_{MC} f_{MC}} \quad (4-30)$$

เมื่อ f_{MC} เป็น ความถี่สัญญาณพาหี ϕ_{MC} ที่ควบคุมสวิตช์ S1, S2 มีค่าตามสมการที่ (4-22) และจากสมการ (4-4) และ (4-8) จะได้ว่า กระแสออกของวงจร (I_{MC}) มีขนาดเท่ากับ

$$I_{MC} = \frac{V_{ctrl0}}{C_{MC} f_{MC}} = C_{MC} f_{MC} V_{ctrl0} = \frac{C_{MC} f_{in}}{D_1} \cdot V_{ctrl0} \quad (4-31)$$

4.3 คำนวณการมอดูเลตและเปอร์เซ็นต์การแผ่กระจายความถี่ของสัญญาณออก

จากนิยามของค่านีการมอดูเลต (m_f) ในสมการ (2-8) และแทนค่าความถี่การมอดูเลตจากสมการ (4-23) จะได้ว่า คำนวณการมอดูเลตของวงจรมีค่าเท่ากับ

$$m_f = \frac{\delta \cdot f_c}{f_c} = \delta \cdot D_2 \quad (4-32)$$

จากสมการข้างต้น คำนวณการมอดูเลตจะแปรผันตามอัตราส่วนการมอดูเลตของวงจร ดังนั้นเมื่ออัตราส่วนการมอดูเลตมีค่าคงที่ การลดทอนขอสเปคตรัมสัญญาณก็จะมีขนาดคงที่ด้วย

อัตราส่วนการแผ่กระจายความถี่ของสัญญาณมีค่าเท่ากับอัตราส่วนการมอดูเลต คำนวณได้จากสมการ (4-16) แทนค่า K_{VIC} , k_0 , k_M จาก (4-20), (4-22), (4-23) จะได้

$$\delta \approx \frac{1}{\left(\frac{1}{R_{VIC}}\right)g_{CSG}} \cdot \frac{R_{VIC}}{g_{CSG} R_{CSG}} \cdot \frac{\Delta V_{MOD}}{V_{cr10}} = \frac{R_{VIC}}{g_{CSG} R_{CSG}} \cdot \frac{\Delta V_{MOD}}{V_{cr10}} \quad (4-33)$$

แทนค่า ΔV_{MOD} จาก (4-28)

$$\delta = \frac{R_{VIC}}{g_{CSG} R_{CSG}} \cdot \frac{\left(\frac{g_{MSG} D_2}{4C_{MOD}} \cdot \frac{I_{MC}}{f_{in}}\right)}{V_{cr10}} = \frac{g_{MSG} R_{VIC} D_2}{4g_{CSG} R_{CSG} C_{MOD}} \cdot \frac{I_{MC}}{V_{cr10}} \cdot \frac{f_{in}}{f_{in}} \quad (4-34)$$

แทนค่า I_{MC} จากสมการ (4-31)

$$\delta = \frac{g_{MSG} R_{VIC} D_2}{4g_{CSG} R_{CSG} C_{MOD}} \cdot \frac{1}{f_{in}} \cdot \frac{C_{MC} f_{in} V_{cr10}}{D_1} \quad (4-35)$$

$$\delta = \frac{g_{MSG} R_{VIC} C_{MC} D_2}{4g_{CSG} R_{CSG} C_{MOD} D_1} \quad (4-36)$$

หรือ

$$\% \delta = \frac{g_{MSG} R_{VIC} C_{MC} D_2}{4g_{CSG} R_{CSG} C_{MOD} D_1} \cdot 100 \quad (4-37)$$

จะเห็นว่าพารามิเตอร์ต่างๆที่มีผลต่อค่าในสมการ (4-37) เป็นค่าคงที่ทั้งหมด ซึ่งหมายความว่าหากออสซิลเลเตอร์ในวงจรมีความเป็นเชิงเส้นสูง เพอร์เซ็นต์การแผ่กระจายความถี่ของสัญญาณนาฬิกาต้านออกของวงจรที่ออกแบบจะมีค่าคงที่



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 5

รายละเอียดของวงจรและการคำนวณค่าพารามิเตอร์ในการออกแบบ

บทนี้จะเป็นรายละเอียดการออกแบบและการคำนวณค่าพารามิเตอร์ต่างๆของวงจร โดยหัวข้อที่ 5.1 จะกล่าวถึงรายละเอียดการออกแบบวงจรย่อยที่ใช้ในวงจรที่ได้ออกแบบไว้ในบทที่ 4 และจะคำนวณค่าพารามิเตอร์ต่างๆออกแบบในหัวข้อที่ 5.2 สุดท้ายคือการคำนวณค่าเปอร์เซ็นต์การแผ่กระจายความถี่ของวงจรที่ออกแบบรวมทั้งผลการลดทอนกำลังสูงสุดของสัญญาณในทางทฤษฎีในหัวข้อที่ 5.3

5.1 รายละเอียดการออกแบบวงจรย่อย

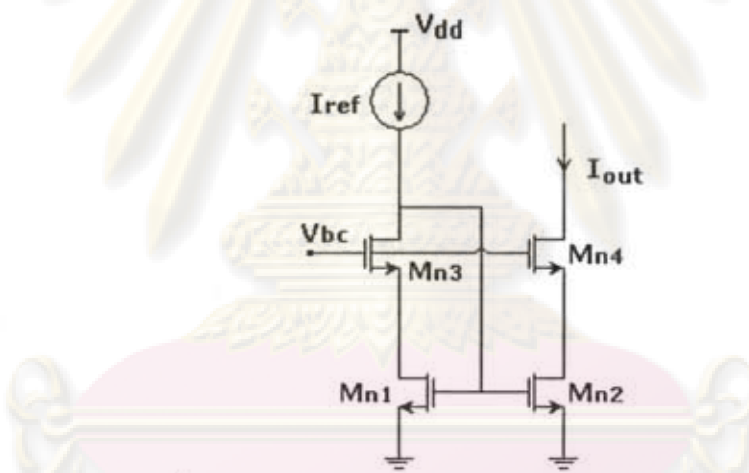
5.1.1 วงจรออปแอมป์

ในการออกแบบออปแอมป์ จะพิจารณาจากคุณสมบัติที่สำคัญสำหรับการทำงาน ของวงจรแปลงแรงดัน-กระแสในรูป 4-4 และวงจรสร้างสัญญาณควบคุมการมอดูเลตใน รูป 4-12 โดยในวงจรแปลงแรงดัน-กระแส เพื่อให้ขนาดกระแสออก I_{MC} ของ เป็นไปตาม สมการที่ (4-19) ออปแอมป์ที่ใช้ในวงจรจะต้องมีอัตราขยายที่เหมาะสม เพื่อให้แรงดัน เข้าขาบวกและขาลบมีค่าประมาณเท่ากันเมื่อต่อป้อนกลับ นอกจากนี้ การทำงานของวงจร แปลงแรงดัน-กระแสจะมีค่าความถี่วิเคราะห์เฉพาะในช่วงที่ทรานซิสเตอร์ภายในวงจร ทำงานในย่านอิ่มตัว (Saturation Region) หมายความว่า ขนาดแรงดันเข้าที่วงจรสามารถ ทำงานได้นั้นมีค่าจำกัด ซึ่งจากการจำลองการทำงานวงจรแปลงแรงดัน-กระแสด้วย แบบจำลองของออปแอมป์ที่มีอัตราขยายค่าต่างๆกัน พบว่าอัตราขยายที่ทำให้การทำงาน ของวงจรเป็นไปตามการวิเคราะห์มีค่าประมาณ 40 เท่า และขนาดแรงดันเข้ามากที่สุดที่วงจร สามารถทำงานได้ที่อัตราขยายดังกล่าวมีค่าประมาณ 2 โวลต์ ดังนั้น จึงต้องออกแบบให้ แรงดันเข้าสูงสุดของออปแอมป์มีค่าสูงกว่า 2 โวลต์เล็กน้อย เพื่อให้ใช้งานวงจรได้ใน ช่วงกว้างที่สุด

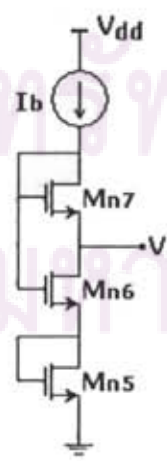
สำหรับวงจรสร้างกระแสควบคุมการมอดูเลตในรูป 4-11 อาศัยโครงสร้างแบบ เดียวกับวงจรแปลงแรงดัน-กระแส ดังนั้น อัตราขยายที่เหมาะสม และช่วงกว้างการใช้งาน ของออปแอมป์จึงสอดคล้องกัน และเนื่องจากสัญญาณของวงจรสร้างกระแสควบคุมเกิด จากการใช้ตัวเก็บประจุสวิตช์ ดังนั้น ออปแอมป์ที่ใช้จึงต้องมีแบนด์วิดท์ที่กว้างกว่าความถี่ การสวิตช์ของตัวเก็บประจุสวิตช์ f_{MC}

5.1.2 แหล่งจ่ายกระแสไบอัส

เพื่อให้การทำงานของวงจรเป็นไปตามสมการที่วิเคราะห์ไว้ในหัวข้อ 4.2 แหล่งกระแสไบอัสที่ใช้ในแต่ละส่วนจำเป็นต้องออกแบบให้สามารถจ่ายกระแสได้คงที่ด้วยขนาดกระแสสอดคล้องกับค่าที่ออกแบบไว้มากที่สุด จึงไม่สามารถใช้โครงสร้างวงจรสะท้อนกระแสแบบปกติได้ เนื่องจากการแกว่งของแรงดันที่ขาเรกนของทรานซิสเตอร์ที่ทำหน้าที่จ่ายกระแสให้วงจร ทำให้กระแสไบอัสมีค่าไม่คงที่ เพื่อแก้ปัญหาการแปรของขนาดกระแสไบอัสจากการแกว่งของแรงดันดังกล่าว แหล่งจ่ายกระแสจึงต้องเป็นแบบคาสโคด (Cascode) และด้วยข้อจำกัดของไฟเลี้ยง การออกแบบแหล่งจ่ายกระแสไบอัสในวงจรแต่ละส่วนจึงเลือกใช้โครงสร้างวงจรสะท้อนกระแสแบบคาสโคดสำหรับแรงดันต่ำ ซึ่งมีลักษณะดังรูป 5-2 โดยออกแบบให้แรงดันไบอัส V_{bc} อยู่ในช่วงที่ทรานซิสเตอร์ในวงจรทำงานย่านอิ่มตัว สร้างจากวงจรในรูป 5-3 โดยขนาดของกระแส I_b เป็นสัดส่วนกับ I_{ref} ในรูป 5-2



รูปที่ 5-2 วงจรสะท้อนกระแสแบบคาสโคดสำหรับแรงดันต่ำ

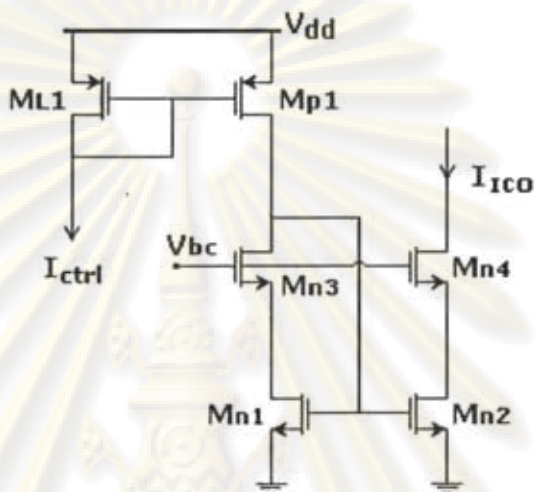


รูปที่ 5-3 วงจรสร้างแรงดันไบอัส V_{bc} สำหรับวงจรในรูป 5-2

ศูนย์วิทยุทางการแพทย์
จุฬาลงกรณ์มหาวิทยาลัย

5.1.2.1 แหล่งจ่ายกระแสไบอัสสำหรับวงจรสร้างกระแสควบคุมความถี่

แหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่แสดงดังรูป 5-4 โดยทรานซิสเตอร์ ML เป็นโหนดของวงจรแปลงแรงดัน-กระแสในรูป 4-4 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรมีค่าตามตารางที่ 5-3



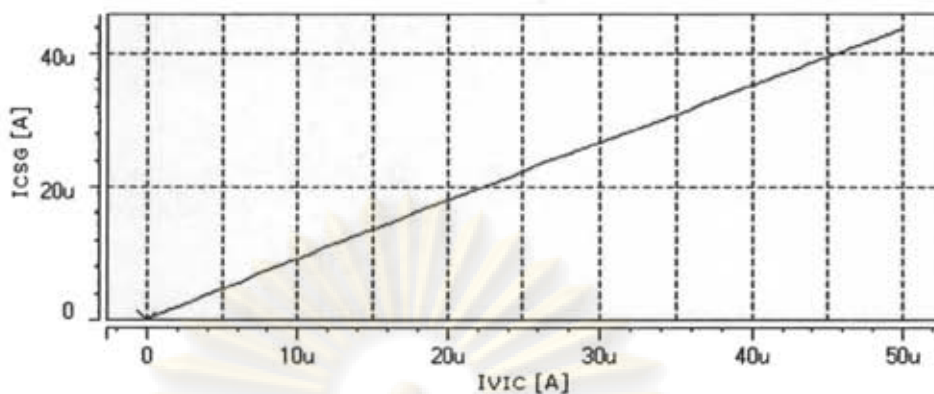
รูปที่ 5-4 แหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่

ตารางที่ 5-3 ขนาดของทรานซิสเตอร์ที่ใช้ในแหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่

ทรานซิสเตอร์	ขนาด (W/L) [$\mu\text{m}/\mu\text{m}$]
ML	15/0.5
Mp1	3/0.5
Mn1	1.5/0.5
Mn2	6/0.5
Mn3	7.5/0.5
Mn4	30/0.5

จำลองผลการทำงานโดยป้อนกระแสด้านเข้าขนาดต่างๆกัน จะได้ลักษณะสมบัติของวงจรเป็นดังรูป 5-5 สามารถคำนวณอัตราขยายกระแสของวงจร (g_{CSG}) จากความชันของกราฟตามสมการ (5-1)

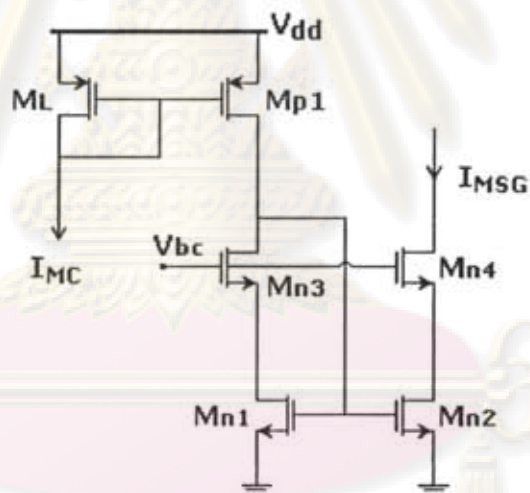
$$g_{CSG, simulated} = \frac{\Delta I_{ctrl}}{\Delta I_{VIC}} \approx 0.92 \quad (5-1)$$



รูปที่ 5-5 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรสร้างกระแสควบคุมความถี่

5.1.2.2 แหล่งจ่ายกระแสไบอัสสำหรับวงจรสร้างสัญญาณมอดูเลต

แหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลตแสดงดังรูป 5-6 โดยทรานซิสเตอร์ ML เป็น โหลดของวงจรสร้างกระแสควบคุมการมอดูเลตในรูป 4-12 ขนาดของทรานซิสเตอร์ที่ใช้ในวงจรมีค่าตามตารางที่ 5-4



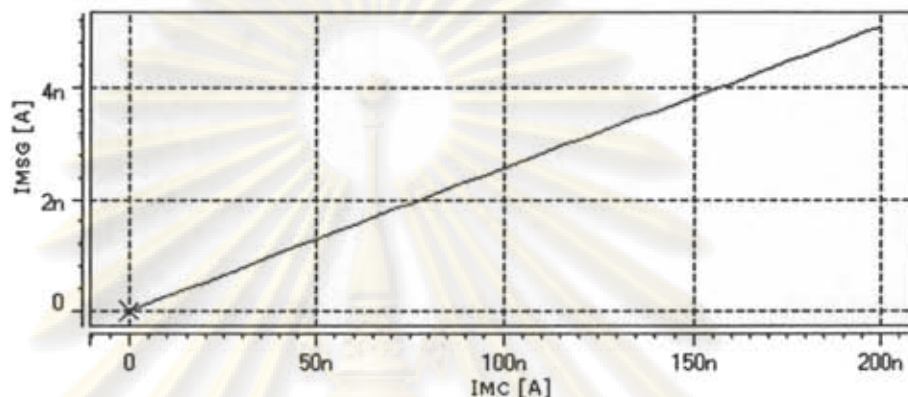
รูปที่ 5-6 แหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต

ตารางที่ 5-4 ขนาดของทรานซิสเตอร์ที่ใช้ในแหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต

ทรานซิสเตอร์	ขนาด (W/L) [$\mu\text{m}/\mu\text{m}$]
ML1	15/0.5
Mp1	1.5/0.5
Mn1	7.5/0.5
Mn2	1.5/0.5
Mn3	37.5/0.5
Mn4	7.5/0.5

ลักษณะสมบัติของวงจรจากจำลองผลการทำงานได้เป็นดังรูป 5-7 อัตราขยายกระแสของวงจร (g_{MSG}) คำนวณได้จากความชันของกราฟ มีค่าประมาณเท่ากับ

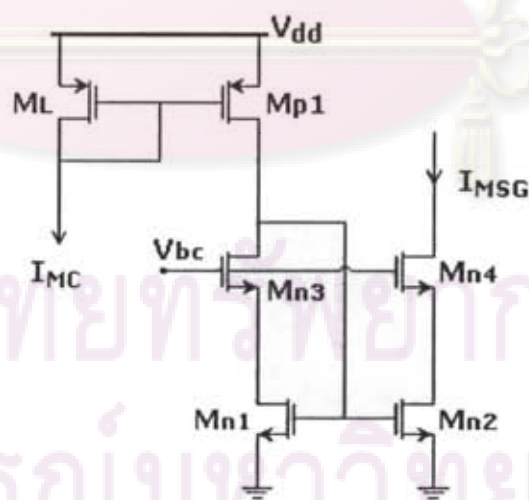
$$g_{MSG, simulated} = \frac{\Delta I_{MSG}}{\Delta I_{MC}} \approx 0.026 \quad (5-2)$$



รูปที่ 5-7 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรสร้างสัญญาณมอดูเลต

5.1.2.3 แหล่งจ่ายกระแสไบอัสสำหรับวงจรออสซิลเลเตอร์

วงจรที่ใช้เป็นแหล่งจ่ายกระแสของวงจรออสซิลเลเตอร์มีลักษณะรูป 5-8 โดยที่ทรานซิสเตอร์ Mp1 เป็นกริ่งโหนดของวงจรสร้างกระแสควบคุมความถี่ในรูป 4-5 และทรานซิสเตอร์ที่ใช้ในวงจรมีขนาดดังตาราง 5-5



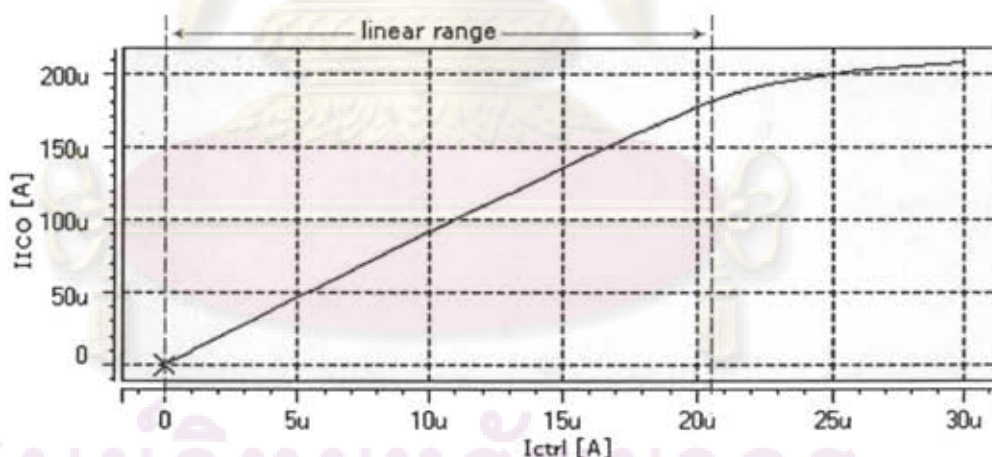
รูปที่ 5-8 แหล่งจ่ายกระแสของวงจรออสซิลเลเตอร์

ตารางที่ 5-5 ขนาดของทรานซิสเตอร์ที่ใช้ในแหล่งจ่ายกระแสของวงจรรออสซิลเลเตอร์

ทรานซิสเตอร์	ขนาด (W/L) [$\mu\text{m}/\mu\text{m}$]
ML1	9/0.5
Mp1	9/0.5
Mn1	7.5/0.5
Mn2	12/0.5
Mn3	37.5/0.5
Mn4	60/0.5

ลักษณะสมบัติของวงจรรอจากจำลองผลการทำงานแสดงดังรูป 5-9 วงจรทำงานเป็นเชิงเส้นในช่วงกระแสไม่เกินประมาณ 20 μA จึงต้องออกแบบวงจรส่วนอื่นให้กระแสควบคุมความถี่มีค่าไม่เกินนี้ และอัตราขยายกระแสของแหล่งจ่ายกระแสของออสซิลเลเตอร์ (g_{ICO}) จะมีค่าเท่ากับความชันของกราฟช่วงที่เป็นเส้นตรง

$$g_{ICO, simulated} = \frac{\Delta I_{ICO}}{\Delta I_{ctrl}} \approx 8.78 \quad (5-3)$$

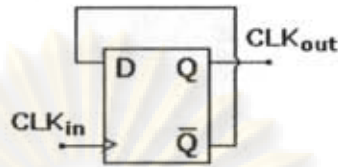


รูปที่ 5-9 ลักษณะสมบัติของแหล่งจ่ายกระแสของวงจรรออสซิลเลเตอร์

5.1.3 วงจรหารความถี่ (Frequency Divider)

วงจรรหารความถี่สองเท่าที่ใช้ในวิทยานิพนธ์ออกแบบโดยใช้วงจรดี-ฟลิปฟล็อปต่อกันกลับดังในรูปที่ 5-10 สัญญาณออกที่ได้จะเป็นสัญญาณนาฬิกาที่มีความถี่ลดลงครึ่งหนึ่ง สำหรับการหารความถี่ด้วยอัตราส่วน N เท่า ($N > 2$) จะใช้การต่อวงจรรหารความถี่

สองเท่าหลายชุดคาสเคดกัน และอัตราการหารความถี่ที่ได้จะมีค่าเป็นกำลังเท่าของ 2 ($N=2^n$ โดยที่ n เป็นจำนวนวงจรหารความถี่สองเท่าที่ใช้)



รูปที่ 5-10 วงจรหารความถี่สองเท่า

5.2 การคำนวณค่าพารามิเตอร์ของวงจร

5.2.1 ขนาดตัวต้านทานในวงจรแปลงแรงดัน-กระแส

จะต้องออกแบบจะต้องเลือกค่าความต้านทาน R_{VIC} ในวงจรแปลงแรงดัน-กระแส ให้ขนาดกระแสในแต่ละวงจรมีค่าอยู่ในช่วงที่การทำงานเป็นเชิงเส้น เมื่อพิจารณาลักษณะสมบัติของแหล่งจ่ายกระแสของออสซิลเลเตอร์ในรูป 5-7 จะเห็นว่าวงจรทำงานเป็นเชิงเส้นเมื่อกระแส I_{ctrl} มีขนาดไม่เกินประมาณ $20 \mu A$ จึงเลือกค่า R_{VIC} ที่ให้กระแสไม่เกินนี้ รวมทั้งต้องเผื่อค่าไว้เล็กน้อย

อาศัยความสัมพันธ์ในสมการ (4-11), (4-20), (4-22) และถือว่าวงจรแปลงแรงดัน-กระแส และวงจรสร้างสัญญาณควบคุมความถี่ทำงานเป็นเชิงเส้นตลอดช่วงใช้งาน จะได้ว่า

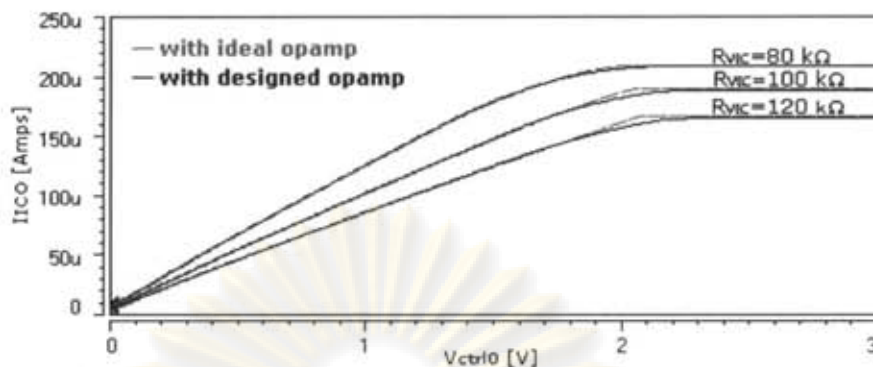
$$I_{ctrl} = \frac{g_{CSG}}{R_{VIC}} \cdot V_{ctrl0,max} < 20 \mu A \quad (5-4)$$

$V_{ctrl0,max}$ คือค่าสูงสุดของแรงดันควบคุมความถี่หลักที่วงจรทำงานได้ ซึ่งจากการจำลองการทำงานพบว่ามีความถี่ประมาณ 2 โวลต์ แทนค่าดังกล่าวและ g_{CSG} จาก (5-1) จะได้

$$\frac{0.92 \times V_{ctrl0,max}}{R_{VIC,calculated}} < 20 \mu A \quad (5-5)$$

$$R_{VIC,calculated} > 92 k\Omega \quad (5-6)$$

จากการจำลองการทำงานของวงจรด้วยออปแอมป์กับแหล่งจ่ายกระแสที่ออกแบบไว้ในหัวข้อ 5.1.1 และ 5.1.2 โดยอาศัยค่าที่คำนวณได้ในสมการ (5-6) เป็นค่ากลางในการแปรค่า R_{VIC} ซึ่งผลจากการจำลองการทำงานเป็นดังรูป 5-11 ค่าคือผลจากการจำลองด้วยออปแอมป์ที่ออกแบบ สิ้นน้ำเงินคือผลจากการจำลองด้วยแบบจำลองออปแอมป์อุดมคติ

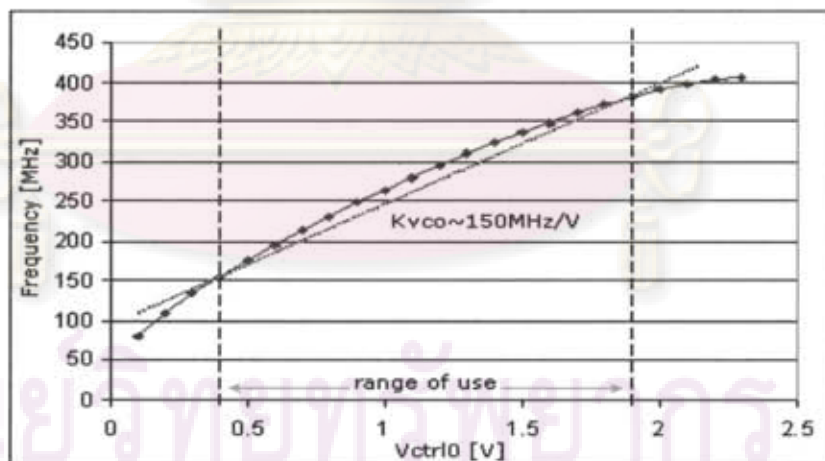


รูปที่ 5-11 ขนาด I_{ICO} จากการจำลองการทำงานของวงจร โดยแปรค่า R_{VIC}

จะเห็นว่า ช่วงแรงดัน V_{ctrl0} ที่วงจรสามารถทำงานได้ขึ้นกับขนาดของตัวต้านทานที่ใช้ โดยตัวต้านทานขนาดใหญ่จะให้ช่วงการใช้น่ากว้างกว่า ซึ่งเนื่องจากช่วงการใช้น่าเมื่อใช้ตัวต้านทาน $100\text{ k}\Omega$ ไม่ต่างกัน $120\text{ k}\Omega$ มากนัก แต่ต่างกับ $80\text{ k}\Omega$ พอสมควร ดังนั้น $R_{VIC} = 100\text{ k}\Omega$ จึงเป็นค่าที่เหมาะสมและเลือกใช้ในการออกแบบ

5.2.2 ลักษณะสมบัติของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน

จากการจำลองการทำงานของวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน (ประกอบด้วย วงจรแปลงแรงดันกระแส วงจรสร้างกระแสควบคุมความถี่ และวงจรออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส) ได้ลักษณะสมบัติของวงจรดังรูป 5-12



รูปที่ 5-12 ลักษณะสมบัติออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจากการจำลองการทำงาน

ช่วงแรงดันควบคุมความถี่หลักคือประมาณ 0.4 โวลต์ จนถึง 0.9 โวลต์ ช่วงความถี่การใช้งานมีค่าประมาณ 155 MHz จนถึง 380 MHz

$$f_{osc,min} \approx 155\text{MHz} \tag{5-7}$$

$$f_{osc,max} \approx 380MHz \quad (5-8)$$

คำนวณค่าอัตราขยายของออสซิลเลเตอร์จากสมการ (3-8) ได้เท่ากับ

$$K_{VCO} = \frac{f_{osc,max} - f_{osc,min}}{V_{ctrl0,max} - V_{ctrl0,min}} \approx 150 MHz / V \quad (5-9)$$

5.2.3 อัตราส่วนการหารความถี่

ออกแบบให้อัตราส่วนการหารความถี่ด้านเข้า (R) และอัตราส่วนการหารความถี่ด้านออก (N) มีค่าเท่ากัน จะได้ว่าช่วงความถี่สัญญาณนาฬิกาด้านเข้ามีค่าเท่ากับช่วงความถี่ของออสซิลเลเตอร์ ค่าอัตราส่วนการหารความถี่ N, D_1, D_2 ในวงจรจะคำนวณได้ดังนี้

5.2.3.1 อัตราส่วนการหารความถี่ D_1

ในการทำงานของวงจรสร้างกระแสควบคุมขนาดสัญญาณมอดูเลต หากความถี่สวิทช์ของตัวเก็บประจุสวิทช์ (f_{MC}) มีค่าต่ำเกินไป จะต้องใช้ตัวเก็บประจุบายพาส (By Pass Capacitor) ขนาดใหญ่มาก ดังนั้น จึงต้องใช้สัญญาณที่มีความถี่สูงพอเหมาะ และเพื่อให้วงจรทำงานได้อย่างถูกต้อง ความถี่สวิทช์จะต้องมีค่าไม่เกินแบนด์วิดท์ของออปแอมป์ที่ใช้ ดังนั้น จากความสัมพันธ์ระหว่าง f_{MC} กับ f_{in} ใน (4-24) เงื่อนไขของอัตราส่วนการหารความถี่ D_1 ที่วงจรสามารถทำงานได้ จะคำนวณได้จาก

$$D_1 = \frac{f_{in}}{f_{MC}} \geq \frac{f_{in,max}}{B_{OP}} \quad (5-10)$$

เมื่อ B_{OP} คือ แบนด์วิดท์ของออปแอมป์ และ $f_{in,max}$ เป็นความถี่สูงสุดของช่วงความถี่สัญญาณด้านเข้า มีค่าเท่ากับความถี่สูงสุดของวงจรออสซิลเลเตอร์ $f_{osc,max}$ ในสมการ (5-8) แทนค่าดังกล่าวและแบนด์วิดท์ของออปแอมป์จากตารางที่ 5-2 ลงในสมการ (5-10) จะได้ว่า

$$D_1 \geq \frac{380MHz}{13MHz} = 29.23 \quad (5-11)$$

อัตราส่วนการหารความถี่ที่ได้จากวงจรที่ออกแบบไว้ในหัวข้อ 5.1.2 จะมีค่าเป็นกำลังเท่าของสอง ซึ่งค่าน้อยสุดที่ใกล้เคียงกับสมการ (5-11) มากที่สุดคือ 2^2 แต่เนื่องจาก

อัตราขยายที่ต้องการมากกว่าครึ่งหนึ่งของอัตราขยายไฟตรงของออปแอมป์ ดังนั้น ค่าที่เลือกจึงต้องเผื่อค่าไว้ให้มากกว่าค่าที่ได้เล็กน้อย จึงเลือกใช้

$$D_1 = 2^6 \quad (5-12)$$

5.2.3.2 อัตราส่วนการหารความถี่ D2

อัตราส่วนการหารความถี่ D2 เป็นตัวกำหนดความถี่การมอดูเลตของวงจร (f_{MOD}) ซึ่งจะต้องมีค่าต่ำมากเทียบกับความถี่หลักของสัญญาณออก ในวิทยานิพนธ์นี้ออกแบบให้ความถี่การมอดูเลตมีค่าอยู่ในช่วงประมาณ 40 kHz จนถึงไม่เกิน 100 kHz โดยอาศัยความสัมพันธ์ระหว่าง f_{in} กับ f_{MOD} จากสมการ (4-25) จะได้เงื่อนไขของอัตราส่วนการหารความถี่ D2 ดังสมการ (5-13)

$$\sim 40kHz \leq \frac{f_{in}}{D_2} \leq 100kHz \quad (5-13)$$

หรือ
$$\frac{f_{in,min}}{D_2} \geq \sim 40kHz \quad (5-14)$$

และ
$$\frac{f_{in,max}}{D_2} \leq 100kHz \quad (5-15)$$

แทนค่าความถี่ต่ำสุดและสูงสุดของวงจรลงใน (5-14) และ (5-15) จะได้

$$3800 \leq D_2 \leq \sim 4000 \quad (5-16)$$

เลือก
$$D_2 = 2^{12} \quad (5-17)$$

ความถี่การมอดูเลตจะอยู่ในช่วง $155/2^{12}$ MHz ถึง $380/2^{12}$ MHz หรือ ตั้งแต่ประมาณ 38 kHz จนถึง ประมาณ 93 kHz

5.2.3.3 อัตราส่วนการหารความถี่ N

เนื่องจากวงจรเฟสล็อกถูกทำหน้าที่เสมือนวงจรกรองผ่านสูงสำหรับความถี่สัญญาณนาฬิกาต้านออก นั่นคือการเปลี่ยนแปลงความถี่ด้วยอัตราการเปลี่ยนแปลงต่ำเมื่อ

เทียบกับแบนด์วิดท์ของวงจรถูกกรองออกไป [21] การออกแบบวงรอบควบคุมหลัก จึงต้องให้แบนด์วิดท์ของวงรอบมีค่าแคบมากพอให้การเปลี่ยนแปลงความถี่จากการมอดูเลตสามารถผ่านวงรอบควบคุมหลักได้ โดยวิทยานิพนธ์นี้ออกแบบให้แบนด์วิดท์ของวงรอบควบคุมหลักมีค่าประมาณ $1/5$ เท่าของความถี่การมอดูเลต

$$\omega_{BW} \approx \frac{\omega_{MOD}}{5} = \frac{\omega_{in}}{5D_2} \quad (5-18)$$

ออกแบบให้อัตราส่วนการหน่วงของวงรอบควบคุมหลัก (ζ) มีค่าประมาณ 1 จากสมการ (3-14) จะได้ว่า

$$\omega_{BW} \approx 2\omega_n \quad (5-19)$$

และจากเงื่อนไขเสถียรภาพใน (3-18)

$$\omega_n < \frac{1}{\pi} (\sqrt{2} - 1) \frac{\omega_{in}}{N} \approx 0.132 \frac{\omega_{in}}{N} \quad (5-20)$$

เพื่อเสถียรภาพของวงจรถูกกรอง ω_n จะต้องมีค่าต่ำกว่าขอบเขตในสมการ (5-20) จึงออกแบบให้

$$\omega_n \approx 0.1 \frac{\omega_{in}}{N} \quad (5-21)$$

ดังนั้น จากสมการ (5-18) และ (5-19) จะได้ว่า

$$\frac{\omega_{in}}{5D_2} = 0.2 \frac{\omega_{in}}{N} \quad (5-22)$$

$$N = D_2 = 2^{12} \quad (5-23)$$

5.2.4 วงจรกรองวงรอบ

ขนาดตัวเก็บประจุ C_{LF} ในวงจรกรองวงรอบคำนวณจากค่าต่ำสุดของ ω_n จากสมการ (5-21) แทนค่าลงในสมการ (3-12)

$$\frac{0.1 \times 2\pi f_{in, min}}{N} \approx \sqrt{\frac{I_{CP} K_{VCO}}{2\pi N C_{LF}}} \quad (5-24)$$

ออกแบบให้กระแสไบอัสของซาร์จปั๊มในรูป 4-11 มีขนาดประมาณ 5 μm แทนค่า
ลงพารามิเตอร์ต่างๆลงในสมการ (5-24) จะได้ว่า

$$C_{LF, calculated} = 323.89 \text{ pF} \quad (5-25)$$

เลือก $C_{LF} = 325 \text{ pF}$ แทนค่าลงใน (3-13) จะได้ขนาดตัวต้านทาน R_{LF} เท่ากับ

$$R_{LF, calculated} = 259.26 \text{ k}\Omega \quad (5-26)$$



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 6

ผลของความไม่เป็นเชิงเส้นของออสซิลเลเตอร์

ในบทนี้จะวิเคราะห์ผลที่เกิดจากลักษณะสมบัติของออสซิลเลเตอร์ที่ไม่เป็นเชิงเส้นต่อการแผ่กระจายความถี่ของวงจร ในหัวข้อที่ 6.1 จะวิเคราะห์เชิงทฤษฎีโดยแทนลักษณะสมบัติที่ไม่เป็นเชิงเส้นด้วยแบบจำลองอันดับสอง หัวข้อที่ 6.2 จะแสดงผลของความไม่เป็นเชิงเส้นของวงจรที่ออกแบบโดยอาศัยลักษณะสมบัติที่ได้จากการจำลองการทำงาน

6.1 การวิเคราะห์เชิงทฤษฎี

การวิเคราะห์ในบทที่ผ่านมาถือว่าออสซิลเลเตอร์มีสมบัติเป็นเชิงเส้น แต่ในความเป็นจริงลักษณะสมบัติของออสซิลเลเตอร์จะไม่เป็นเชิงเส้น ทำให้ลักษณะการแผ่กระจายความถี่ของสัญญาณออกต่างจากการวิเคราะห์ข้างต้น หัวข้อนี้จะวิเคราะห์โดยรวมผลของความไม่เป็นเชิงเส้นโดยประมาณลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแสด้วยแบบจำลองอันดับสอง ดังสมการ (6-1)

$$f_{out} = \alpha_{i2} I_{ctrl}^2(t) + \alpha_{i1} I_{ctrl}(t) + \alpha_{i0} \quad (6-1)$$

α_{i2} , α_{i1} คืออัตราขยายอันดับที่สองและหนึ่งของออสซิลเลเตอร์ควบคุมความถี่ด้วยกระแส โดยค่า α_{i2} เป็นตัวกำหนดความไม่เชิงเส้นของออสซิลเลเตอร์ และ α_{i0} คืออัตราขยายอันดับที่ศูนย์ เป็นออฟเซตของวงจร แทนค่า $I_{ctrl}(t) = I_{ctrl0} + dI_{ctrl}(t)$ และจัดรูปสมการ จะได้ว่า

$$f_{out} = [\alpha_{i2} I_{ctrl0}^2 + \alpha_{i1} I_{ctrl0} + \alpha_{i0}] + [2\alpha_{i2} I_{ctrl0} dI_{ctrl}(t) + \alpha_{i1} dI_{ctrl}(t) + \alpha_{i2} dI_{ctrl}^2(t)] \quad (6-2)$$

จะได้ $f_c = \alpha_{i2} I_{ctrl0}^2 + \alpha_{i1} I_{ctrl0} + \alpha_{i0} \quad (6-3)$

และ $df(t) = \alpha_{i2} dI_{ctrl0}^2(t) + 2\alpha_{i2} I_{ctrl0} dI_{ctrl}(t) + \alpha_{i1} dI_{ctrl}(t) \quad (6-4)$

ถือว่าวงจรแปลงแรงดันกระแสและวงจรสร้างสัญญาณควบคุมความถี่มีสมบัติเป็นเชิงเส้นตลอดช่วงการใช้งาน อาศัยความสัมพันธ์ในสมการ (4-11), (4-20), (4-22) และให้ $K_0 = \frac{g_{CSG}}{R_{VIC}}$ ค่า

I_{ctrl0} จะเขียนในรูปของ V_{ctrl0} ได้เป็น

$$I_{ctrl0} = K_0 V_{ctrl0} \quad (6-5)$$

แทนค่า (6-5) ลงใน (6-3)

$$f_c = \alpha_{i2} K_0^2 V_{ctrl0}^2 + \alpha_{i1} K_0 V_{ctrl0} + \alpha_{i0} \quad (6-6)$$

$$f_c = \alpha_{v2} V_{ctrl0}^2 + \alpha_{v1} V_{ctrl0} + \alpha_{v0} \quad (6-7)$$

โดยที่ $\alpha_{v2} = K_0^2 \alpha_{i2} \quad (6-8)$

$$\alpha_{v1} = K_0 \alpha_{i1} \quad (6-9)$$

และ $\alpha_{v0} = \alpha_{i0} \quad (6-10)$

สมการ (6-7) เป็นสมการลักษณะสมบัติของวงจรถอดสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน α_{v2} , α_{v1} และ α_{v0} เป็นอัตราขยายอันดับที่สอง หนึ่ง และศูนย์ตามลำดับ

อาศัยสมการ (4-5), (4-23) และแทนค่า I_{ctrl0} จาก (6-5) ลงใน (6-4) จะได้

$$df(t) = \frac{\alpha_{i2} V_{MOD}^2(t)}{R_{CSG}^2} + \frac{2\alpha_{i2} K_0 V_{ctrl0} V_{MOD}(t)}{R_{CSG}} + \frac{\alpha_{i1} V_{MOD}(t)}{R_{CSG}} \quad (6-11)$$

จากค่า ΔV_{MOD} และ I_{MC} ใน (4-28) และ (4-31) ให้ $K_M = \frac{g_{MSG} C_{MC} D_2}{4 R_{CSG} C_{MOD} D_1}$ จะได้ว่า

ขนาดเบี่ยงเบนความถี่สูงสุด Δf มีค่าเท่ากับ

$$\Delta f = \alpha_{i2} K_M^2 V_{ctrl0}^2 + 2\alpha_{i2} K_0 K_M V_{ctrl0}^2 + \alpha_{i1} K_M V_{ctrl0} \quad (6-12)$$

จาก (6-3) และ (6-12) อัตราส่วนการแผ่กระจายความถี่ของสัญญาณมีค่าเป็น

$$\delta = \frac{\alpha_{i2} K_M^2 V_{ctrl0}^2 + 2\alpha_{i2} K_0 K_M V_{ctrl0}^2 + \alpha_{i1} K_M V_{ctrl0}}{\alpha_{v2} V_{ctrl0}^2 + \alpha_{v1} V_{ctrl0} + \alpha_{v0}} \quad (6-13)$$

$$\delta = \frac{\frac{1}{K_0} (\alpha_{i2} K_0 K_M^2 V_{ctrl0}^2 + 2\alpha_{i2} K_0^2 K_M V_{ctrl0}^2 + \alpha_{i1} K_0 K_M V_{ctrl0})}{\alpha_{v2} V_{ctrl0}^2 + \alpha_{v1} V_{ctrl0} + \alpha_{v0}} \quad (6-14)$$

$$\delta = \frac{\frac{K_M}{K_0} \left(\alpha_{v2} \frac{K_M}{K_0} V_{ctrl0}^2 + 2\alpha_{v2} V_{ctrl0}^2 + \alpha_{v1} V_{ctrl0} \right)}{\alpha_{v2} V_{ctrl0}^2 + \alpha_{v1} V_{ctrl0} + \alpha_{v0}} \quad (6-15)$$

จัดรูปสมการใหม่ จะได้

$$\delta = \frac{K_M}{K_0} \left(1 + \frac{\left(1 + \frac{K_M}{K_0}\right) \alpha_{v2} V_{ctrl0}^2 - \alpha_{v0}}{f_c} \right) \quad (6-16)$$

$$\delta = \delta_0 (1 + E(V_{ctrl0})) \quad (6-16)$$

โดยที่

$$\delta_0 = \frac{K_M}{K_0} = \frac{g_{MSG} R_{VIC} C_{MC} D_2}{4g_{CSG} R_{CSG} C_{MOD} D_1} \quad (6-18)$$

และ

$$E(V_{ctrl0}) = \frac{(1 + \delta_0) \alpha_{v2} V_{ctrl0}^2 - \alpha_{v0}}{f_c(V_{ctrl0})} \quad (6-19)$$

กรณีที่มีลักษณะสมบัติของออสซิลเลเตอร์เป็นเชิงเส้นและไม่มีออฟเซต อัตราส่วนการแผ่กระจายความถี่จะมีค่าเท่ากับ δ_0 ในสมการ (6-18) ซึ่งตรงกับการวิเคราะห์ในสมการ (4-36) และ $E(V_{ctrl0})$ เป็นความคลาดเคลื่อนที่เกิดจากลักษณะสมบัติของออสซิลเลเตอร์ ทั้งผลจากความไม่เป็นเชิงเส้น (α_{v2}) และออฟเซต (α_{v0})

6.2 การวิเคราะห์เชิงเลข

ลักษณะสมบัติของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดันจากการจำลองการทำงาน แสดงดังรูป 6-1 ให้ช่วงการใช้งานของวงจรถือแรงดัน V_{ctrl0} ตั้งแต่ประมาณ 0.4 โวลต์ จนถึงประมาณ 1.9 โวลต์ จะได้ความถี่ประมาณ 155 MHz ถึง 380 MHz และพารามิเตอร์ของแบบจำลอง อันดับสองของวงจรถูกใช้ในขณะนี้คือ

$$\alpha_{v2} = -38.3902 \text{ MHz} / V^2 \quad (6-20)$$

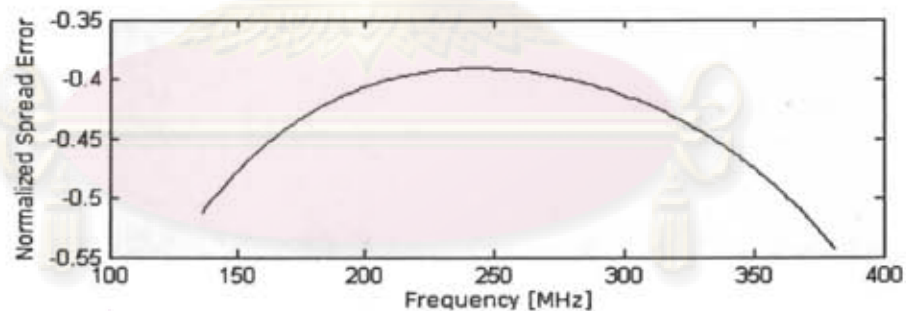
$$\alpha_{v1} = 238.8431 \text{ MHz} / V \quad (6-21)$$

$$\alpha_{v0} = 95.3008 \text{ MHz} \quad (6-22)$$

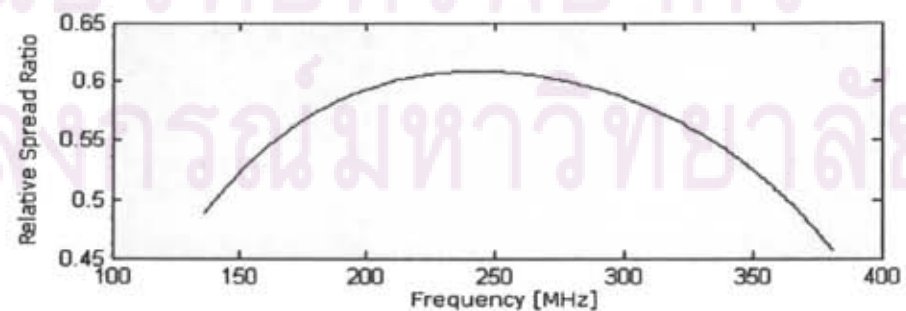
เนื่องจากอัตราส่วนการแผ่กระจายความถี่มีค่าน้อยมาก ($\delta_0 \ll 1$) ผลของ δ_0 ต่อความคลาดเคลื่อนการแผ่กระจายความถี่ในสมการ (6-19) จึงสามารถละเลยได้

$$E(V_{ctrl0}) \approx \frac{\alpha_{v2} V_{ctrl0}^2 - \alpha_{v0}}{f_c(V_{ctrl0})} \quad (6-23)$$

กราฟความสัมพันธ์ระหว่างความคลาดเคลื่อน $E(V_{ctrl0})$ จากการคำนวณสมการ (6-23) โดยแทนค่าพารามิเตอร์ในแบบจำลองอันดับสองของออสซิลเลเตอร์ เทียบกับความถี่หลักของสัญญาณ ได้เป็นดังรูป 6-1 และอัตราส่วนการแผ่กระจายความถี่สัมพันธ์ (δ/δ_0) เทียบกับความถี่หลักเป็นดังรูป 6-2 จะเห็นว่าความคลาดเคลื่อนที่ความถี่ต่างๆ มีค่าไม่ต่างกันมากนักในช่วงความถี่การใช้งาน และหากออกแบบให้ δ_0 มีค่าต่ำมาก δ จะมีค่าประมาณคงที่



รูปที่ 6-1 ความคลาดเคลื่อนอัตราส่วนการแผ่กระจายความถี่ที่ค่าความถี่หลักต่างๆ



รูปที่ 6-2 อัตราส่วนการแผ่กระจายความถี่สัมพันธ์ที่ค่าความถี่หลักต่างๆ

บทที่ 7

ผลการจำลองการทำงานของวงจร

ในบทนี้จะนำเสนอผลที่ได้จากการจำลองการทำงานของวงจรถ้าได้ออกแบบไว้ในกระบวนการผลิต TSMC 0.25 ไมโครเมตร ที่ 25 องศาเซลเซียส แรงดันไฟเลี้ยง 3.0 โวลต์ ด้วยโปรแกรม H-Spice การทดสอบการทำงานของวงจรถ้าได้ออกแบบไว้จะแยกเป็น 2 ส่วนคือ จำลองการทำงานของวงจรรอบควบคุมหลักเพื่อคุณสมบัติในการควบคุมความถี่หลักของสัญญาณออก และจำลองการทำงานร่วมกันของวงจรถ้าทั้งหมด โดยใช้พารามิเตอร์ดังสรุปในตารางที่ 6-1 จากนั้นจึงทดสอบผลของความแปรปรวนของแรงดันไฟเลี้ยงและผลของอุณหภูมิต่อการทำงานของวงจรถ้าด้วยการแปรค่าขนาดแรงดันไฟเลี้ยงและอุณหภูมิการจำลองการทำงาน

ตารางที่ 7-1 สรุปค่าพารามิเตอร์ที่ใช้ในการออกแบบวงจรถ้า

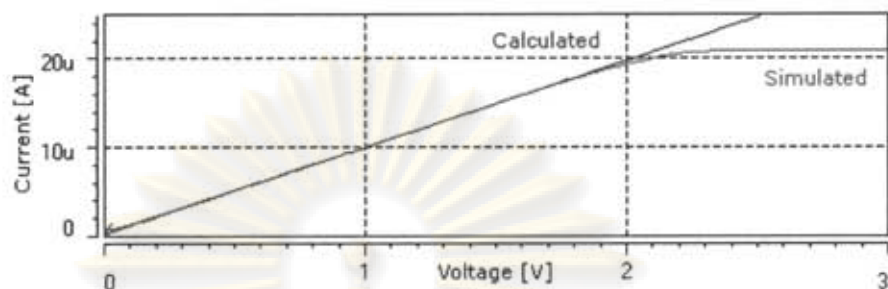
คุณสมบัติ	ค่าพารามิเตอร์
แรงดัน V_{dd}	1.4 V
C_{LF}	330 pF
R_{LF}	260 kOhms
R_{VIC}	100 kOhms
R_{CSO}	220 kOhms
C_{OSC}	0.5 pF
C_{MC}	1 pF
C_{MOD}	10 pF
D1	2^6
D2	2^{12}
N, R	2^{12}
δ_0 (ค่านวน)	ประมาณ 0.02

7.1 ผลการจำลองการทำงานของวงจรรอบควบคุมหลัก

7.1.1 วงจรถ้าแปลงแรงดัน-กระแส

จำลองการทำงานของวงจรถ้าแปลงแรงดันกระแส โดยใช้วงจรถ้าออปแอมป์ที่ออกแบบไว้ในหัวข้อ 5.1.1 และป้อนแรงดันเข้าไฟตรง แปรค่าตั้งแต่ 0 ถึง 3 โวลต์ ลักษณะเฉพาะ

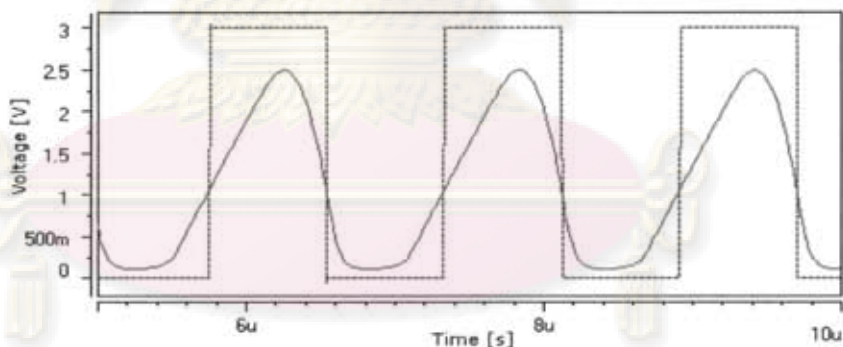
ของวงจรแปลงดัน-กระแสที่ได้จากการจำลองการทำงาน แสดงดังรูปที่ 6-2 เส้นทึบสีดำ คือผลจากการจำลองการทำงาน ส่วนเส้นประสีน้ำเงินคือผลจากการคำนวณค่าใน (4-18)



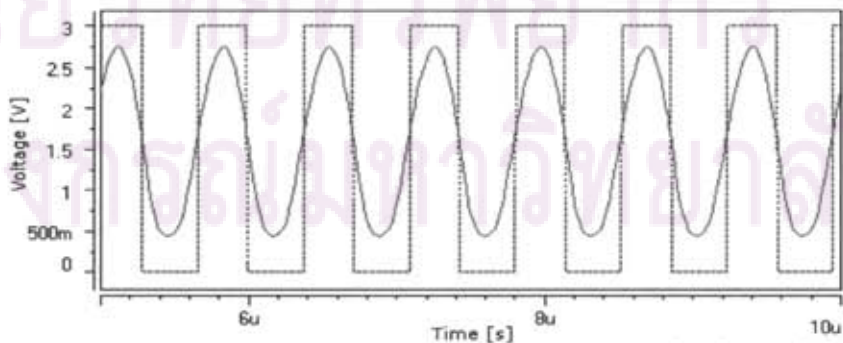
รูปที่ 7-1 ลักษณะสมบัติของวงจรแปลงแรงดัน-กระแส

7.1.1 วงจรออสซิลเลเตอร์และวงจรค้รูปคลื่น

จำลองการทำงานที่ความถี่ 155 MHz และ 380 MHz ซึ่งเป็นความถี่ต่ำสุดและสูงสุดของช่วงการใช้งานออสซิลเลเตอร์ ได้ลักษณะผลตอบทางเวลาของวงจรออสซิลเลเตอร์และวงจรค้รูปคลื่นดังรูป 7-2 และ 7-3 ตามลำดับ สัญญาณออกของออสซิลเลเตอร์มีช่วงการแกว่งไม่เต็มและไม่คงที่ แสดงด้วยเส้นทึบสีน้ำเงิน ส่วนสัญญาณที่ผ่านวงจรค้รูปคลื่นแล้วเป็นคลื่นสี่เหลี่ยมที่มีช่วงแกว่งเต็ม แสดงด้วยเส้นประสีแดง



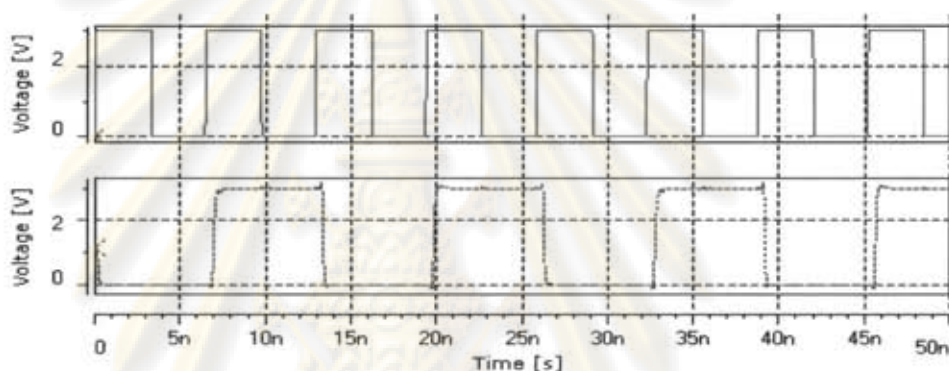
รูปที่ 7-2 สัญญาณออกของวงจรออสซิลเลเตอร์และวงจรค้รูปคลื่นที่ความถี่ 155 MHz



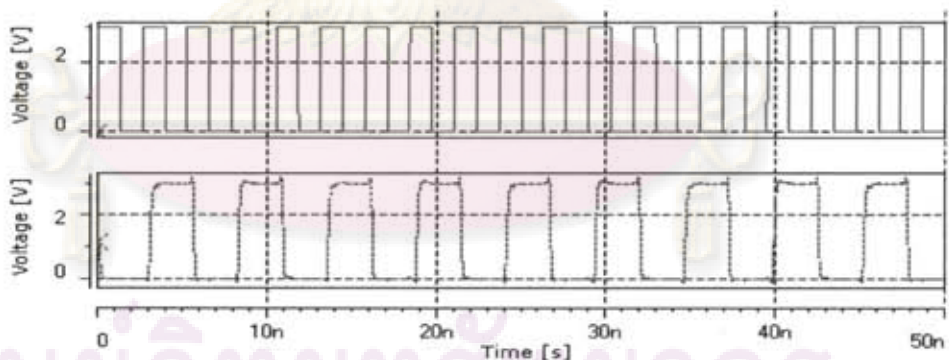
รูปที่ 7-3 สัญญาณออกของวงจรออสซิลเลเตอร์และวงจรค้รูปคลื่น ที่ความถี่ 380 MHz

7.1.2 วงจรหารความถี่

คู่มือเน้นการทำงานวงจรตลอดช่วงความถี่ของออสซิลเลเตอร์โดยจำลองการทำงานของวงจรหารความถี่โดยป้อนสัญญาณนาฬิกาความถี่ 155 MHz และ 380 MHz เป็นสัญญาณเข้า ได้ผลตอบสนองทางเวลาของวงจรหารความถี่สองเท่าที่ความถี่ 155 MHz และ 380 MHz เป็นดังรูปที่ 7-4 และ 7-5 ตามลำดับ เส้นทึบสีน้ำเงินเป็นรูปคลื่นสัญญาณนาฬิกาที่ป้อนเป็นสัญญาณเข้าให้กับวงจรหารความถี่ และเส้นประสีแดงเป็นรูปคลื่นสัญญาณออกที่ได้ จะเห็นว่าวงจรยังสามารถทำงานได้อย่างเหมาะสมที่ 380 MHz หมายความว่าวงจรสามารถทำงานได้ตลอดจนถึงความถี่สูงสุดของช่วงใช้งาน



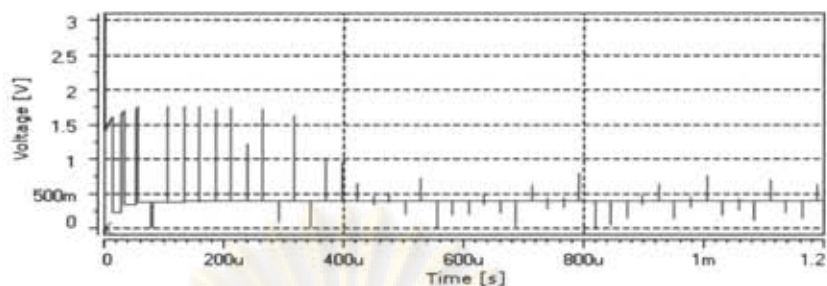
รูปที่ 7-4 ผลตอบทางเวลาของวงจรหารความถี่ 2 เท่า ที่ความถี่ 155 MHz



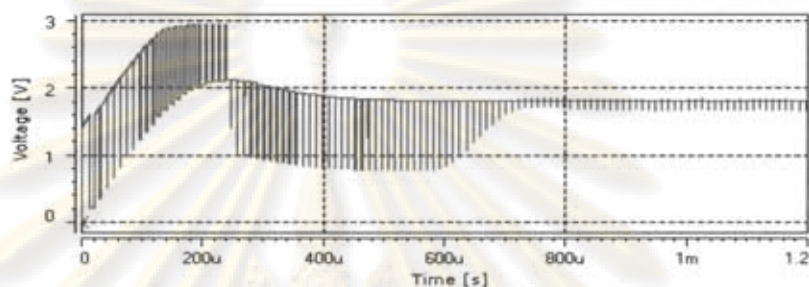
รูปที่ 7-5 ผลตอบทางเวลาของวงจรหารความถี่ 2 เท่า ที่ความถี่ 380 MHz

7.1.3 ผลตอบของวงรอบควบคุมหลักเมื่อไม่มีการมอดูเลต

จำลองการทำงานของวงรอบควบคุมหลักโดยป้อน $V_{MOD} = 0$ ให้กับวงจรสร้างกระแสควบคุมความถี่แล้วดูผลตอบสนองของวงจรที่ความถี่ต่าง ๆ กัน โดยที่ความถี่ 155 MHz และ 380 MHz สัญญาณแรงดันควบคุมความถี่หลัก V_{ctrl0} เป็นดังรูปที่ 7-6 และ 7-7 ตามลำดับ

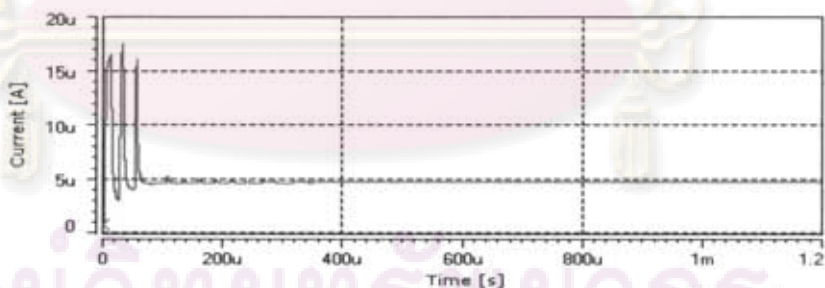


รูปที่ 7-6 แรงดันควบคุมความถี่หลัก ที่ความถี่ 155 MHz

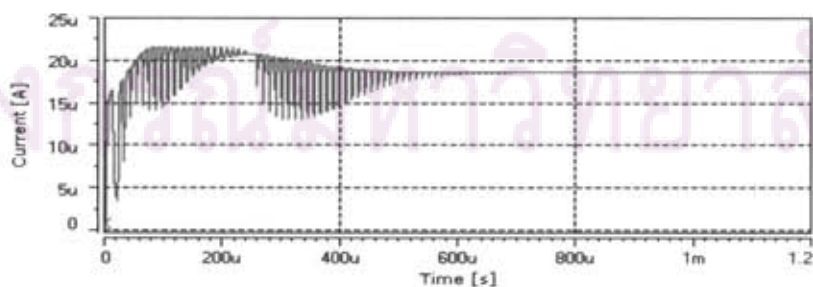


รูปที่ 7-7 แรงดันควบคุมความถี่หลัก ที่ความถี่ 380 MHz

ขอดี้อยแหลมและการกระเพื่อมของสัญญาณ V_{ctrl0} ที่เกิดจากการสวิตช์ของ วงจรซาร์จี้ม จะไม่มีผลต่อความถี่หลักของวงจรวจรเพราะไม่ใช่สัญญาณที่ควบคุมความถี่หลักของวงจรรอสซิลเลเตอร์โดยตรง และส่วนประกอบความถี่สูงนี้จะสามารถกรองออก จากกระแสควบคุมความถี่ I_{ctrl} ได้โดยการต่อตัวเก็บประจุบายพาสขนาดใหญ่ที่วงจรชั้น ถัดๆ ไป ผลที่ได้คือกระแสควบคุมของออสซิลเลเตอร์ที่ความถี่ 155 MHz และ 380 MHz เป็นดังรูปที่ 7-8 และ 7-9 จะเห็นว่าสัญญาณที่ได้มีลักษณะเรียบเมื่อวงจรเข้าสู่สภาวะล็อก

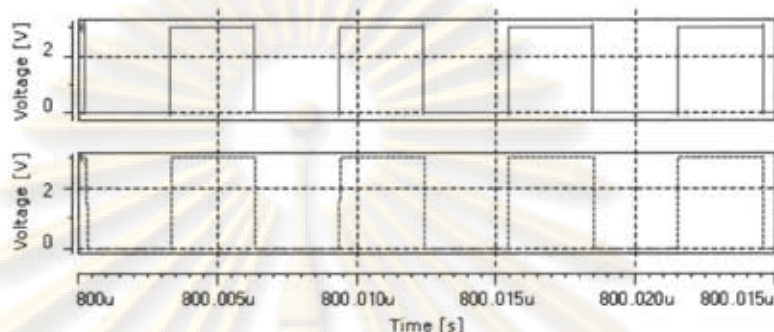


รูปที่ 7-8 กระแสควบคุมของออสซิลเลเตอร์เมื่อ ไม่มีการมอดูเลต ที่ความถี่ 155 MHz

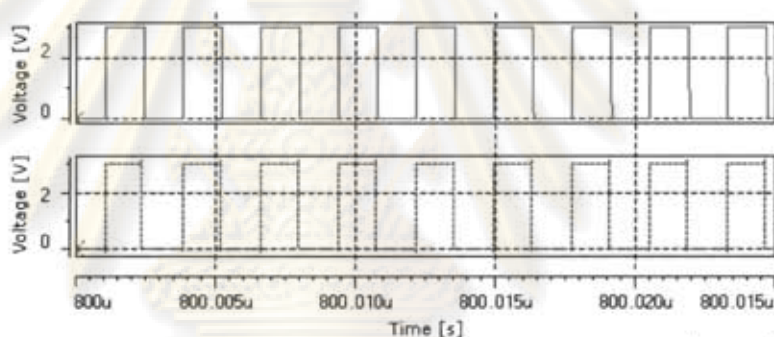


รูปที่ 7-9 กระแสควบคุมของออสซิลเลเตอร์เมื่อ ไม่มีการมอดูเลต ที่ความถี่ 380 MHz

รูปคลื่นสัญญาณนาฬิกาด้านเข้าเทียบกับสัญญาณนาฬิกาด้านออกที่ความถี่ 155 MHz และ 380 MHz แสดงดังรูปที่ 7-10 และ 7-11 โดยเส้นที่บ่งชี้สีน้ำเงินคือสัญญาณนาฬิกาด้านเข้า เส้นประสีแดงคือสัญญาณนาฬิกาด้านออก และสเปคตรัมของสัญญาณออกที่ความถี่ 155 MHz และ 380 MHz แสดงดังรูป 7-12 และ 7-13



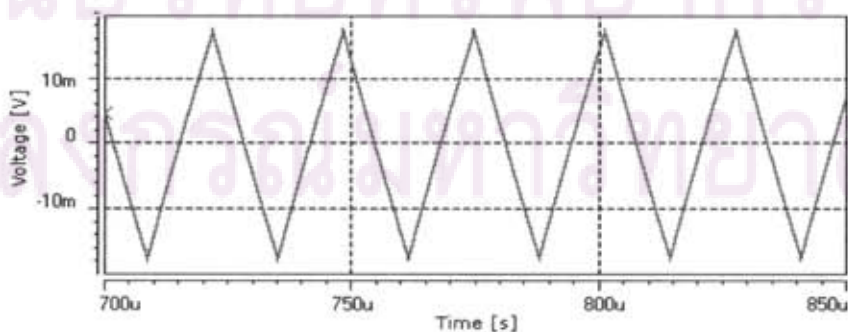
รูปที่ 7-10 สัญญาณนาฬิกาด้านเข้าและด้านออกเมื่อไม่มีการมอดูเลต ที่ความถี่ 155 MHz



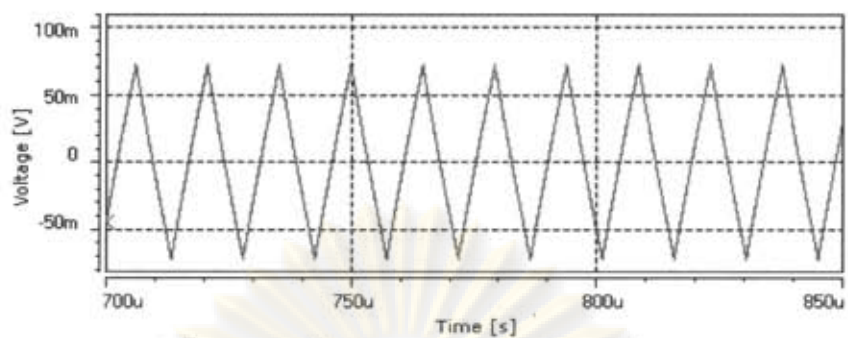
รูปที่ 7-11 สัญญาณนาฬิกาด้านเข้าและด้านออกเมื่อไม่มีการมอดูเลต ที่ความถี่ 380 MHz

7.2 ผลการจำลองการทำงานของวงจรทั้งระบบ

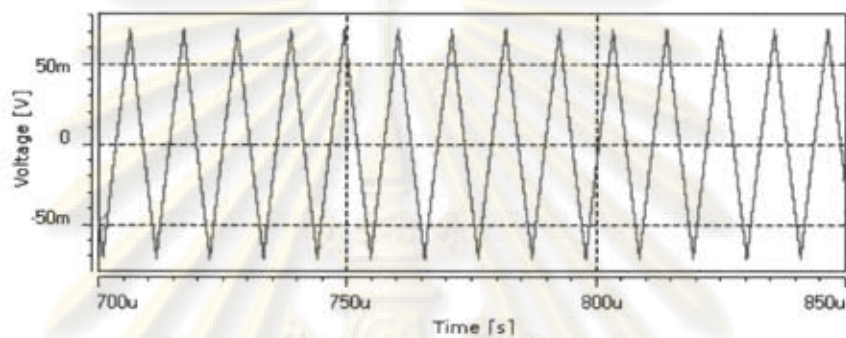
จำลองการทำงานของวงจรทั้งส่วนวงรอบควบคุมหลักและส่วนควบคุมการมอดูเลต ร่วมกัน ที่อุณหภูมิ 25 องศาเซลเซียส โดยใช้แรงดันไฟเลี้ยง 3 โวลต์ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz ได้ลักษณะรูปคลื่นสัญญาณมอดูเลตเป็นดังรูป 7-12, 7-13 และ 7-14 ตามลำดับ



รูปที่ 7-12 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 155 MHz

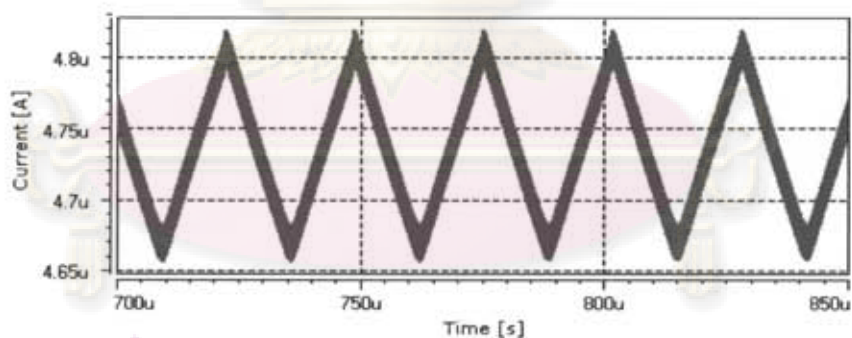


รูปที่ 7-13 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 280 MHz

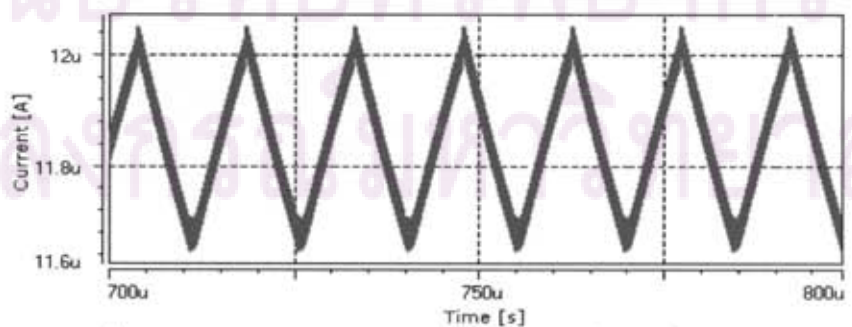


รูปที่ 7-14 รูปคลื่นสัญญาณ V_{MOD} ที่ความถี่ 380 MHz

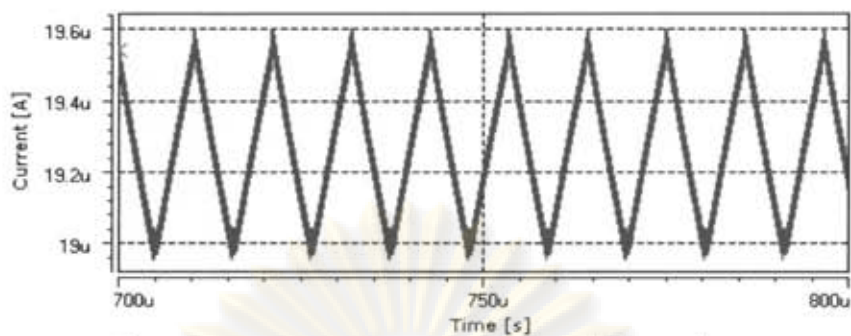
กระแสควบคุมความถี่ของออสซิลเลเตอร์ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz เป็นดังรูป 7-15, 7-16 และ 7-17



รูปที่ 7-15 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 155 MHz

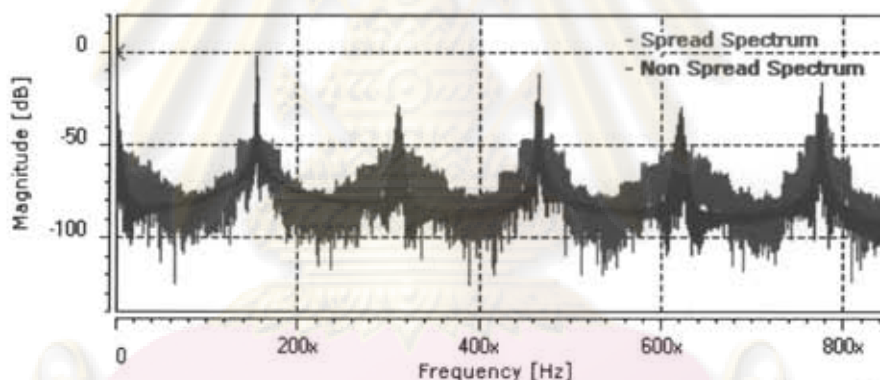


รูปที่ 7-16 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 280 MHzZ

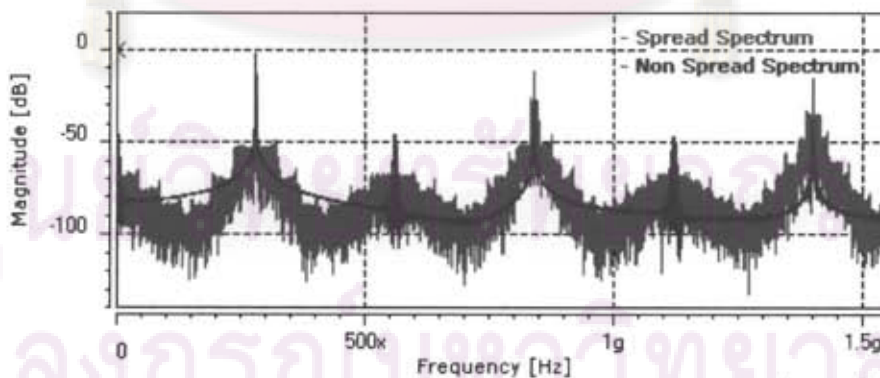


รูปที่ 7-17 กระแสควบคุมของออสซิลเลเตอร์ ที่ความถี่ 380 MHz

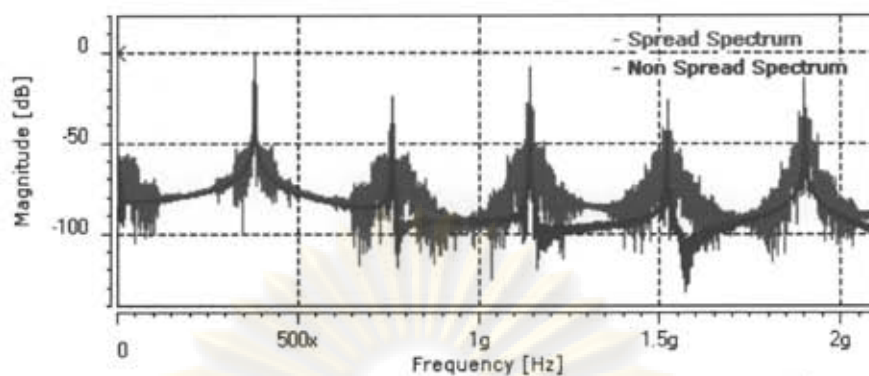
สเปกตรัมของสัญญาณเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz , 280 MHz และ 380 MHz แสดงดังรูป 7-18, 7-19, 7-20 และภาพขยายที่ฮาร์โมนิกที่ 1 แสดงดังรูป 7-21, 7-22, 7-23 ตามลำดับ สิ้นน้ำเงินคือสเปกตรัมสัญญาณนาฬิกา ด้านออก สีแดงคือสัญญาณนาฬิกาปกติ จะเห็นว่าสเปกตรัมของสัญญาณที่ได้มีการแผ่แบบกึ่งกลาง มีขนาดยอดต่ำลงมากกว่า 10 dB ที่ฮาร์โมนิกหลัก และมีการลดทอนมากขึ้นที่ฮาร์โมนิกสูงขึ้น



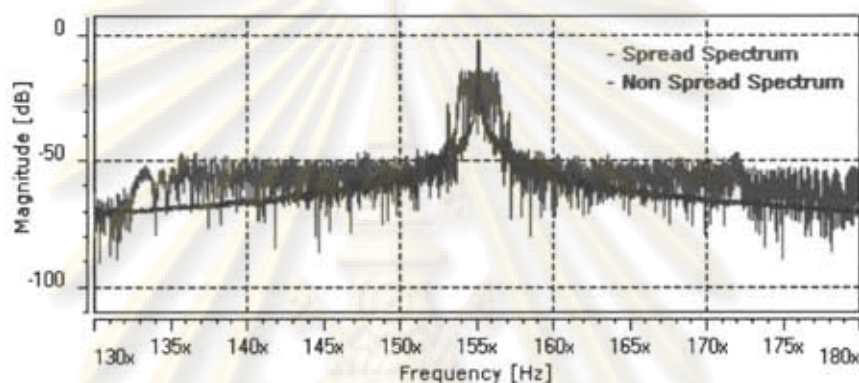
รูปที่ 7-18 สเปกตรัมสัญญาณนาฬิกา ด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz



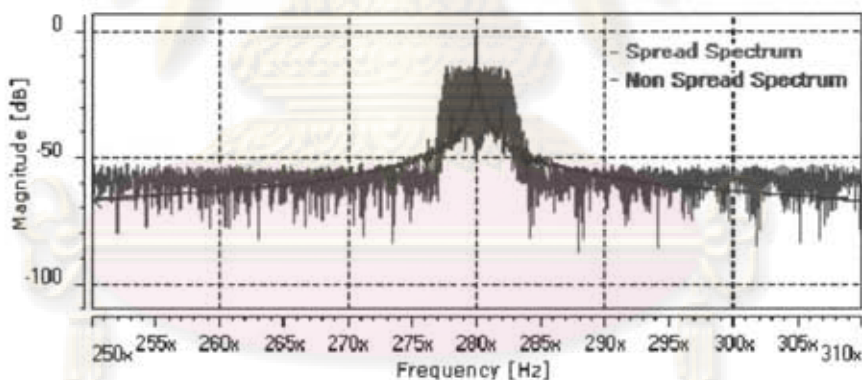
รูปที่ 7-19 สเปกตรัมสัญญาณนาฬิกา ด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 280 MHz



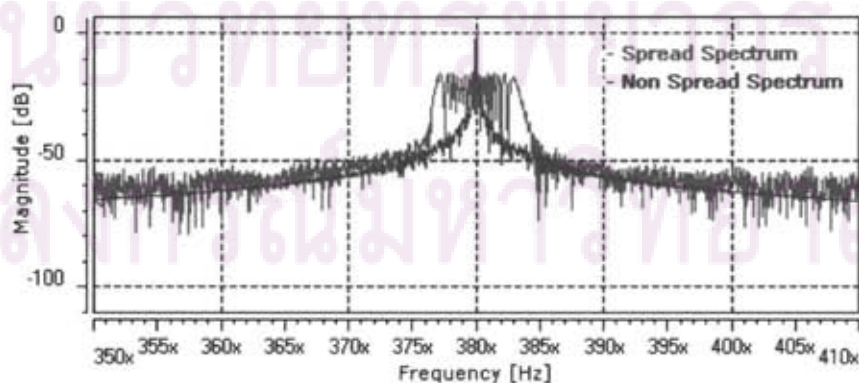
รูปที่ 7-20 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 380 MHz



รูปที่ 7-21 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่ความถี่ 155 MHz



รูปที่ 7-22 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่ความถี่ 280 MHz



รูปที่ 7-23 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่ความถี่ 380 MHz

เปอร์เซ็นต์การแผ่กระจายความถี่ของสัญญาณออกคำนวณได้จากแบนด์วิดท์ของสัญญาณ โดยอาศัยสมการ (2-9) จะสามารถคำนวณเปอร์เซ็นต์การแผ่กระจายความถี่ได้จากสมการ (7-1)

$$\delta = \frac{B}{2f_c} - \frac{f_{MOD}}{f_c} = \frac{B}{2f_c} - \frac{1}{D_2} \quad (7-1)$$

ผลการจำลองการทำงานทั้งหมดสรุปไว้ดังตาราง 7-2 เปอร์เซ็นต์การแผ่กระจายความถี่มีค่าประมาณ 0.85% โดยที่ค่าความถี่สูงสุดและความถี่ต่ำสุดของช่วงใช้งานมีการแผ่กระจายน้อยกว่าความถี่ช่วงกลางของการใช้งานเล็กน้อย ซึ่งเป็นไปตามการวิเคราะห์ในบทที่ 6 และขนาดการลดทอนจากการจำลองการทำงานมีค่าประมาณ 14 dB

ตารางที่ 7-2 สรุปผลการจำลองการทำงานของวงจรที่อุณหภูมิ 25 °C

คุณสมบัติ		ผลการจำลองการทำงาน
แรงดันไฟเลี้ยง		3.0 V
ความถี่สัญญาณนาฬิกาต้านออก		155 MHz – 380 MHz
ความถี่สัญญาณนาฬิกาต้านเข้า		155 MHz – 380 MHz
ความถี่การมอดูเลต		38 kHz – 93 kHz
อัตราขยายของออสซิลเลเตอร์ควบคุมความถี่ด้วยแรงดัน		150 MHz/V
เปอร์เซ็นต์การแผ่กระจายความถี่	155 MHz	0.819 %
	280 MHz	0.941 %
	380 MHz	0.824 %
ขนาดการลดทอน	155 MHz	14.37 dB
	280 MHz	13.97 dB
	380 MHz	14.95 dB
กำลังไฟ	155 MHz	4 mW
	380 MHz	8.15 mW

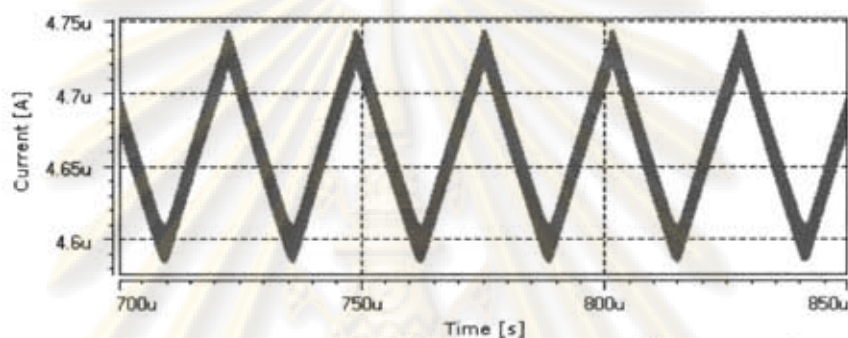
7.3 ผลจากความแปรปรวนของแรงดันไฟเลี้ยงและอุณหภูมิ

ทดสอบการทำงานกรณีที่มีความแปรปรวนของแรงดันไฟเลี้ยงโดยการจำลองการทำงาน เมื่อแรงดันไฟเลี้ยงมีการแปรค่า $\pm 10\%$ แล้วเปรียบเทียบกับผลจากการจำลองการทำงานโดยใช้แรงดันไฟเลี้ยง 3.0 โวลต์ และทดสอบผลของอุณหภูมิต่อการทำงานของ

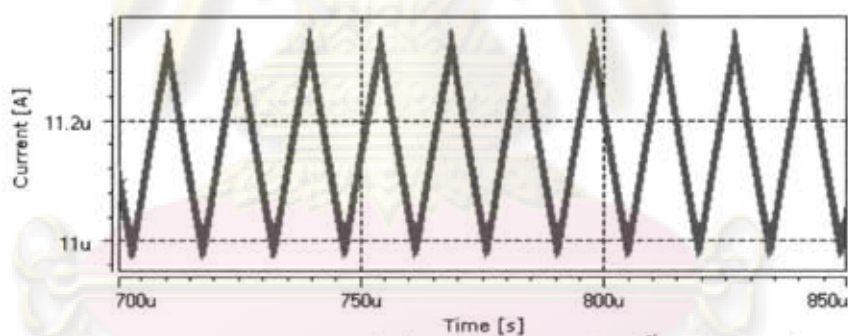
วงจรโดยจำลองการทำงานเมื่ออุณหภูมิมีการแปรค่า $\pm 20\%$ แล้วเปรียบเทียบกับผลจากการจำลองการทำงานที่อุณหภูมิ 25 องศาเซลเซียส

7.3.1 ผลการแปรค่าแรงดันไฟเลี้ยง

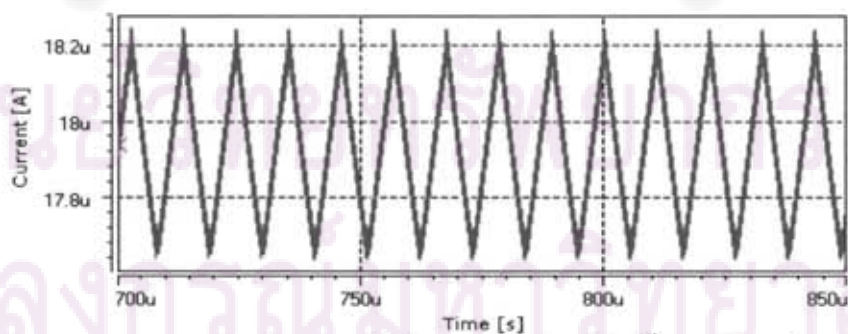
ผลการจำลองการทำงานโดยใช้แรงดันไฟเลี้ยง 2.7 โวลต์ ที่อุณหภูมิ 25 องศาเซลเซียส ความถี่ 155 MHz, 280 MHz และ 380 MHz ได้กระแสดควมของออสซิลเลเตอร์ดังรูป 7-24, 7-25 และ 7-26



รูปที่ 7-24 กระแสดควมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz

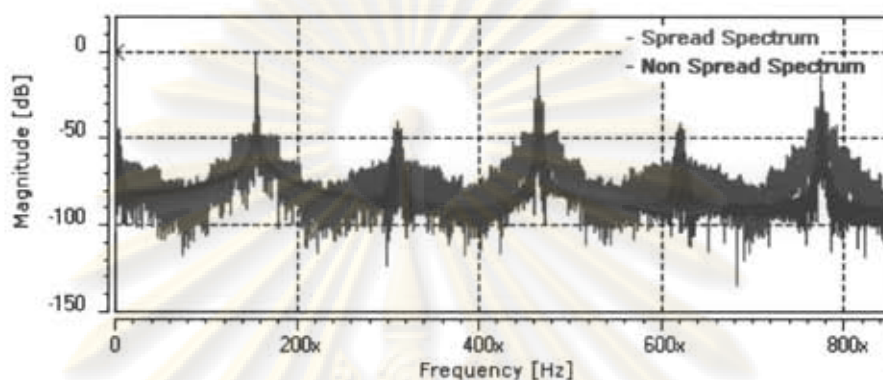


รูปที่ 7-25 กระแสดควมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz

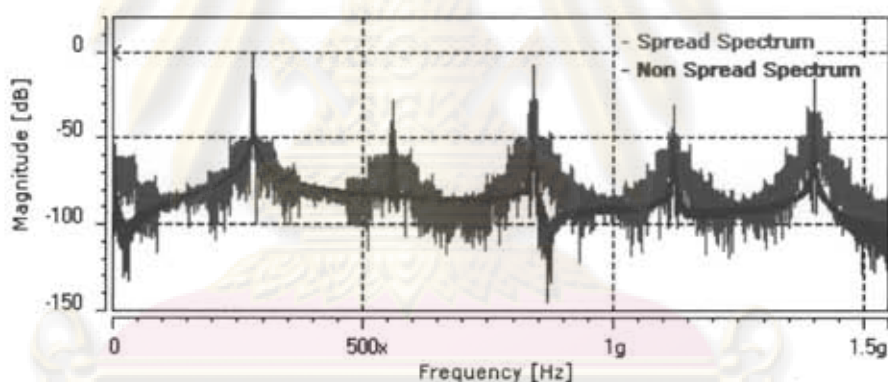


รูปที่ 7-26 กระแสดควมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz

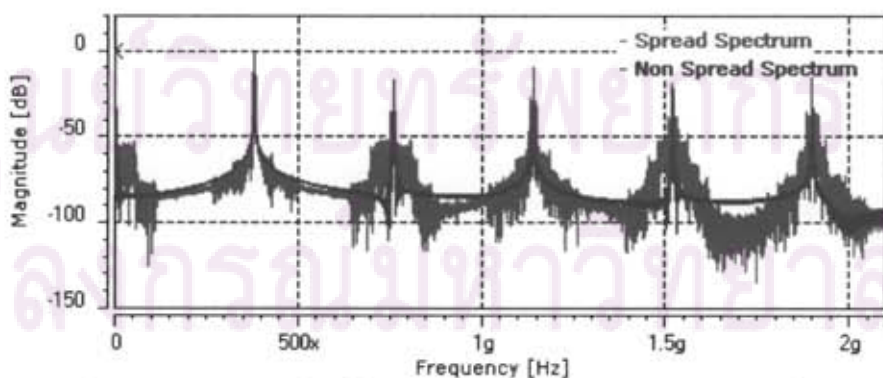
สเปกตรัมของสัญญาณนาฬิกาด้านออกจากการจำลองการทำงานที่ 25 องศาเซลเซียส ด้วยแรงดันไฟเลี้ยง 2.7 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-27, 7-28 และ 7-29 สี่น้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาด้านออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-27 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz

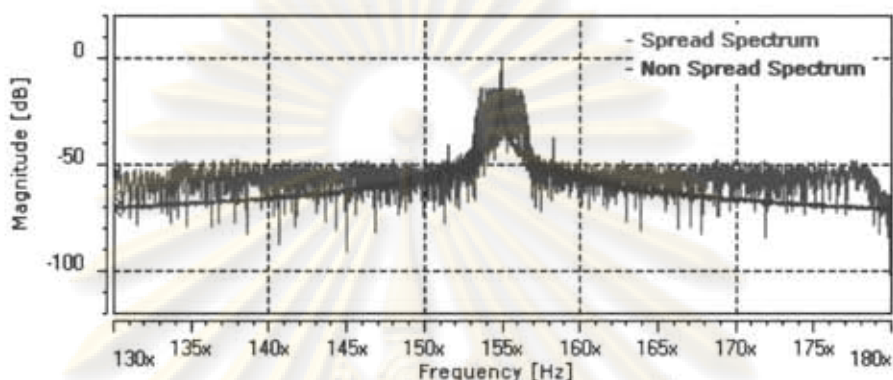


รูปที่ 7-28 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz

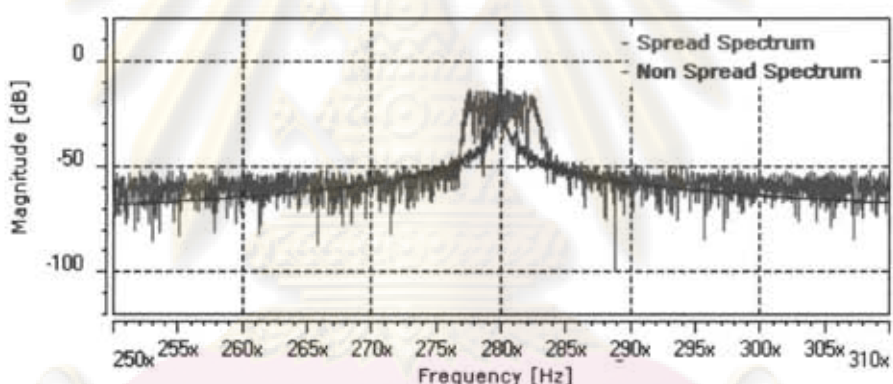


รูปที่ 7-29 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz

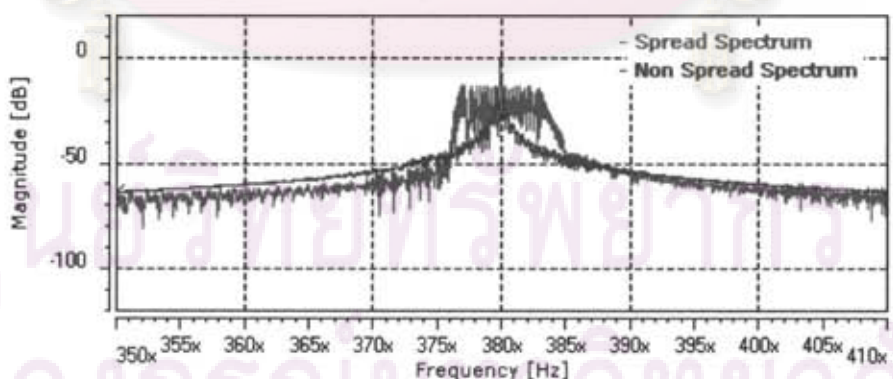
ภาพขยายสเปกตรัมที่ฮาร์มอนิกที่ 1 ที่ 25 องศาเซลเซียส แรงดันไฟเลี้ยง 2.7 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-30, 7-31 และ 7-32 สีน้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาข้างออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-30 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 155 MHz

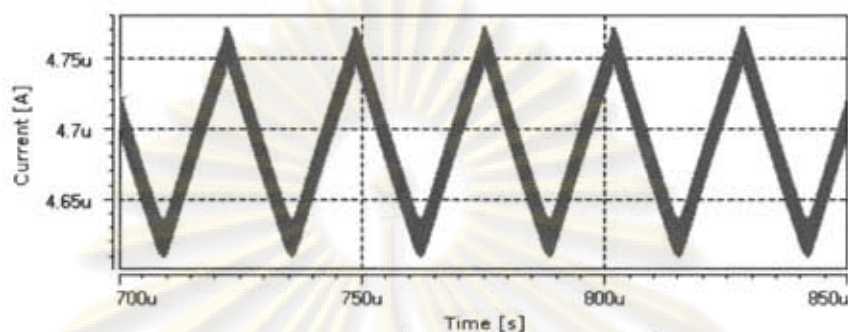


รูปที่ 7-31 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 280 MHz

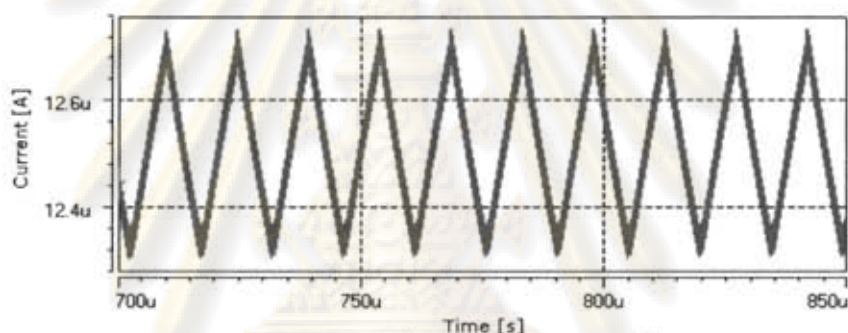


รูปที่ 7-32 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25 °C ไฟเลี้ยง 2.7 โวลต์ ความถี่ 380 MHz

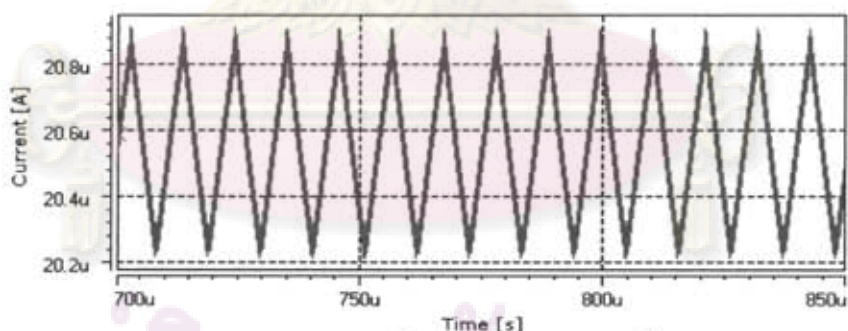
ผลการจำลองการทำงานโดยใช้แรงดันไฟเลี้ยง 3.3 โวลต์ ที่อุณหภูมิ 25 องศาเซลเซียส ความถี่ 155 MHz, 280 MHz และ 380 MHz ได้กระแสวิกขุมของออสซิลเลเตอร์ดังรูป 7-33, 7-34 และ 7-35



รูปที่ 7-33 กระแสวิกขุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz

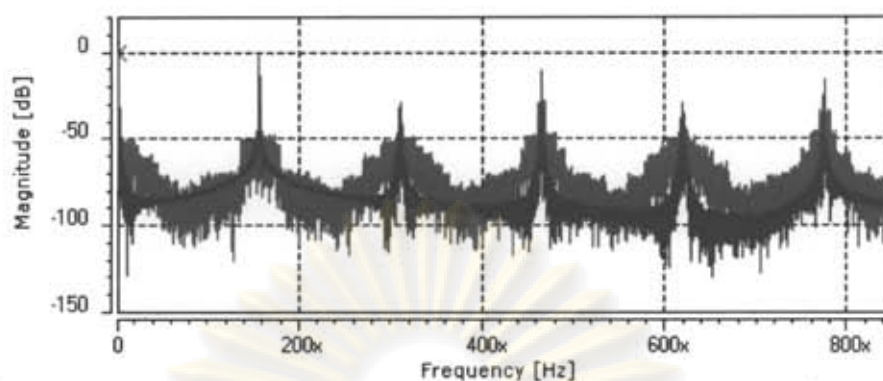


รูปที่ 7-34 กระแสวิกขุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz

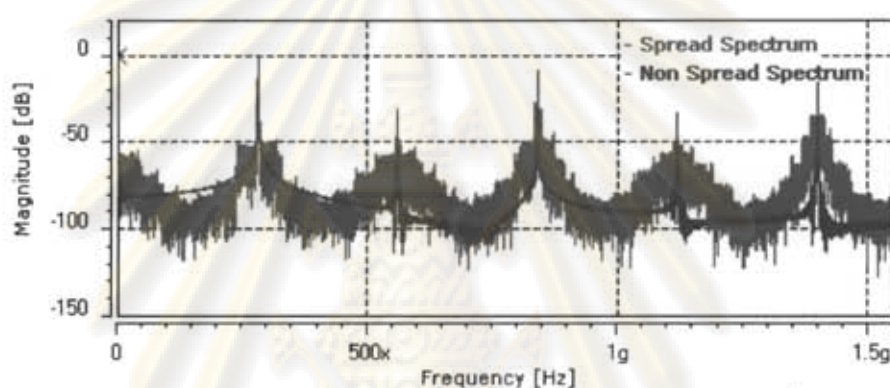


รูปที่ 7-35 กระแสวิกขุมของออสซิลเลเตอร์ ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 380 MHz

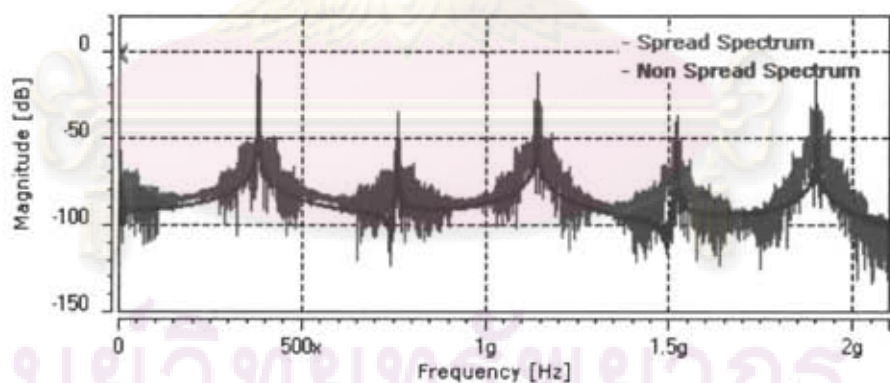
สเปกตรัมของสัญญาณนาฬิกาได้ออกจากการจำลองการทำงานที่ 25 องศาเซลเซียส ด้วยแรงดันไฟเลี้ยง 2.7 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-36, 7-37 และ 7-38 สี่น้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาได้ออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-36 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C
ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz

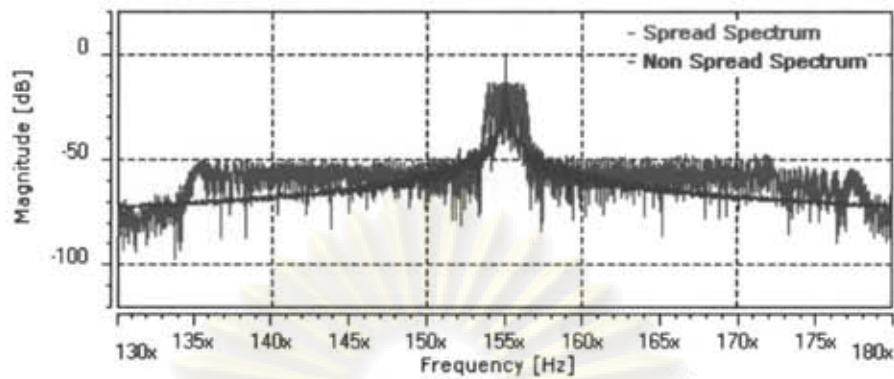


รูปที่ 7-37 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C
ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz

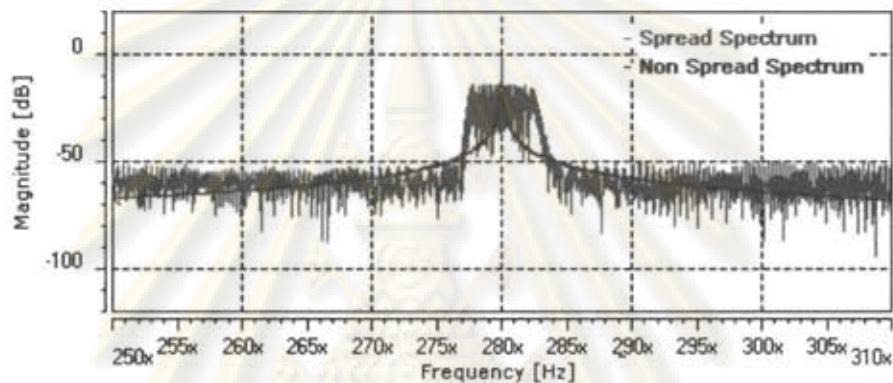


รูปที่ 7-38 สเปกตรัมสัญญาณนาฬิกาด้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 25°C
ไฟเลี้ยง 3.3 โวลต์ ความถี่ 380 MHz

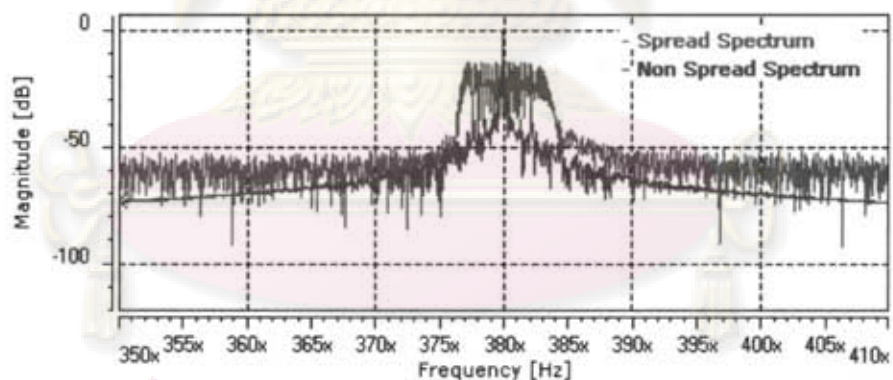
ภาพถ่ายสเปกตรัมที่ฮาร์โมนิกที่ 1 ที่ 25 องศาเซลเซียส แรงดันไฟเลี้ยง 2.7 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-39, 7-40 และ 7-41 สี่น้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาด้านออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-39 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 155 MHz



รูปที่ 7-40 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 280 MHz



รูปที่ 7-41 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 25°C ไฟเลี้ยง 3.3 โวลต์ ความถี่ 380 MHz

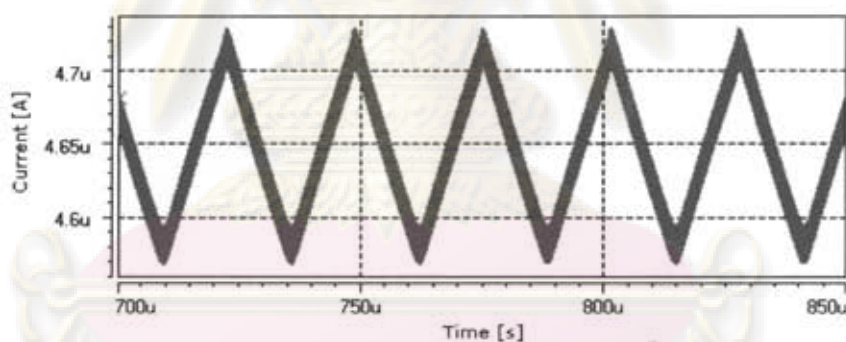
ผลการจำลองการทำงานของวงจรที่อุณหภูมิ 25 องศาเซลเซียส สำหรับช่วงความถี่การใช้งาน 155 MHz ถึง 380 MHz เมื่อแรงดันไฟเลี้ยงมีการแปรค่า 10% สรุปในตารางที่ 7-3 เปอร์เซนต์การแผ่กระจายความถี่และขนาดการลดทอนมีค่าเปลี่ยนแปลงไปเล็กน้อย เนื่องจากแรงดันไฟเลี้ยงมีผลต่อลักษณะสมบัติการทำงานของวงจรส่วนต่างๆ รวมทั้งลักษณะสมบัติและความเป็นเชิงเส้นของออสซิลเลเตอร์ในช่วง 155 MHz ถึง 380 MHz

ตารางที่ 7-3 ผลการจำลองการทำงาน โดยแปรค่าแรงดันไฟเลี้ยง 10 % ที่อุณหภูมิ 25 °C

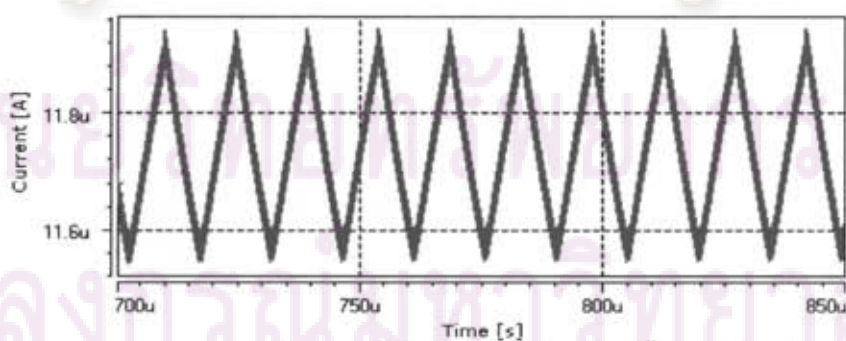
แรงดันไฟเลี้ยง		2.7 V	3.0 V	3.3 V
เปอร์เซ็นต์การแผ่กระจายความถี่	155 MHz	0.904 %	0.819 %	0.769 %
	280 MHz	0.892 %	0.941 %	0.892 %
	380 MHz	0.844 %	0.824 %	0.807 %
ขนาดการลดทอน	155 MHz	13.96 dB	14.37 dB	13.68 dB
	280 MHz	13.97 dB	13.97 dB	13.80 dB
	380 MHz	13.55 dB	14.95 dB	13.83 dB

7.3.2 ผลการแปรค่าอุณหภูมิ

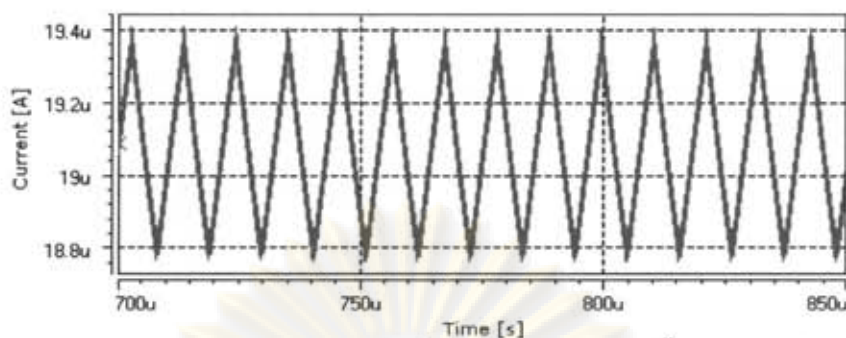
ผลการจำลองการทำงาน โดยใช้แรงดันไฟเลี้ยง 3.0 โวลต์ ที่อุณหภูมิ 20 องศาเซลเซียส ความถี่ 155 MHz, 280 MHz และ 380 MHz ได้กระแสวิกขุมของออสซิลเลเตอร์ดังรูป 7-42, 7-43 และ 7-44



รูปที่ 7-42 กระแสวิกขุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz

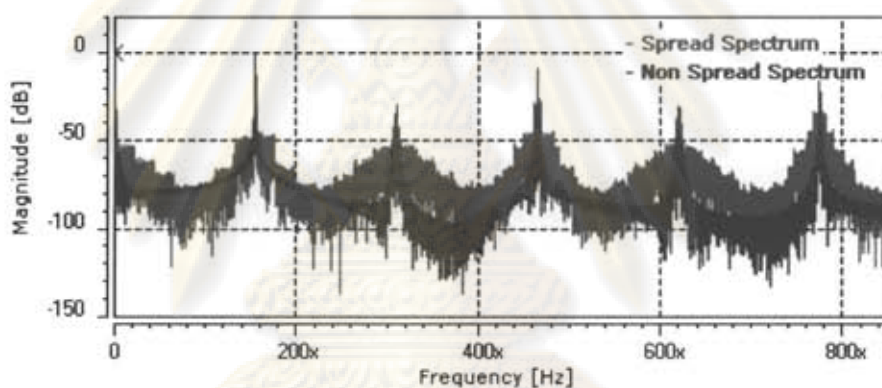


รูปที่ 7-43 กระแสวิกขุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20 °C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz

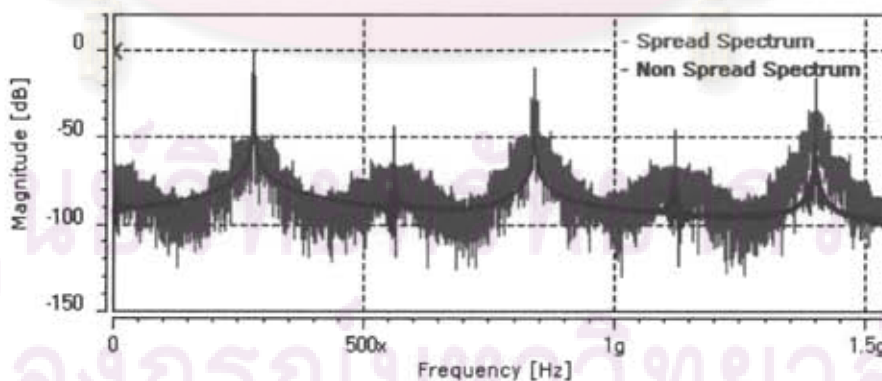


รูปที่ 7-44 กระแสควบคุมของออสซิลเลเตอร์ ที่อุณหภูมิ 20°C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz

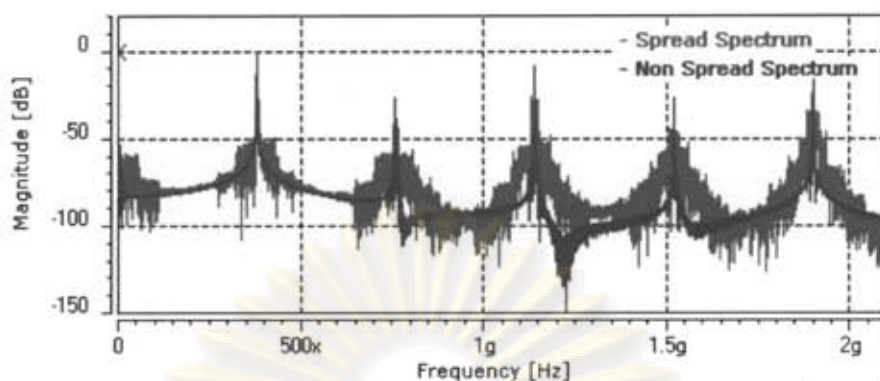
สเปกตรัมของสัญญาณนาฬิกาด้านนอกจากการจำลองการทำงานที่ 20 องศาเซลเซียส ด้วยแรงดันไฟเลี้ยง 3.0 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-45, 7-46 และ 7-47 สีน้าเงินเป็นสเปกตรัมสัญญาณนาฬิกาด้านนอก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-45 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20°C ไฟเลี้ยง 3 โวลต์ ความถี่ 155 MHz

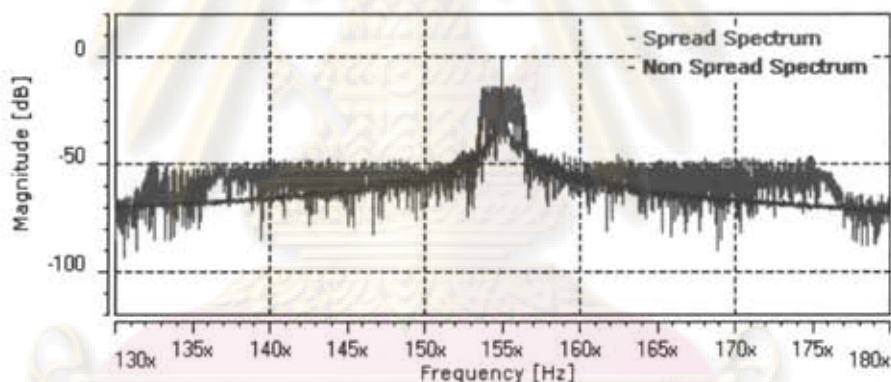


รูปที่ 7-46 สเปกตรัมสัญญาณนาฬิกาด้านนอกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20°C ไฟเลี้ยง 3 โวลต์ ความถี่ 280 MHz

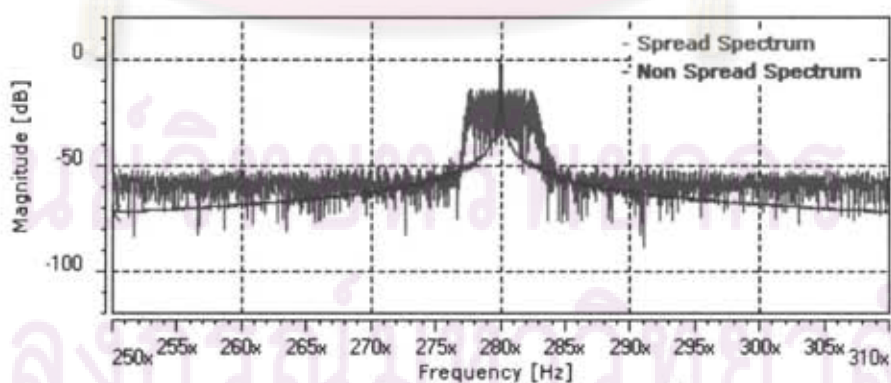


รูปที่ 7-47 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 20°C
ไฟเลี้ยง 3 โวลต์ ความถี่ 380 MHz

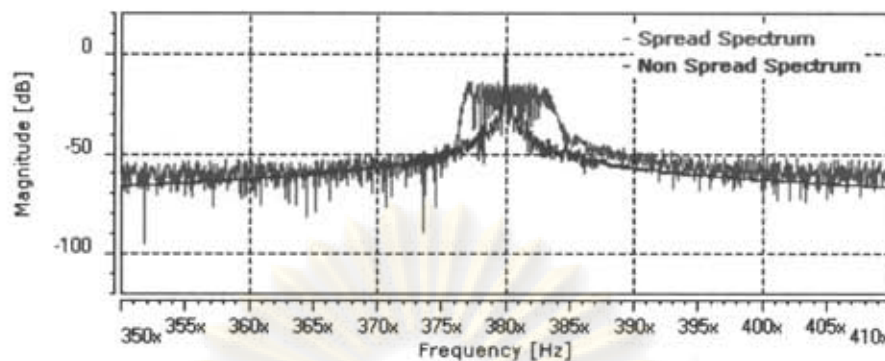
ภาพขยายสเปกตรัมที่ฮาร์มอนิกที่ 1 ที่ 20 องศาเซลเซียส ไฟเลี้ยง 3.0 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-48, 7-49 และ 7-50 สีน้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาต้านออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-48 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20°C ไฟเลี้ยง 3 โวลต์ ความถี่ 155 MHz

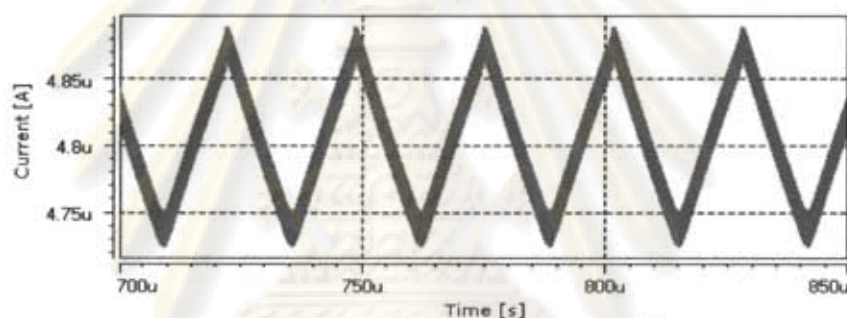


รูปที่ 7-49 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20°C ไฟเลี้ยง 3 โวลต์ ความถี่ 280 MHz

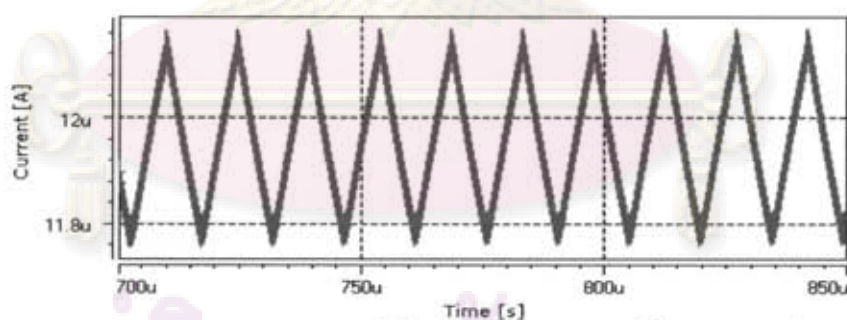


รูปที่ 7-50 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 20°C ไฟเลี้ยง 3 โวลต์ ความถี่ 380 MHz

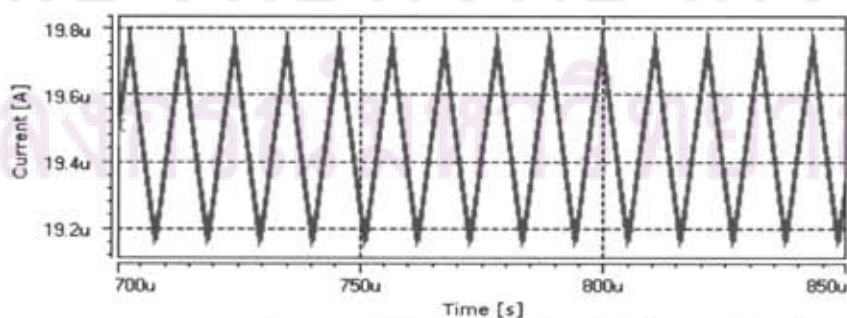
ผลการจำลองการทำงานโดยใช้แรงดันไฟเลี้ยง 3.0 โวลต์ ที่อุณหภูมิ 30 องศาเซลเซียส ความถี่ 155 MHz, 280 MHz และ 380 MHz ได้กระแสวิกฤตของออสซิลเลเตอร์ดังรูป 7-51, 7-52 และ 7-53



รูปที่ 7-51 กระแสวิกฤตของออสซิลเลเตอร์ ที่อุณหภูมิ 30°C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 155 MHz

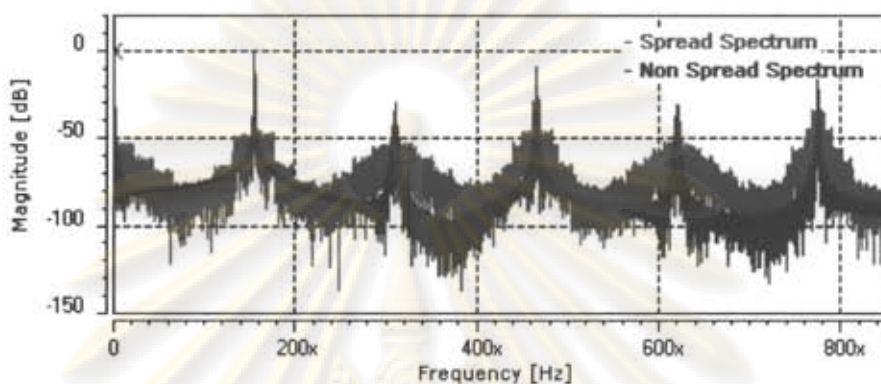


รูปที่ 7-52 กระแสวิกฤตของออสซิลเลเตอร์ ที่อุณหภูมิ 30°C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 280 MHz

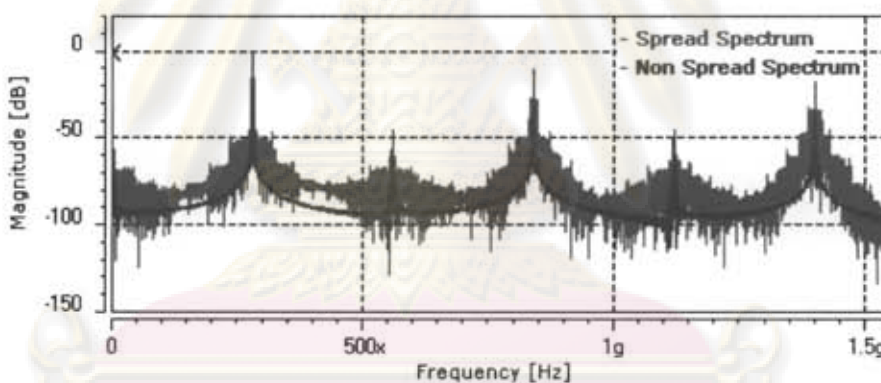


รูปที่ 7-53 กระแสวิกฤตของออสซิลเลเตอร์ ที่อุณหภูมิ 30°C ไฟเลี้ยง 3.0 โวลต์ ความถี่ 380 MHz

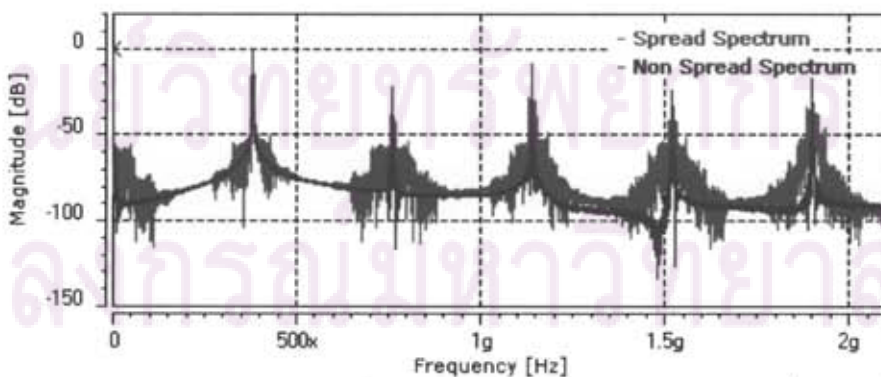
สเปกตรัมของสัญญาณนาฬิกาต้านออกจากการจำลองการทำงานที่ 30 องศาเซลเซียส ไฟเลี้ยง 3 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz, 380 MHz แสดงดังรูป 7-54, 7-55, 7-56 สี่น้ำเงินเป็นสเปกตรัมสัญญาณนาฬิกาต้านออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-54 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30°C
ไฟเลี้ยง 3 โวลต์ ความถี่ 155 MHz

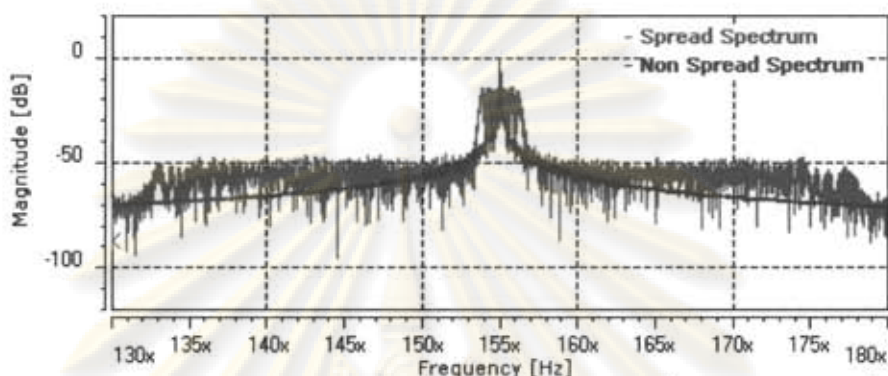


รูปที่ 7-55 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30°C
ไฟเลี้ยง 3 โวลต์ ความถี่ 280 MHz

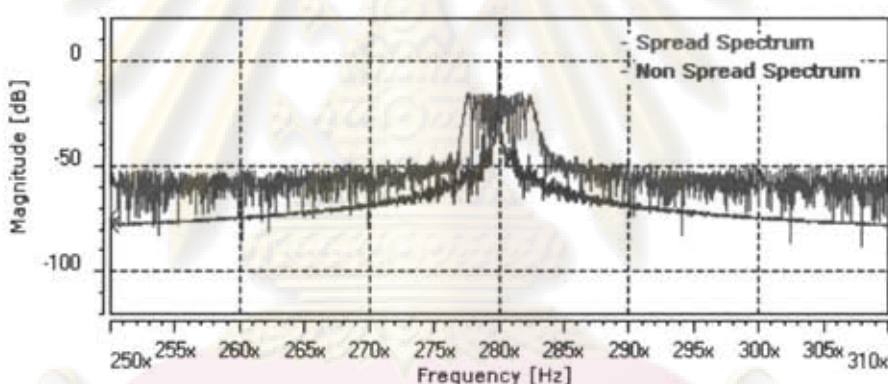


รูปที่ 7-56 สเปกตรัมสัญญาณนาฬิกาต้านออกเทียบกับสัญญาณนาฬิกาปกติ ที่อุณหภูมิ 30°C
ไฟเลี้ยง 3 โวลต์ ความถี่ 380 MHz

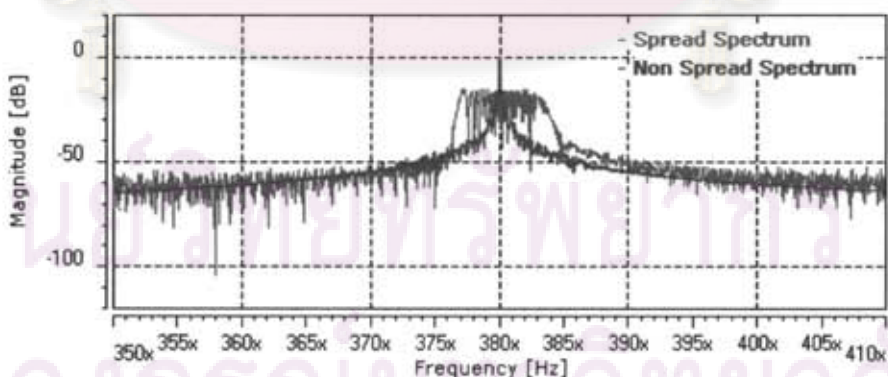
ภาพขยายสเปกตรัมที่ฮาร์มอนิกที่ 1 ที่ 20 องศาเซลเซียส ไฟเลี้ยง 3.0 โวลต์ เทียบกับสัญญาณนาฬิกาปกติ ที่ความถี่ 155 MHz, 280 MHz และ 380 MHz แสดงดังรูป 7-57, 7-58 และ 7-59 สีน้าเงินเป็นสเปกตรัมสัญญาณนาฬิกาด้านออก สีแดงเป็นสเปกตรัมสัญญาณนาฬิกาปกติ



รูปที่ 7-57 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30°C ไฟเลี้ยง 3 โวลต์ ความถี่ 155 MHz



รูปที่ 7-58 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30°C ไฟเลี้ยง 3 โวลต์ ความถี่ 280 MHz



รูปที่ 7-59 ภาพขยายสเปกตรัมฮาร์มอนิกที่ 1 ที่อุณหภูมิ 30°C ไฟเลี้ยง 3 โวลต์ ความถี่ 380 MHz

ผลการจำลองการทำงานของวงจรที่แรงดันไฟเลี้ยง 3.0 โวลต์ สำหรับช่วงความถี่การใช้งาน 155 MHz ถึง 380 MHz เมื่ออุณหภูมิมีการแปรค่า 20% สรุปในตารางที่ 7-4

เปอร์เซ็นต์การแผ่กระจายความถี่และขนาดการลดทอนมีค่าเปลี่ยนแปลงไปเล็กน้อย เนื่องจากอุณหภูมิมีผลต่อลักษณะสมบัติการทำงานของวงจรส่วนต่างๆ รวมทั้งลักษณะสมบัติและความเป็นเชิงเส้นของออสซิลเลเตอร์ในช่วง 155 MHz ถึง 380 MHz

ตารางที่ 7-4 ผลการจำลองการทำงาน โดยแปรค่าอุณหภูมิ 20 % ที่แรงดันไฟเลี้ยง 3.0 โวลต์

อุณหภูมิ (°C)		20	25	30
เปอร์เซ็นต์การแผ่กระจายความถี่	155 MHz	0.795 %	0.819 %	0.818 %
	280 MHz	0.916 %	0.941 %	0.893 %
	380 MHz	0.832 %	0.824 %	0.814 %
ขนาดการลดทอน	155 MHz	13.40 dB	14.37 dB	13.61 dB
	280 MHz	13.94 dB	13.97 dB	15.07 dB
	380 MHz	14.05 dB	14.95 dB	15.01 dB

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

บทที่ 8

ข้อสรุปและข้อเสนอแนะ

8.1 ข้อสรุป

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรรวมของวงจรถ่ายทอดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์คงที่ โดยวิธีการมอดูเลตสัญญาณควบคุมความถี่ของวงจรรอสซิลเลเตอร์ รูปลักษณะการมอดูเลตเป็นแบบแผ่จากกึ่งกลาง ด้วยสัญญาณสามเหลี่ยม ซึ่งทำงานในช่วงความถี่ 155 MHz ถึง 380 MHz ใช้แรงดันไฟเลี้ยง 3.0 V ใช้เทคโนโลยี TSMC 0.25 ไมโครเมตรในการออกแบบ และออกแบบด้วยโครงสร้างที่แตกต่างจากงานวิจัยอื่นๆที่มีในปัจจุบัน รวมทั้งแสดงผลลัพธ์ที่ได้จากการจำลองการทำงานของวงจร ซึ่งสัญญาณนาฬิกาด้านออกของวงจรมีเปอร์เซ็นต์การแผ่กระจายความถี่ประมาณคงที่ รวมทั้งสามารถลดทอนค่าสูงสุดของกำลังสัญญาณได้ประมาณเท่ากันตลอดช่วงความถี่การใช้งาน วงจรรวมที่ได้สามารถนำไปประยุกต์ใช้กับวงจรรีเลย์ทรอนิกส์ทั่วไปเพื่อลดทอนผลของการรบกวนจาก EMI ที่เกิดจากสัญญาณนาฬิกา

8.2 ข้อเสนอแนะ

วงจรที่นำเสนอในวิทยานิพนธ์นี้ เป็นเพียงแนวคิดและผลการจำลองการทำงาน จึงไม่รวมผลความแปรปรวนของกระบวนการผลิต (process variation) และค่าความคลาดเคลื่อนของพารามิเตอร์ต่างๆที่ทำให้การทำงานของวงจรเปลี่ยนแปลงไป ข้อเสนอแนะในการปรับปรุงและพัฒนาออกแบบวงจรมีดังนี้

- 1.) การพัฒนาเพื่อนำไปผลิตในกระบวนการผลิตจริง ควรใช้โมเดลที่มีความละเอียดสูงครอบคลุมถึงความแปรปรวนของกระบวนการผลิต เพราะสามารถจำลองการทำงานได้ละเอียด และเกิดความผิดพลาดน้อย
- 2.) ปรับปรุงโครงสร้างเฟสล็อกกลุ๊ปของวงจรรอบควบคุมความถี่หลักของวงจรมีประสิทธิภาพมากขึ้น
 - ให้มีการกระเพื่อมของสัญญาณออกของวงจรรายรับต่ำลง เพื่อให้กระแสควบคุมความถี่หลักของวงจรมีค่าคงที่มากขึ้น และการทำงานมีประสิทธิภาพดีขึ้น
 - ให้มีเสถียรภาพสูงโดยไม่ต้องใช้ตัวเก็บประจุขนาดใหญ่ในวงจรรองวงรอบ เพื่อให้พื้นที่ของวงจรมีขนาดเล็ก ซึ่งอาจใช้เทคนิคการคูณค่าความจุของตัวเก็บประจุ เทคนิคการคูณค่าความต้านทาน หรือเทคนิคอื่นๆ

- ให้เข้าสู่สภาวะอยู่ตัวให้เร็วขึ้น โดยเพิ่มแบนด์วิดท์ของวงรอบให้กว้างขึ้น ในช่วงที่ไม่รบกวนการแผ่กระจายความถี่

- 3.) ปรับปรุงโครงสร้างของออสซิลเลเตอร์ที่ใช้ ให้มีช่วงความถี่การทำงานที่กว้างมากขึ้น
- 4.) ปรับปรุงการทำงานของวงจร โดยชดเชยผลของความไม่เป็นเชิงเส้นของออสซิลเลเตอร์
- 5.) ปรับปรุงวิธีการทดสอบวัดความถี่ และอัตราการลดทอน EMI ของสัญญาณออก เช่น การเครื่องวิเคราะห์สเปกตรัม เพื่อให้ได้ผลที่มีความแม่นยำกว่าการจำลองผลด้วยโปรแกรมคอมพิวเตอร์ ซึ่งในวิทยานิพนธ์นี้ไม่มีการทดสอบวัด เนื่องจากไม่ได้ทำการผลิตวงจรจริง



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

รายการอ้างอิง

1. José Alfonso Santolaria Lorenzo. SSCG methods of EMI reduction applied to switching power converters. Doctoral Dissertation, Department of Electronics Engineering, University Politècnica De Catalunya, 2004
2. Hardin, K. B.; Fessler, J.; and Bush, D. Spread Spectrum Clock Generation for the Reduction of Radiated Emissions. Proceeding of IEEE International Symposium, Electromagnetic Compatibility (1994) : 227–231.
3. Intel Corp. Notes on SSC and Its Timing Impacts. Intel Corp., 1998.
4. York EMC Services Ltd. Further work into the potential effect of the use of Dithered Clock Oscillators on Wideband Digital Radio Services. Radiocommunication Agency., 2002.
5. Li, H. S.; Cheng, Y. C.; and Puar, D. Dual-Loop Spread-Spectrum Clock Generator. IEEE International Solid-State Circuits Conference (1999) : 184-185.
6. Michel, J.Y., and Neron, C. A Frequency Modulated PLL for EMI reduction in Embedded Application. Proceeding of IEEE International ASIC/SOC Conference (1999) : 362–365.
7. Sugawara, M.; et al. 1.5 Gbps, 5150 ppm Spread Spectrum SerDes PHY with a 0.3 mW, 1.5 Vbps Level Detector for Serial ATA. Symposium On VLSI Circuits Digest of Technical Papers (June 2002) : 60-63.
8. Chang, H. H.; Hua, I. H.; and Liu S. I. A Spread-Spectrum Clock Generator With Triangular Modulation. IEEE Journal of Solid-State Circuits 38 (April 2003) : 673-676
9. Moon, Y.; Jeong, D.K.; Kim, G. Clock Dithering for Electronic Compliance using Spread Spectrum Phase Modulation IEEE International Solid-State Circuits Conference (1999) : 186–187.
10. Kim, J.; Kam, D. G.; and Kim, J. Spread Spectrum Clock Generator with Delay Cell Array to Reduce the EMI from a High-Speed Digital System. IEEE International Symposium, Electromagnetic Compatibility 3 (2004) : 820 – 825.
11. Kim, J.; Jun, P.; Byun, J.; and Kim J. Design guidelines of spread spectrum clock for suppression of radiation and interference from high-speed interconnection line. Proceeding of IEEE Workshop Signal Propag. Interconnects (2002) : 189–192.
12. Mair, H.; and Xiu, L. An architecture of high-performance frequency and phase synthesis. IEEE Journal of Solid-State Circuits 35 (June 2000) : 835–846.

13. Arshak, K.; Abubaker, O.; and Jafer, E. Design and Simulation Differce Types CMOS Phase Frequeny Detector for high speed and low jitter PLL. Proceddings of 5th IEEE Ineternational Caracas Conference on Devices, Circuits and Systems (Nov. 2004) : 188-189.
14. Fischette, D. Practical Phase-Locked Loop Design [Computer file]. 2004.
15. Moon, S. T. Fully Integrated Frequency Synthesizers:A Tutorial. World Scientific Publishing Company, 2005
16. Maxim, A. Design Challenges In Multi-GHz PLL Frequency Synthesizers [Computer file]. 2005. Available from : <http://www.delroy.com>
17. Perrott, M. H. High Speed Communication Circuit and Systems: Lecture 15. Integer-N Frequency Synthesizers. Massachusetts Institute of Technology, 2003.
18. Perrott, M. H. PLL Design using PLL Design Assistance Program. Massachusetts Institute of Technology, 2005. Available from : <http://www-mtl.mit.edu/~perrott>
19. Gardner, F. M. CIEEE Transactions on Communications COM-28 (Nov. 1980) : 1849-1858
20. Duff, M. State-of the Art in Phase-Locked Loop Filter Integration. Georgia Institute of Technolgy , 2003.
21. Razavi, B. Design of Analog CMOS Integrated Circuits. USA: McGraw-Hill, 2001.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

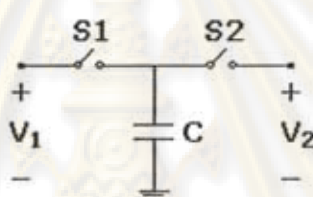


ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ก.

การคำนวณค่าความต้านทานสมมูลของตัวเก็บประจุสวิตช์

วงจรตัวเก็บประจุสวิตช์ (Switch Capacitor) ประกอบด้วยตัวเก็บประจุ 1 ตัว และสวิตช์ 2 ตัว ต่ออยู่กับตัวเก็บประจุ ทำงานโดยใช้หลักการย้ายประจุของตัวเก็บประจุเมื่อสวิตช์มีการเปิดหรือปิด ซึ่งการทำงานของวงจรตัวเก็บประจุสวิตช์ในแต่ละคาบของสัญญาณนาฬิกาควบคุมสวิตช์ แบ่งเป็น 2 ช่วง คือ ช่วงชาร์จประจุ และช่วงคายประจุ ซึ่งผลจากการย้ายประจุของตัวเก็บประจุในสองช่วงการทำงาน ทำให้เสมือนมีกระแสขนาดหนึ่งไหลผ่านตัวเก็บประจุได้ นั่นคือตัวเก็บประจุสวิตช์ประพฤติกรรมเสมือนเป็นตัวต้านทาน ที่มีขนาดค่าความต้านทานสมมูลขึ้นกับความถี่ของสัญญาณควบคุมสวิตช์



รูปที่ ก-1 วงจรตัวเก็บประจุสวิตช์

ให้คาบเวลาของการเปิดปิดสวิตช์มีค่าเท่ากับ T การคำนวณค่าความต้านทานสมมูลของตัวเก็บประจุสวิตช์ในรูป ก-1 ทำได้โดยการวิเคราะห์ขนาดประจุที่เปลี่ยนแปลงไปของตัวเก็บประจุระหว่างช่วงชาร์จประจุและช่วงคายประจุ

1.) ช่วงสะสมประจุ

สวิตช์ S1 ปิดวงจร(นำกระแส) S2 เปิดวงจร(ไม่นำกระแส) ประจุที่สะสมในตัวเก็บประจุในช่วงนี้มีค่าเท่ากับ

$$Q_{c1} = CV_1 \quad (ก-1)$$

2) ช่วงคายประจุ

สวิตช์ S2 ปิดวงจร(นำกระแส) S1 เปิดวงจร(ไม่นำกระแส) ประจุที่สะสมในตัวเก็บประจุในช่วงนี้มีค่าเท่ากับ

$$Q_{c2} = CV_2 \quad (ก-2)$$

ดังนั้น ขนาดประจุในตัวเก็บประจุที่เปลี่ยนแปลงใน 1 คาบเวลา จะมีค่าเท่ากับ

$$\Delta Q = Q_{C1} - Q_{C2} = C(V_1 - V_2) \quad (\text{ก-3})$$

และการกระแสเฉลี่ยในแต่ละคาบสัญญาณ T จะมีค่าเป็น

$$I_{avg} = \frac{\Delta Q}{T} = \frac{C(V_1 - V_2)}{T} \quad (\text{ก-4})$$

$$I_{avg} = (fC) \cdot (V_1 - V_2) \quad (\text{ก-5})$$

$f = \frac{1}{T}$ เป็นความถี่ของสัญญาณควบคุมการเปิดปิดสวิตช์ จะได้ว่าความต้านทานสมมูลของตัวเก็บประจุสวิตช์มีค่าเป็น

$$R_{eq} = \frac{(V_1 - V_2)}{I_{avg}} = fC \quad (\text{ก-6})$$

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาคผนวก ข.

การวิเคราะห์สมการสัญญาณออกของวงจรสร้างสัญญาณควบคุมความถี่

จากวงจรสร้างสัญญาณควบคุมความถี่ในรูปที่ 4-5 ให้ I_1 และ I_2 แทนกระแสที่ไหลผ่านทรานซิสเตอร์ M1 และ M2 ตามลำดับ จะได้ว่า

$$I_1 = I_0 + I_R \quad (\text{ข-1})$$

และ
$$I_2 = I_0 - I_R \quad (\text{ข-2})$$

เมื่อ I_R เป็นกระแสที่ไหลผ่านตัวต้านทาน R_{CSG} โดยอาศัยสมการ (ข-1) และ (ข-2) จะได้

$$I_1 + I_2 = 2I_0 \quad (\text{ข-3})$$

$$I_1 - I_2 = 2I_R \quad (\text{ข-4})$$

ในการทำงานของวงจรตามรูป ข-1 ทรานซิสเตอร์ M1 และ M2 จะต้องทำงานในย่านอิ่มตัว (Saturation Region) ซึ่งกระแสที่ไหลผ่านตัวทรานซิสเตอร์ชนิดเอ็น ($I_{D,N}$) ในย่านดังกล่าวมีค่าตามสมการ (ข-5)

$$I_{D,N} = \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})^2 \quad (\text{ข-5})$$

โดยที่ μ_n คือความคล่องตัว (mobility) ของอิเล็กตรอน, C_{ox} คือค่าความจุเกตออกไซด์ต่อหน่วยพื้นที่, V_{GS} คือแรงดันเกต-ซอร์สของทรานซิสเตอร์ และ V_{TH} คือแรงดันขีดเริ่ม

ดังนั้น
$$V_{GS1} = \sqrt{\frac{2I_1}{\mu_n C_{ox} \frac{W}{L}}} \quad (\text{ข-6})$$

และ
$$V_{GS2} = \sqrt{\frac{2I_2}{\mu_n C_{ox} \frac{W}{L}}} \quad (\text{ข-7})$$

จาก (ข-6), (ข-7) :

$$\Delta V_{GS} = V_{GS1} - V_{GS2} = \sqrt{\frac{2I_1}{\mu C_{ox} \frac{W}{L}}} - \sqrt{\frac{2I_2}{\mu C_{ox} \frac{W}{L}}} \quad (\text{ข-8})$$

$$\Delta V_{GS} = \sqrt{\frac{2}{\beta}} (\sqrt{I_1} - \sqrt{I_2}) \quad (\text{ข-9})$$

โดย $\beta = \mu_n C_{ox} \frac{W}{L}$ ยกกำลังสองทั้งสองข้างของสมการ จะได้เป็น

$$(\Delta V_{GS})^2 = \frac{2}{\beta} (I_1 + I_2 - 2\sqrt{I_1 I_2}) \quad (\text{ข-10})$$

จาก (ข-3) :

$$(\Delta V_{GS})^2 = \frac{2}{\beta} (2I_0 - 2\sqrt{I_1 I_2}) \quad (\text{ข-11})$$

$$2\sqrt{I_1 I_2} = 2I_0 - \frac{\beta}{2} (\Delta V_{GS})^2 \quad (\text{ข-12})$$

ยกกำลังสองทั้งสองข้างของสมการอีกครั้ง จะได้

$$4I_1 I_2 = 4I_0^2 + \frac{\beta^2}{4} (\Delta V_{GS})^4 - 2\beta I_0 (\Delta V_{GS})^2 \quad (\text{ข-13})$$

เนื่องจาก

$$4I_1 I_2 = (I_1 + I_2)^2 - (I_1 - I_2)^2 \quad (\text{ข-14})$$

จาก (ข-3), (ข-4) :

$$4I_1 I_2 = (2I_0)^2 - (2I_R)^2 = 4I_0^2 - 4I_R^2 \quad (\text{ข-15})$$

แทนค่า (ข-15) ลงใน (ข-13)

$$4I_0^2 - 4I_R^2 = 4I_0^2 + \frac{\beta^2}{4} (\Delta V_{GS})^4 - 2\beta I_0 (\Delta V_{GS})^2 \quad (\text{ข-16})$$

$$4I_R^2 = 2\beta I_0 (\Delta V_{GS})^2 - \frac{\beta^2}{4} (\Delta V_{GS})^4 = \frac{\beta^2}{4} (\Delta V_{GS})^2 \left(\frac{8}{\beta} I_0 - (\Delta V_{GS})^2 \right) \quad (\text{ข-17})$$

$$I_R = \frac{\beta}{4} \Delta V_{GS} \sqrt{\frac{8}{\beta} I_0 - (\Delta V_{GS})^2} \quad (\text{ข-18})$$

สมการที่ (ข-18) มีรูปแบบที่ยากต่อการวิเคราะห์ ดังนั้นจึงทำการประมาณความสัมพันธ์ด้วยการกระจายอนุกรมเทเลอร์รอบค่า $V_{\text{mod}} = 0$

$$I_R = \frac{dI_R(0)}{dV_{\text{mod}}}(V_{\text{mod}}) + \frac{1}{2} \frac{d^2 I_R(0)}{dV_{\text{mod}}^2} (V_{\text{mod}})^2 + \dots \quad (\text{ข-19})$$

เนื่องจากโครงสร้างของวงจรเป็นแบบผลต่างเข้า (differential input) ทำให้สมการผลตอบของวงจรฟังก์ชันคือ อนุพันธ์อันดับสองของสมการ (ข-18) เทียบกับสัญญาณ V_{mod} จึงมีค่าเท่ากับศูนย์ และเนื่องจากสัญญาณมอดูเลต V_{mod} เป็นสัญญาณขนาดเล็ก ดังนั้น องค์ประกอบไม่เชิงเส้นของสมการที่ (ข-18) จึงสามารถละเลยได้

$$I_R = \frac{dI_R(0)}{dV_{\text{mod}}} \cdot V_{\text{mod}} \quad (\text{ข-20})$$

หาอนุพันธ์อันดับหนึ่งของสมการ (ข-18) เทียบกับ V_{mod} และจัดรูปสมการ จะได้

$$\frac{d(I_R)}{dV_{\text{mod}}} = \frac{\frac{\beta}{4} \left(\frac{8}{\beta} I_0 - \frac{(\Delta V_{GS})^2}{2} \right)}{\sqrt{\frac{8}{\beta} I_0 - (\Delta V_{GS})^2}} \cdot \frac{d(\Delta V_{GS})}{dV_{\text{mod}}} \quad (\text{ข-21})$$

จาก
$$I_{M1} - I_{M2} = \frac{\beta}{2} (V_{GS1}^2 - V_{GS2}^2) = \frac{\beta}{2} (V_{GS1} + V_{GS2})(V_{GS1} - V_{GS2}) \quad (\text{ข-22})$$

$$I_R = \frac{\beta}{2} (V_{GS1} + V_{GS2}) \Delta V_{GS} \quad (\text{ข-23})$$

ดังนั้น
$$\frac{4}{\beta} I_R = (V_{GS1} + V_{GS2}) \Delta V_{GS} > \Delta V_{GS}^2 \quad (\text{ข-24})$$

เนื่องจากขนาดการเบี่ยงเบนความถี่ของสัญญาณออกมีค่าน้อยมากเมื่อเทียบกับความถี่หลัก ดังนั้น สัญญาณในส่วนไฟสลับของสัญญาณควบคุมความถี่จึงมีค่าต่ำมากเทียบกับขนาดสัญญาณในส่วนควบคุมความถี่หลัก นั่นคือ $I_0 \gg I_R$ และ จากสมการ (ข-24) จะได้ว่า $\frac{4}{\beta} I_0 \gg (\Delta V_{GS})^2$ ดังนั้น จึงสามารถประมาณสมการที่ (ข-21) ได้ตามสมการ (ข-25)

$$\frac{d(I_R)}{dV_{\text{mod}}} \approx \frac{\beta \left(\frac{8}{\beta} I_0 \right)}{\sqrt{\frac{8}{\beta} I_0}} \cdot \frac{d(\Delta V_{GS})}{dV_{\text{mod}}} = \frac{\sqrt{2\beta I_0}}{4} \frac{d(\Delta V_{GS})}{dV_{\text{mod}}} \quad (\text{ข-25})$$

เมื่อให้ V_{G1}, V_{G2} แทนแรงดันเกทของทรานซิสเตอร์ M1, M2 และ V_{S1}, V_{S2} แทนแรงดันซอร์สของทรานซิสเตอร์ M1, M2 ค่าผลต่างแรงดันเกท-ซอร์ส ΔV_{GS} จะเขียนได้เป็น

$$\Delta V_{GS} = (V_{G1} - V_{S1}) - (V_{G2} - V_{S2}) = (V_{G1} - V_{G2}) - (V_{S1} - V_{S2}) \quad (\text{ข-26})$$

$$\Delta V_{GS} = V_{\text{mod}} - RI_R \quad (\text{ข-27})$$

ดังนั้น

$$\frac{d(\Delta V_{GS})}{dV_{\text{mod}}} = 1 - R \frac{d(I_R)}{dV_{\text{mod}}} \quad (\text{ข-28})$$

แทนค่าในสมการ (ข-25)

$$\frac{d(I_R)}{dV_{\text{mod}}} = \frac{\sqrt{2\beta I_0}}{2} \left(1 - R \frac{d(I_R)}{dV_{\text{mod}}} \right) \quad (\text{ข-29})$$

$$\frac{d(I_R)}{dV_{\text{mod}}} = \frac{\sqrt{2\beta I_0}}{2 + \sqrt{2\beta I_0} R} \quad (\text{ข-30})$$

เมื่อ $\sqrt{2\beta I_0} \gg 2$ สมการ (ข-30) จะประมาณได้เป็น

$$\frac{d(I_R)}{dV_{\text{mod}}} \approx \frac{1}{R} \quad (\text{ข-31})$$

นั่นคือ

$$I_1 = I_0 + I_R \approx I_0 + \frac{V_{\text{mod}}}{R} \quad (\text{ข-32})$$

ภาคผนวก ก.

โมเดลกระบวนการผลิต TSMC 0.25 ไมโครเมตร

MOSIS PARAMETRIC TEST RESULTS

RUN: N94S

VENDOR: TSMC

TECHNOLOGY: SCN025

FEATURE SIZE: 0.25 microns

INTRODUCTION: This report contains the lot average results obtained by MOSIS from measurements of MOSIS test structures on each wafer of this fabrication lot. SPICE parameters obtained from similar measurements on a selected wafer are also attached.

COMMENTS: TSMC 025SPPM.

TRANSISTOR PARAMETERS	W/L	N-CHANNEL	P-CHANNEL	UNITS
MINIMUM	0.36/0.24			
Vth		0.56	-0.51	Volts
SHORT	20/0.24			
Idss		547	-262	uA/um
Vth		0.59	-0.54	Volts
Vpt		7.6	-5.7	Volts
WIDE	20/0.24			
Ids0		6.2	-3.7	pA/um
LARGE	20/20			
Vth		0.51	-0.57	Volts
Vjbkd		6.1	-7.0	Volts
Ijlk		-29.3	-6.5	pA
Gamma		0.39	0.52	V ^{0.5}
K' (Uo*Cox/2)		108.6	-26.5	uA/V ²

COMMENTS: Poly bias varies with design technology. To account for mask and etch bias use the appropriate value for the parameter XL in your SPICE model card.

Design Technology	XL
SCN5M_DEEP (lambda=0.12)	0.03
thick oxide, NMOS	0.02
thick oxide, PMOS	-0.03
TSMC25	0.03
thick oxide, NMOS	0.03
thick oxide, PMOS	0.03
SCN3M_SUBM (lambda=0.15)	-0.03
thick oxide, NMOS	0.02
thick oxide, PMOS	-0.03

FOX TRANSISTORS	GATE	N+ACTIVE	P+ACTIVE	UNITS
Vth	Poly	>15.0	<-15.0	Volts

PROCESS PARAMETERS	N+ACTV	P+ACTV	POLY	MTL1	MTL2	MTL3	MTL4	UNITS
Sheet Resistance	4.7	3.5	4.2	0.06	0.08	0.08	0.08	ohms/sq
Width Variation	0.05	0.13	0.10	-0.19	-0.00	-0.04	-0.07	microns

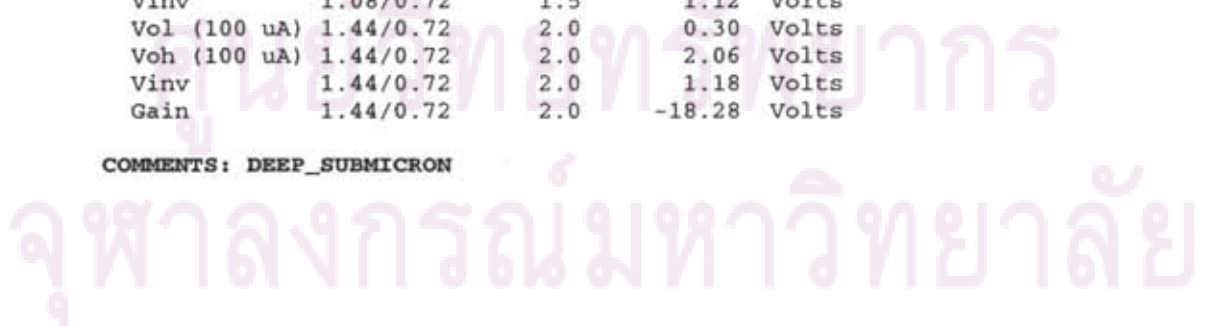
(measured - drawn)						
Contact Resistance	6.7	5.7	5.7	2.02	4.07	5.79
ohms						
Gate Oxide Thickness						58
angstrom						

PROCESS PARAMETERS	MTL5	N_WELL	UNITS
Sheet Resistance	0.03	1191	ohms/sq
Width Variation (measured - drawn)	0.04		microns
Contact Resistance	8.13		ohms

CAPACITANCE PARAMETERS	N+ACTV	P+ACTV	POLY	MTL1	MTL2	MTL3	MTL4	MTL5	N_WELL
Area (substrate) aF/um^2	1872	1877	97	38	19	13	8	8	62
Area (N+active) aF/um^2			5912		50	20	14	11	9
Area (P+active) aF/um^2									5691
Area (poly) aF/um^2					63	17	10	7	6
Area (metall1) aF/um^2						37	15	9	7
Area (metal2) aF/um^2							38	15	9
Area (metal3) aF/um^2								38	15
Area (metal4) aF/um^2									37
Fringe (substrate) aF/um	440	352			23	60	56	42	24
Fringe (poly) aF/um					70	42	30	24	21
Fringe (metall1) aF/um						52	36	29	24
Fringe (metal2) aF/um							49	36	29
Fringe (metal3) aF/um								52	38
Fringe (metal4) aF/um									65
Overlap (N+active) aF/um									627
Overlap (P+active) aF/um									559

CIRCUIT PARAMETERS		K		UNITS
Inverters				
Vinv		1.0	1.03	Volts
Vinv	1.08/0.72	1.5	1.12	Volts
Vol (100 uA)	1.44/0.72	2.0	0.30	Volts
Voh (100 uA)	1.44/0.72	2.0	2.06	Volts
Vinv	1.44/0.72	2.0	1.18	Volts
Gain	1.44/0.72	2.0	-18.28	Volts

COMMENTS: DEEP_SUBMICRON



ภาคผนวก ง.

บทความที่ได้รับการพิจารณาตอบรับใน
การประชุมวิชาการทางวิศวกรรมไฟฟ้า ครั้งที่ 30

การออกแบบวงจรกำเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์คงที่
A Design of a Spread Spectrum Clock Generator with Constant Spread Percentage

พีรจักร สุกภัทร

ภาควิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ อุทยานรังสรรค์นวัตกรรมอวกาศ
ถนนพหลโยธิน แขวงวังทองหลาง เขตปทุมวัน กรุงเทพมหานคร 10310
โทร 0-2218-6488 โทรสาร 0-2218-6488 E-mail: pejnnp@hotmail.com

บทคัดย่อ

ในการทำงานร่วมกันของอุปกรณ์อิเล็กทรอนิกส์ต่างๆ มักจะเกิดปัญหาการรบกวนกันของสัญญาณ ที่เรียกว่า EMI (electromagnetic interference) และผลของEMIจะมากขึ้นตามความถี่ ปัญหาดังกล่าวจึงนับว่าเป็นปัญหาที่มีความสำคัญ โดยเฉพาะอย่างยิ่งในปัจจุบันที่วงจรอิเล็กทรอนิกส์ทำงานที่ความถี่สูง ซึ่งวิธีการหนึ่งที่สามารถลดผลของการรบกวนของสัญญาณได้ก็คือการกระจายความถี่ของสัญญาณ โดยการใช้สัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ (spread spectrum clock) ซึ่งสามารถลดผลกระทบของการรบกวนสัญญาณได้อย่างมีประสิทธิภาพ ในบทความนี้จะเสนอการออกแบบวงจรกำเนิดสัญญาณนาฬิกาที่มีการแผ่กระจายความถี่ด้วยเปอร์เซ็นต์การแผ่กระจายความถี่ที่คงที่ ไม่ขึ้นกับความถี่ใช้งาน เพื่อให้ได้อัตราการลดทอนที่คงที่

คำสำคัญ: วงจรกำเนิดสัญญาณนาฬิกา, การรบกวนกันทางแม่เหล็กไฟฟ้าของสัญญาณ, การแผ่กระจายความถี่, เปอร์เซ็นต์การแผ่กระจายความถี่คงที่

Abstract

Electronic devices operate together usually suffer from electromagnetic interference (EMI) problem. The EMI effects more as the operating frequencies are higher. Therefore, this is considered to be an important problem, especially in high speed operation nowadays. One method to reduce EMI is via spreading out the frequency of the signal by using a spread spectrum clock generator which can bring about the EMI reduction effectively. This paper presents a design of a spread spectrum clock generator which has a constant spread percentage, not depend on the frequency of operation, to achieve a constant EMI reduction.

Keywords: Clock Generator, Electromagnetic Interference (EMI), Spread Spectrum, Constant Spread Percentage

1. บทนำ

สัญญาณนาฬิกาที่ถูกรบกวนอิเล็กทรอนิกส์ที่ทำงานร่วมกันจะก่อให้เกิดการรบกวนกันของสัญญาณ (EMI) และเนื่องจากพลังงานของสัญญาณสูงขึ้นตามความถี่ ผลของการรบกวนจึงมากขึ้นตาม และสำหรับสัญญาณนาฬิกาทั่วไปที่มีความถี่คงที่ พลังงานที่แผ่ออกมาจะรวมตัวกันอยู่ที่ความถี่เดียว ทำให้พลังงานที่ตามนั้นมีค่าสูงมาก วิธีการหนึ่งที่สามารถลดทอนผลของการรบกวนได้ ก็คือการใช้สัญญาณนาฬิกาที่มีความถี่แบบแผ่กระจาย ซึ่งพลังงานของสัญญาณที่แผ่ออกมาจะกระจายออกไปรอบๆ ทำให้ค่ากำลังสูงสุดต่ำลง [1]

แนวทางการกระจายความถี่ของสัญญาณนาฬิกา มี 2 แนวทาง คือ การมอดูเลตความถี่ (FSM) [2-4] และ การมอดูเลตเฟส (FSO) [5] วงจรที่ใช้โครงสร้างเฟสล็อกถูกใช้ใช้การมอดูเลตความถี่ ซึ่งทำได้โดยการมอดูเลตอัตราส่วนของวงจรความถี่ [4] หรือการมอดูเลตสัญญาณความถี่ของออสซิลเลเตอร์ปรับความถี่ได้ในเฟสล็อกโดยตรง [2-3] บทความนี้จะใช้วิธีมอดูเลตความถี่สัญญาณควบคุมของออสซิลเลเตอร์ในวงจรเฟสล็อกโดยตรง เช่นเดียวกับ [2-3] แต่ใน [2] ใช้สัญญาณนาฬิกาจากออสซิลเลเตอร์ภายในวงจร ไม่สามารถปรับความถี่ได้ ใน [3] ใช้สัญญาณนาฬิกาที่นำเข้ามาจากภายนอก จึงเปลี่ยนความถี่ได้สามคือการและเปอร์เซ็นต์การแผ่กระจายคงที่ ไม่ขึ้นกับความถี่สัญญาณนาฬิกาที่นำเข้ามา แต่ต้องใช้เฟสล็อก 2 วงจร ซึ่งต้องมีการเข้าจังหวะกันอย่างถูกต้อง แต่สำหรับโครงสร้างในบทความนี้อาศัยการสร้างสัญญาณมอดูเลตที่มีขนาดแปรผันตามขนาดของสัญญาณควบคุมความถี่หลัก เพื่อให้เปอร์เซ็นต์การกระจายความถี่มีค่าคงที่ โดยไม่ต้องมีการเข้าจังหวะกัน

2. โครงสร้างของวงจร

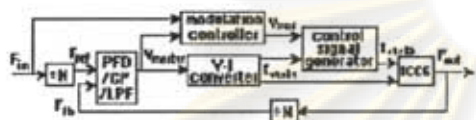
โครงสร้างของวงจรแสดงดังรูปที่ 1 สัญญาณนาฬิกาที่นำออกมา (F_{out}) ของวงจรจะถูกหารความถี่ N เท่า และเปรียบเทียบกับเฟสและความถี่สัญญาณจากแหล่งความถี่จากสัญญาณเข้า (F_{in}) N เท่าเช่นกัน เพื่อให้ความถี่สัญญาณออกเปลี่ยนแปลงตามสัญญาณมอดูเลต ในขณะที่ความถี่สัญญาณคงที่เท่ากับสัญญาณนาฬิกาที่นำเข้ามา กระแสควบคุมความถี่ของวงจรมีสัญญาณนาฬิกาปรับความถี่ด้วยกระแส

EL15

(ICCG) มาจาก 2 ส่วน คือ I_{ctrl1} และ I_{ctrl2} หัวอิตร้าส่วน n1 และ n2 ตามลำดับ

$$I_{ctrl} = n_1 I_{ctrl1} + n_2 I_{ctrl2} \quad (3)$$

I_{ctrl1} ได้จากวงจรแปลงแรงดัน-กระแส (V-I converter) และ I_{ctrl2} จากวงจรสร้างสัญญาณควบคุม (control signal generator) ซึ่งเป็นผลรวมของ I_{ctrl1} กับกระแสที่เกิดจากแรงดัน V_{mod} ซึ่งมาจาก ส่วนควบคุมการสร้างสัญญาณมอดูเลต (modulation controller) โดย V_{mod} มีขนาดเป็นสัดส่วนกับกับแรงดัน V_{master}



รูปที่ 1 แผนภาพโครงสร้างของวงจร

3. รายละเอียดของวงจร

ในบทความนี้จะกล่าวถึงการทำงานของวงจรในส่วนที่ทำหน้าที่ควบคุมกระแสกระแสจากแรงดันของสัญญาณไปให้อิตร้าการเรกเทรออกลงที่ ซึ่งประกอบด้วยวงจรสร้างสัญญาณควบคุมความถี่ และส่วนควบคุมการสร้างสัญญาณมอดูเลต

3.1 วงจรสร้างสัญญาณควบคุมความถี่

แผนภาพวงจรสร้างสัญญาณควบคุมความถี่สัญญาณนาฬิกา แสดงดังรูปที่ 2 กระแสในแอซของวงจรมีค่าเป็น k_1 เท่าของ I_{ctrl1} ที่ได้จากวงจรแปลงแรงดัน-กระแส ในรูปที่ 3 ซึ่งมีค่าตามสมการที่ (2) (7)

$$I_{ctrl1} = \frac{V_{master}}{R_{YK}} \quad (2)$$

กระแสออกของวงจร (I_{ctrl2}) ก็เป็นผลรวมของ I_{ctrl1} และ กระแสที่จากสัญญาณมอดูเลต (ΔI) ซึ่งจากสมการ (2) จะได้ว่า

$$I_{ctrl2} = k_1 I_{ctrl1} + \Delta I = \frac{k_1 V_{master}}{R_{YK}} + \frac{V_{mod}}{R_{mod}} \quad (3)$$

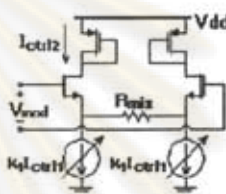
3.2 ส่วนควบคุมการสร้างสัญญาณมอดูเลต

ทำหน้าที่สร้างสัญญาณมอดูเลตรูปคลื่นสามเหลี่ยม V_{mod} ที่ ขนาดเป็นสัดส่วนกับที่ด้วยแรงดันควบคุมความถี่ V_{master}

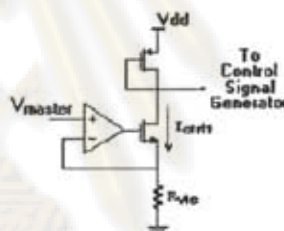
ประกอบด้วยสองส่วน คือ วงจรสร้างกระแสควบคุมการมอดูเลต (current controller) และวงจรสร้างสัญญาณมอดูเลต (modulation signal generator) ดังรูปที่ 4 กระแสออก I_{CC} จากวงจรสร้างกระแส มี ขนาดขึ้นกับแรงดัน V_{master} และใช้เป็นสัญญาณเข้าของวงจรสร้างสัญญาณมอดูเลต สัญญาณนาฬิกาที่ใช้ในวงจรสร้างกระแส ความถี่ f_{cc} และในวงจรสร้างสัญญาณมอดูเลตความถี่ f_{mod} ได้จากการหารความถี่ สัญญาณนาฬิกาด้วยค่าหัวอิตร้าส่วน D_1 และ D_2 ตามลำดับ

$$f_{cc} = \frac{f_{in}}{D_1} \quad (4)$$

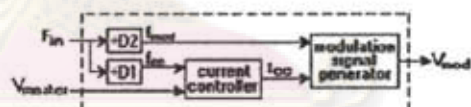
$$f_{mod} = \frac{f_{in}}{D_2} \quad (5)$$



รูปที่ 2 วงจรสร้างสัญญาณควบคุมความถี่สัญญาณนาฬิกา



รูปที่ 3 วงจรแปลงแรงดัน-กระแส



รูปที่ 4 แผนภาพส่วนควบคุมการสร้างสัญญาณมอดูเลต

3.2.1 วงจรสร้างกระแสควบคุมการมอดูเลต

วงจรถ่ายสร้างกระแสควบคุมการมอดูเลตคือโครงสร้างของวงจรแปลงแรงดัน-กระแสดังรูปที่ 3 ที่ใช้ตัวเก็บประจุลดต้นสวิดซ์ S1 และ S2 ซึ่งควบคุมด้วยสัญญาณนาฬิกาความถี่ f_{CC} แทนหัวอิตร้าส่วน

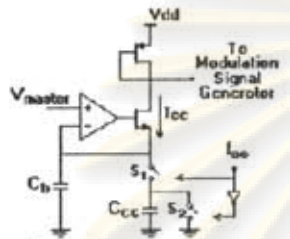
ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ดังรูปที่ 5 ขนาดของความต้านทานรวมของตัวเก็บประจุดังกล่าวจะมีค่าตามสมการ (6) [8]

$$R_{eq} = \frac{1}{f_{cc} C_{CC}} \quad (6)$$

จาก (3) และ (5) กระแสออกของวงจร (I_{CC}) มีค่าเป็น

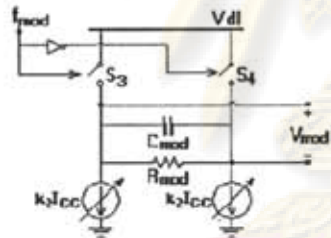
$$I_{CC} = \frac{f_{in} C_{CC} V_{max}}{D_1} \quad (7)$$



รูปที่ 5 วงจรสร้างกระแสควบคุมการมอดูเลต

3.2.2 วงจรสร้างสัญญาณมอดูเลต

วงจรที่ใช้มีลักษณะดังรูปที่ 6 แยกจ่ายกระแสของวงจรมีขนาดเป็น k_2 เท่าของกระแสออกของวงจรสร้างกระแสควบคุม (I_{CC}) และสัญญาณออกของวงจร (V_{mod}) คือแรงดันที่รับตัวเก็บประจุ



รูปที่ 6 วงจรสร้างสัญญาณมอดูเลต

ตัวต้านทาน R_{mod} มีไว้เพื่อลดค่าส่วนประกอบไฟตรงของสัญญาณในกรณีการที่สัญญาณออกของวงจร ออมีที่ R_{mod} มีขนาดใหญ่ที่เทียบกับตัวเก็บประจุ จะสามารถลดกระแสที่ไหลผ่าน R_{mod} ได้ สัญญาณออกจะมีลักษณะเป็นรูปคลื่นสามเหลี่ยม ความถี่เท่ากับความถี่ของสัญญาณนาฬิกา ซึ่งปกติมีค่าที่ 53 และ 54 (f_{mod}) ตามรูปที่ 7



รูปที่ 7 สัญญาณออกของวงจรสร้างสัญญาณมอดูเลต ขนาดสูงๆของการเปลี่ยนแอมพลิจูดที่ค่าตามสมการ

$$\Delta V_{mod} = \frac{1}{2} \frac{k_2 I_{CC}}{C_{mod}} \frac{T_{mod}}{2} = \frac{1}{4} \frac{k_2 I_{CC}}{C_{mod}} \frac{1}{f_{mod}} \quad (8)$$

แทนค่าสมการ (5) และ (7) จะได้

$$\Delta V_{mod} = \frac{k_2 D_2 C_{CC} V_{max}}{4 D_1 C_{mod}} \quad (9)$$

4. อัตราการมอดูเลตความถี่ของวงจร

อัตราการมอดูเลต (δ) ของสัญญาณ คืออัตราส่วนระหว่างการเปลี่ยนแปลงความถี่สูงสุด (Δf) ต่อความถี่หลัก (f_{max})

$$\delta = \frac{\Delta f}{f_{max}} \quad (10)$$

หากรวมค่ามอดูเลตสัญญาณที่การปรับความถี่ด้วยกระแสที่ใช้มีความเป็นเชิงเส้นสูง จะได้ว่า

$$\delta = \frac{\Delta I_{mod}}{I_{cc1}} = \frac{\Delta I_{mod}}{n_1 I_{cc1} + n_2 I_{cc2}} \quad (11)$$

จากสมการ (2), (3) และ (9) จะ ได้

$$\delta = \frac{n_2}{n_1 + k_1 n_2} \frac{\Delta V_{mod} / R_{mod}}{V_{max} / R_{vcc}} = \frac{k_2 n_2}{4(n_1 + k_1 n_2)} \frac{D_2 C_{CC} R_{vcc}}{D_1 C_{mod} R_{mod}} \quad (12)$$

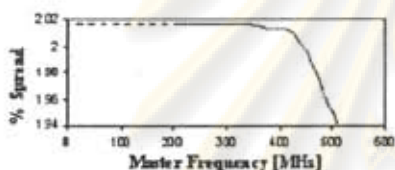
นั่นคือเปอร์เซ็นต์การมอดูเลตความถี่ของสัญญาณนาฬิกา มีค่าคงที่ไม่ขึ้นกับความถี่หลัก และความสัมพันธ์การมอดูเลตแปรผันตามความถี่หลักของสัญญาณ ตามสมการที่ (5)

5. ผลการทดลอง

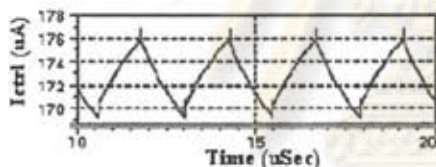
วงจรที่แสดงการทำการวนคือวงจรบรรณการมอดิ TSMC 0.25 ไมโครเมตร หัวโปรแกรม H-Spike โดยใช้ $V_{dd}=3V$, $V_{DD}=1.6V$ และพารามิเตอร์ต่างๆของวงจรดังตารางที่ 1 ช่วงความถี่การทำงานของออสซิลเลเตอร์ 200 MHz ถึง 530 MHz รูปที่ 8 แสดงค่าเปอร์เซ็นต์การมอดูเลชันจากการจำลองผลที่ความถี่ต่างๆ ความคลาดเคลื่อนที่เกิดขึ้นเป็นผลจากความไม่อุดมคติของส่วนประกอบต่างๆของวงจร และความไม่เชิงเส้นของออสซิลเลเตอร์ที่ใช้ รูปคลื่นสัญญาณควบคุมความถี่ของวงจร (I_{ctrl}) และสเปกตรัมสัญญาณออกเทียบกับสัญญาณนาฬิกาต้นสวิตซ์ที่ความถี่ 420 MHz แสดงดังรูปที่ 9 และ 10 ตามลำดับ ขนาดออกสูงสุดของสเปกตรัมลดลง 9.91 dB

ตารางที่ 1 พารามิเตอร์ของวงจรที่ใช้ในการจำลองการทำงาน

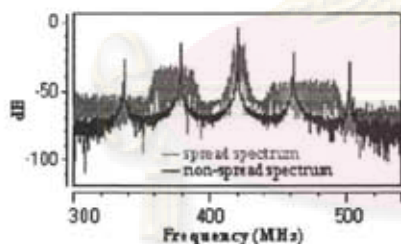
Rvix [k Ω]	Rmix [k Ω]	Ccc [pF]	Cmod [pF]	D2 /D1	k1	k2	n1	n2
80	40	0.2	2	32	0.75	2.5	0.167	3



รูปที่ 8 เปอร์เซนต์การมอดูเลชันที่ความถี่ต่างๆ



รูปที่ 9 ผลการจำลองสเปกตรัมควบคุมที่ความถี่ 420 MHz



รูปที่ 10 ผลการจำลองสเปกตรัมของสัญญาณที่มีการกระจายความถี่เทียบกับสัญญาณนาฬิกาปกติที่ความถี่ 420 MHz

6. สรุป

บทความนี้ได้เสนอแนวทางการออกแบบวงจรกำเนิดสัญญาณนาฬิกาซึ่งมีการมอดูเลชันของความถี่ด้วยเปอร์เซ็นต์คงที่ โดยการใช้สัญญาณมอดูเลชันรูปคลื่นสามเหลี่ยม ที่มีขนาดสูงสุดแปรผันตามความถี่หลัก และแสดงผลการจำลองสัญญาณควบคุมความถี่ของวงจรที่ภาคโมดิการมอดิ TSMC 0.25 ไมโครเมตร พบที่ได้มีอัตราส่วนขนาดสูงสุดต่อค่าเฉลี่ยค่อนข้างคงที่ ประมาณ 2% จากการจำลอง และขนาดออกสูงสุดของสเปกตรัมสัญญาณนาฬิกาทดสอบมากกว่า 9 dB เทียบกับสัญญาณนาฬิกาปกติ

7. เอกสารอ้างอิง

- [1] K. B. Hardin, J. Fessler, D. Bush, "Spread Spectrum Clock Generation for the Reduction of Radiated Emissions", Proc. IEEE Int. Symp., Electromagnetic Compatibility, 1994, pp. 227-231.
- [2] Hung-Sung Li, Yu-Chi Cheng, Deepraj Puar, "Dual-Loop Spread-Spectrum Clock Generator", IEEE Int. Solid-State Circuits Conf., 1999, pp. 184-185
- [3] Huang-Hui Chang, I-Hui Hsu, and Shen-Iuan Liu, "A Spread-Spectrum Clock Generator With Triangular Modulation," IEEE Journal of Solid-State Circuits, Vol.38, April 2003
- [4] J. Y. Michel and C. Neron, "A frequency modulated PLL for EMI reduction in embedded application," Proc. IEEE Int. ASIC/SOC Conf., 1999, pp. 362-365.
- [5] Jonghoon Kim, Dong Gun Kam, Jongho Kim, "Spread Spectrum Clock Generator with Delay Cell Array to Reduce the EMI from a High-Speed Digital System", IEEE Int. Symp., Electromagnetic Compatibility, Vol.3, Aug. 2004, pp. 820 - 825
- [6] Yongsam Moon, Deog-Kyoon Jeong, Gyudoong Kim, "Clock Dithering for Electronic Compliance using Spread Spectrum Phase Modulation", IEEE Int. Solid-State Circuits Conf. 1999, pp. 186-187.
- [7] Behzad Razavi, "Design of Integrated Circuits for Optical Communication", McGraw-Hill, International Edition, 2003.
- [8] William R. Greis, "Applications of Switched-Capacitor Circuits in Active Filter and Instrumentation Amplifiers", Technology Interface, Vol.3, No.3, 1999



พิชิต ภาสุภัทร สำเร็จการศึกษาจากคณะวิศวกรรมศาสตร์ ปี 2549 ปัจจุบันกำลังศึกษาในระดับปริญญาโท สาขาวิศวกรรมศาสตร์ ไฟฟ้า จีอีกรอนิกส์ จุฬาลงกรณ์มหาวิทยาลัย สนใจด้านการออกแบบวงจรรวม (IC)

ศูนย์วิทยุโทรพักร
จุฬาลงกรณ์มหาวิทยาลัย

ประวัติผู้เขียนวิทยานิพนธ์

นางสาวพีรจิตร ภาสุภัทร เกิดเมื่อวันที่ 11 ตุลาคม พ.ศ.2527 ที่จังหวัดกรุงเทพมหานคร
สำเร็จการศึกษาระดับปริญญาวิศวกรรมศาสตรบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า จากคณะ
วิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัยในปีการศึกษา 2548 และเข้าศึกษาต่อในหลักสูตร
วิศวกรรมศาสตรมหาบัณฑิต สาขาวิชาวิศวกรรมไฟฟ้า แขนงวิชาการออกแบบและประยุกต์วงจร
รวม ที่คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย ในปีการศึกษา 2549



ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย