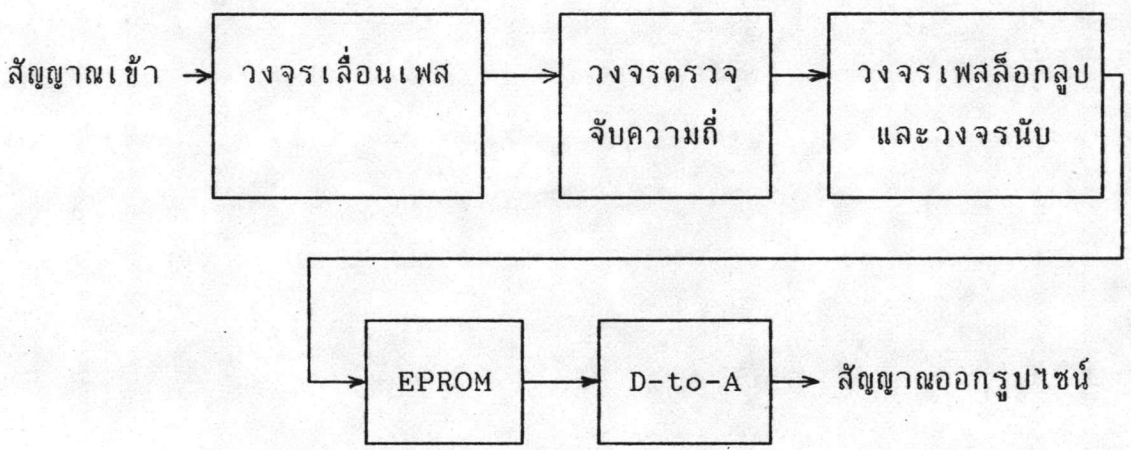
# บทที่ 5

## วงจรกำเนิดคลื่นรูปไซน์

วงจรกำเนิดสัญญาณไซน์ จะทำหน้าที่กำเนิดสัญญาณไซน์ให้กับวงจรอินเวอร์เตอร์เพื่อสร้างแรงดันขาออกของ UPS โดยที่สัญญาณไซน์นี้มีความถี่และเฟสเหมือนกับของแรงดันจากการไฟฟ้าถ้าหากความถี่ของแรงดันอยู่ในช่วง 48 - 52 Hz แต่ถ้าแรงดันจากการไฟฟ้าหายไปหรือมีความถี่ไม่อยู่ในช่วงนี้ วงจรก็จะกำเนิดสัญญาณไซน์ความถี่ 50 Hz ขึ้นเอง




รูปที่ 76 ส่วนต่างๆของวงจรกำเนิดสัญญาณไซน์

หลักการทำงาน

สัญญาณไซน์ซึ่งได้จากการแปลงแรงดันในสายลงมาโดยหม้อแปลง จะผ่านเข้าวงจรเลื่อนเฟส แล้วแปลงเป็นสัญญาณสี่เหลี่ยมซึ่งสามารถปรับเฟสเพื่อให้วงจรอินเวอร์เตอร์สร้างแรงดันออกที่มีเฟสตรงกับไฟฟ้าของการไฟฟ้าได้ (ในกรณีที่ไฟฟ้าของการไฟฟ้าอยู่ในสภาวะปกติ) จากนั้นสัญญาณสี่เหลี่ยมจะถูกตรวจ

ความถี่ว่าอยู่ในช่วงที่ต้องการ (48 - 52 Hz) หรือไม่ โดยวงจรตรวจจับความถี่ (frequency detection)

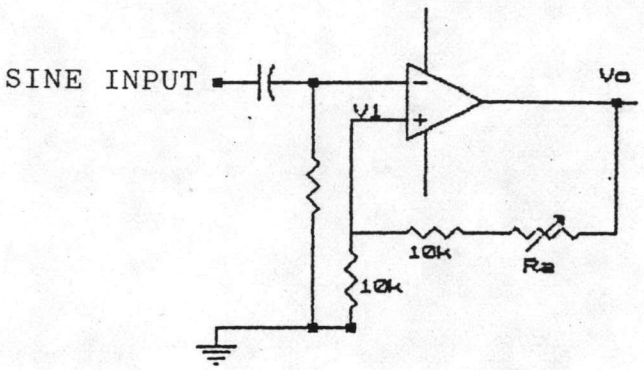
กรณีที่ 1 ความถี่ของสัญญาณอยู่ในช่วง 48 - 52 Hz วงจรตรวจจับความถี่จะให้สัญญาณระดับสูง เพื่อเปิดเกตให้สัญญาณสี่เหลี่ยมผ่านเข้าวงจร phase lock loop (PLL) เพื่อกำเนิดสัญญาณสี่เหลี่ยมที่มีความถี่ $2^9$ เท่าของความถี่สัญญาณขาเข้า สัญญาณนี้ใช้เป็นสัญญาณนาฬิกาของวงจรนับซึ่งหารความถี่ลงมา $2^9$ เท่า ดังนั้นความถี่จะเท่ากับความถี่ของสัญญาณขาเข้า สัญญาณทั้งสอง (สัญญาณขาเข้ากับสัญญาณที่ได้จากการหารความถี่) มีความถี่เท่ากัน แต่เฟสจะต่างกันอยู่ 90 องศา

กรณีที่ 2 ความถี่ของสัญญาณไม่อยู่ในช่วง 48 - 52 Hz วงจรตรวจจับความถี่จะให้สัญญาณระดับต่ำ เพื่อปิดเกต ดังนั้นจะไม่มีสัญญาณเข้า PLL ทำให้ PLL กำเนิดสัญญาณสี่เหลี่ยมที่ความถี่ $50 \times 2^9$ Hz (free running) ไปเป็นสัญญาณนาฬิกาให้กับวงจรนับ และหารความถี่ลงมาเหลือ 50 Hz เพื่อจะเข้า phase comparator ของ PLL ต่อไป

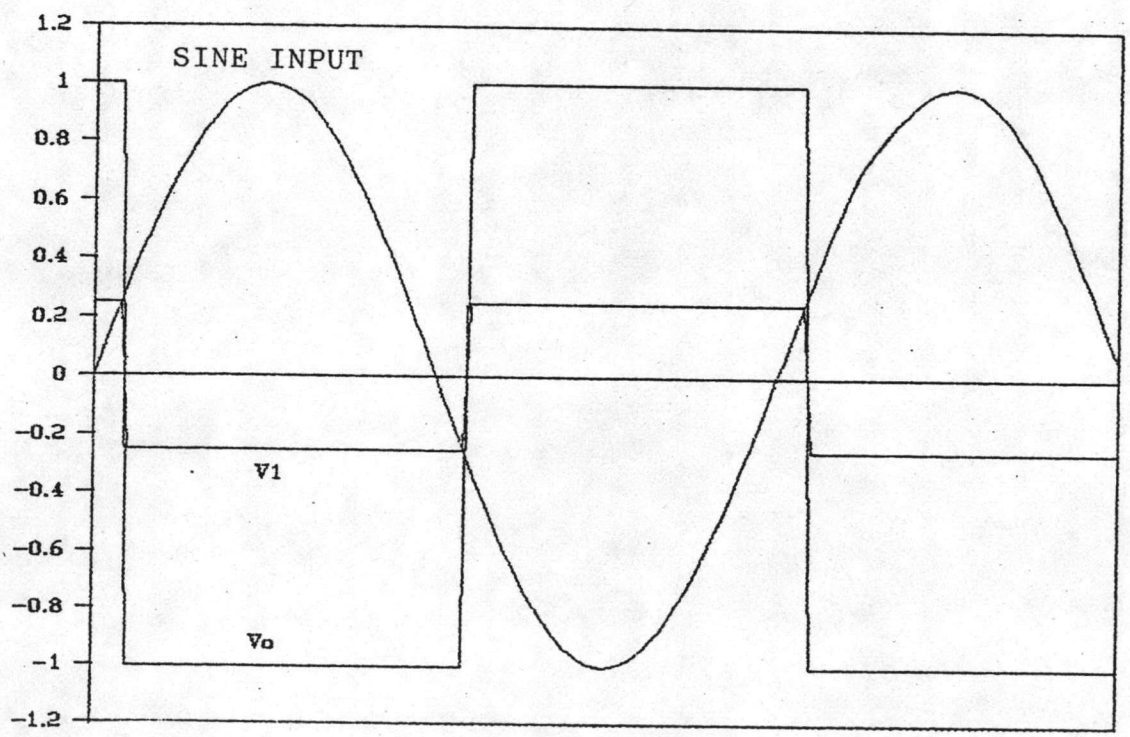
สัญญาณขาออก 9 บิตของวงจรนับ จะถูกนำมาเป็นสัญญาณขาเข้าของ EPROM ซึ่งโปรแกรมฟังก์ชันโคไซน์ (เนื่องจากสัญญาณที่ได้จาก PLL มีเฟสต่างจากสัญญาณขาเข้าอยู่ 90 องศา) สัญญาณขาออกของ EPROM จะถูกเปลี่ยนเป็นสัญญาณแอนะลอก โดย D-to-A Converter (DAC) ซึ่งจะได้สัญญาณไซน์ที่มีความถี่และเฟสตรงกับแรงดันในสาย (กรณีที่ 1) หรือมีความถี่เท่ากับ 50 Hz (กรณีที่ 2)

<u>วงจรเลื่อนเฟส (Phase Shifter)</u>

มีหน้าที่เปลี่ยนสัญญาณไซน์จากแรงดันในสาย เป็นสัญญาณสี่เหลี่ยมและสามารถปรับเฟสให้เหมาะกับอินเวอร์เตอร์




รูปที่ 77 วงจรเลื่อนเฟส




รูปที่ 78 แรงดันส่วนต่างๆของวงจรเลื่อนเฟสในรูปที่ 77

วงจรเลื่อนเฟส(ดูรูปที่ 77)เป็นวงจร Schmitt trigger ธรรมดา ซึ่งใช้การปรับความต้านทาน $R_3$ เพื่อเปลี่ยนค่าแรงดัน $V_1$ ฉะนั้นการเปลี่ยนแปลงระดับของ $V_o$ จะเลื่อนไปตามค่าของแรงดัน $V_1$ ดังรูปที่ 78 นั่นคือเฟสของ $V_o$ เปลี่ยนแปลงไปตามความต้านทาน $R_3$

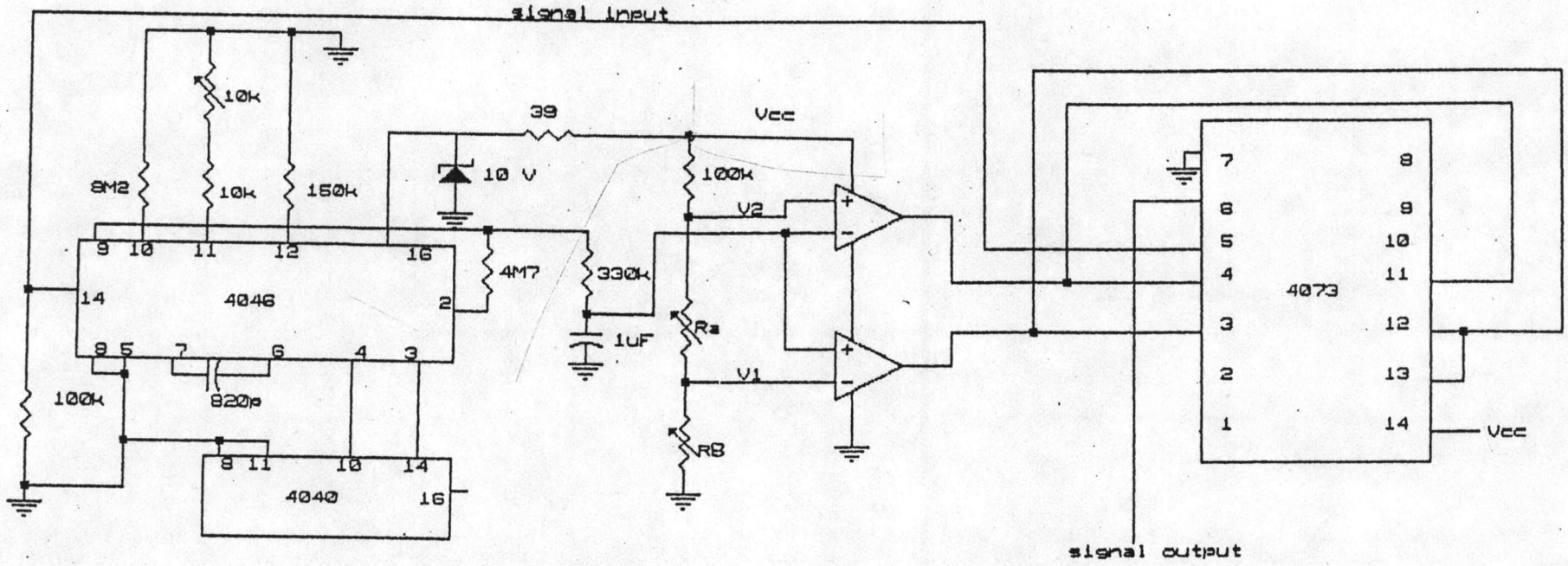
เนื่องจากการปรับเฟสโดย Schmitt trigger สามารถปรับให้เฟสเลื่อนไปทางล้าหลังเท่านั้น จึงต้องใช้วงจรกรองผ่านสูงทำให้เฟสนำหน้าเสียก่อน เป็นมุมประมาณ 10 องศา ทำให้วงจรเลื่อนเฟสสามารถปรับได้ทั้งนำหน้าและล้าหลัง

<u>วงจรตรวจจับความถี่ ( Frequency Detection )</u>

วงจรตรวจจับความถี่(ดูรูปที่ 79) ทำหน้าที่ตรวจจับความถี่ของแรงดันในสาย

- ถ้าหากความถี่ของแรงดันในสาย อยู่ระหว่าง 48 - 52 Hz จะให้สัญญาณระดับสูง เปิดเกต
- ถ้าถ้าหากความถี่ของแรงดันในสายไม่อยู่ในช่วงดังกล่าว หรือไฟฟ้าดับ จะให้สัญญาณระดับต่ำปิดเกต

เมื่อวงจรตรวจจับความถี่เปิดเกต สัญญาณสี่เหลี่ยมของวงจรเลื่อนเฟสจะถูกส่งผ่านเข้าไปในวงจรกำเนิดสัญญาณไซน์ แต่ถ้าเกตปิดวงจรนี้จะไม่ส่งสัญญาณออก




รูปที่ 79 วงจรตรวจจับความถี่

หลักการทำงานเป็นดังนี้ คือเฟสล็อกลูปซึ่งเป็นไอซีเบอร์ 4046 จะกำเนิดสัญญาณสี่เหลี่ยมที่มีความถี่เท่ากับของสัญญาณขาเข้า แต่มีเฟสต่างกัน โดยที่ความต่างเฟสนี้ขึ้นอยู่กับความถี่สัญญาณขาเข้า (16) กล่าวคือ

1. ความถี่สัญญาณขาเข้ามีค่าเท่ากับความถี่ free running ($f_o$) และมีความต่างเฟส ประมาณ 90 องศา

2. ความถี่สัญญาณขาเข้ามีค่าเข้าใกล้ความถี่ต่ำสุดของ lock range ($f_{min}$) ความต่างเฟสจะมีค่าเข้าใกล้ 0 องศา

3. ความถี่สัญญาณขาเข้ามีค่าเข้าใกล้ความถี่สูงสุดของ lock range ($f_{max}$) ความต่างเฟสจะมีค่าเข้าใกล้ 180 องศา

เมื่อนำเอาสัญญาณทั้งสองผ่านเกต exclusive OR ใน IC เบอร์ 4046 จะได้สัญญาณสี่เหลี่ยม (ขา 2) ซึ่งมีช่วง ON - OFF (วัฏจักรงาน)แปรตามเฟสที่เลื่อนไปนั้นเอง ถ้าความถี่สัญญาณขาเข้าเท่ากับค่า free running จะได้วัฏจักรงานประมาณ 0.5 (ความต่างเฟสประมาณ 90 องศา) ถ้าความถี่ของสัญญาณเข้ามากกว่าค่า free running เราจะได้วัฏจักรงานสูงกว่า 0.5 (ความต่างเฟสมากกว่า 90 องศา ) ถ้าความถี่ของสัญญาณขาเข้าน้อยกว่า free running เราจะได้วัฏจักรงานน้อยกว่า 0.5 (ความต่างเฟสน้อยกว่า 90 องศา)

นำสัญญาณขาที่ 2 มาผ่านวงจรกรองชนิดผ่านความถี่ต่ำ (low-pass filter หรือ LPF) เพื่อกรองเป็นแรงดันไฟฟ้ากระแสตรงเข้าขา 9 แรงดันที่ได้นี้จะมีค่าแปรตามวัฏจักรงานของสัญญาณขา 2 นั่นคือ ค่าแรงดันขา 9 จะแปรตามความถี่ของสัญญาณขาเข้าด้วย หากเราตรวจจับแรงดันขา 9 ก็จะทราบอัตราการเลื่อนความถี่

การตรวจจับแรงดันขา 9 สามารถกระทำได้ โดยนำแรงดันขา 9 มามาเข้า comparator 2 ชุด เพื่อเปรียบเทียบกับแรงดัน V1 และ V2 (ค่าแรงดัน V1 เท่ากับแรงดันขา 9 เมื่อความถี่ของสัญญาณขาเข้าเท่ากับความถี่ต่ำ

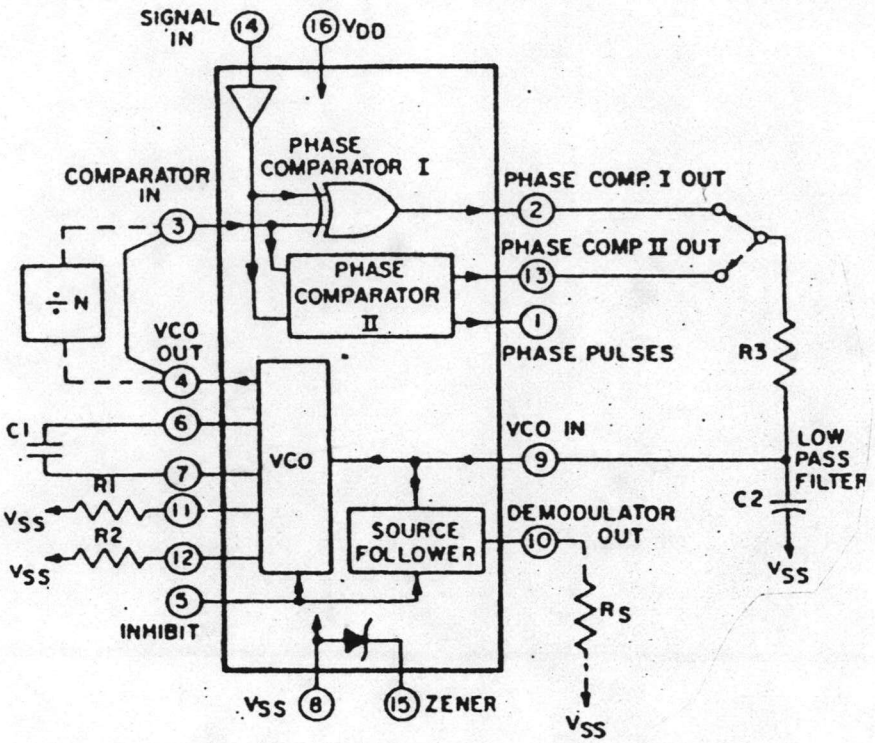
สุดที่ต้องการ และค่าแรงดัน V2 เท่ากับแรงดันขา 9 เมื่อความถี่ของสัญญาณขาเข้าเท่ากับความถี่สูงสุดที่ต้องการ) แล้วนำสัญญาณขาออกของ comparator ทั้งสองมาเข้าเกต AND หมายเลข 4073 ซึ่งเป็นเกต AND ชนิด 3 input ถ้าความถี่อยู่ระหว่าง 48 - 52 Hz จะมีแรงดันระดับสูงเข้าเกต AND 2 ขา ส่วนสัญญาณอีกขาหนึ่งของเกต AND จะมาจากวงจรเลื่อนเฟส ดังนั้นสัญญาณออกจะเหมือนกับสัญญาณที่มาจากวงจรเลื่อนเฟส แต่ถ้าความถี่สูงหรือต่ำกว่านี้ สัญญาณที่ออกจาก comparator ตัวหนึ่งจะมีระดับต่ำ ทำให้สัญญาณออกของเกต AND มีระดับต่ำ

เนื่องจากค่าแรงดันขา 9 ซึ่งเป็นกุญแจสำคัญในการตรวจจับความถี่นั้นขึ้นอยู่กับแรงดัน supply ของเกต exclusive OR ของ IC เบอร์ 4046 ถ้าหากแหล่งจ่ายไฟไม่มีการคงค่าแรงดันที่ดีพอ เมื่อเกิดแรงดันตก จะทำให้ค่าแรงดันขา 9 ที่ได้ผิดพลาด การตรวจจับความถี่ก็จะผิดพลาดด้วย ดังนั้นจึงใช้ไดโอดซีเนอร์ 10 โวลต์ มาคงค่าแรงดันเพื่อจ่ายให้เกต exclusive OR

การปรับช่วงความถี่ที่ต้องการสามารถทำได้โดยการปรับความต้านทาน Ra และ Rb (ดูรูปที่ 79) เพื่อเปลี่ยนค่าแรงดัน V1 และ V2 ตามลำดับ

<u>วงจรเฟสล็อกลูป(PLL)และวงจรนับ</u>

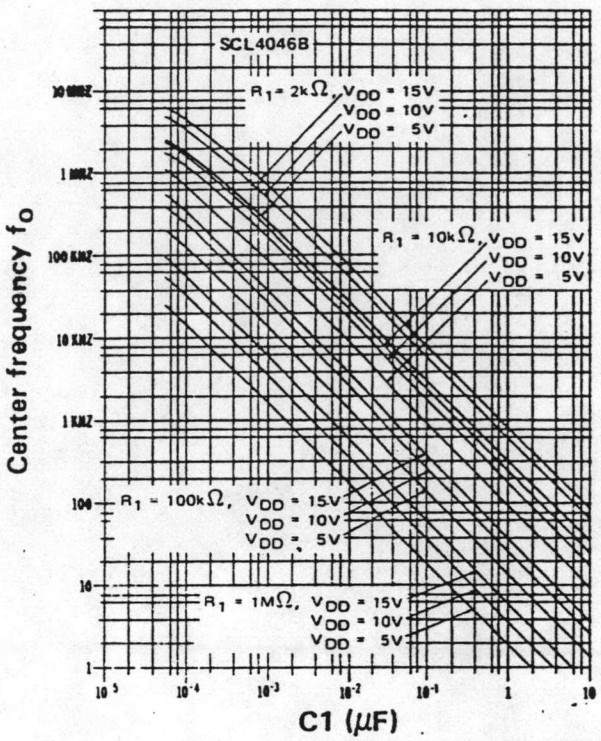
วงจรนี้จะสร้างสัญญาณสี่เหลี่ยมที่มีความถี่เป็น $2^n$ เท่า (โดยที่ n เป็นจำนวนเต็มที่มีค่า 0 ถึง 9) ของความถี่แรงดันขาเข้าในกรณีที่ไฟฟ้าจากการไฟฟ้าอยู่ในสภาพปกติ แต่ถ้าไฟฟ้าจากการไฟฟ้าผิดปกติ วงจรนี้จะสร้างสัญญาณที่มีความถี่เป็น $2^n$ เท่าของความถี่ 50 Hz แทน ส่วนประกอบของวงจรได้แก่ วงจรนับและวงจรเฟสล็อกลูป ดังรูปที่ 80




รูปที่ 80 วงจร PLL หมายเลข 4046

เราเลือกใช้วงจรเฟสล็อกลูป หมายเลข 4046 ซึ่งสามารถปรับแต่งความถี่กลาง (free running frequency, $f_o$) และ lock range ($2f_L$) ได้โดยการเลือกความต้านทาน R1, R2 และตัวเก็บประจุ C1 ที่เหมาะสม

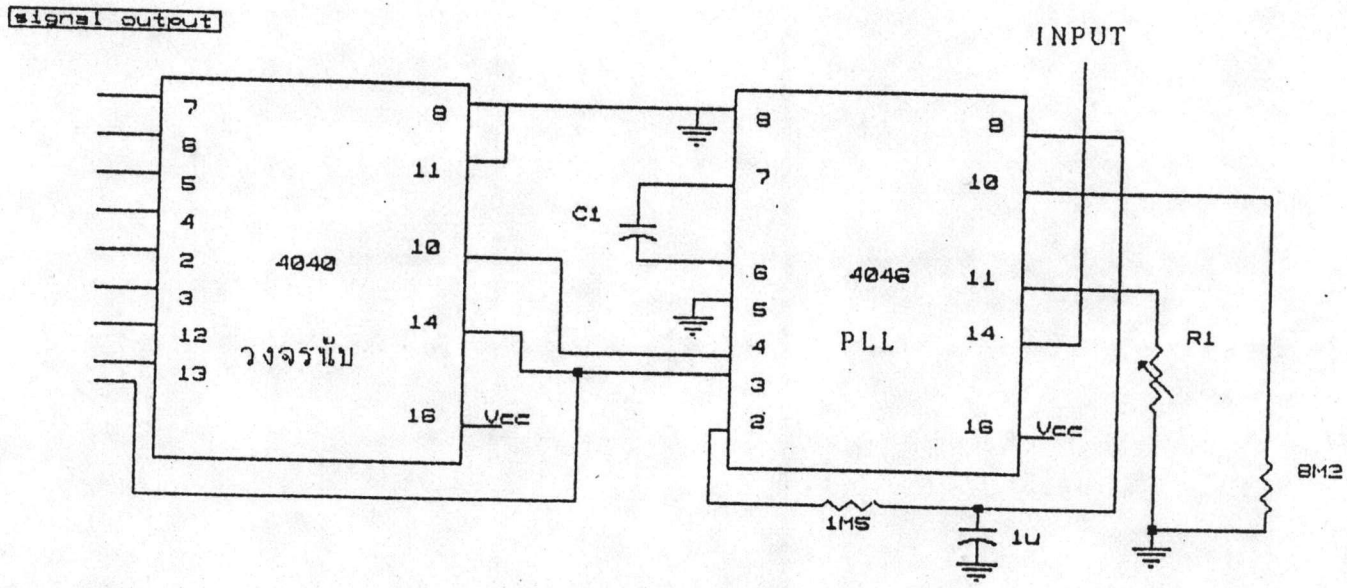
เนื่องจากเฟสระหว่างสัญญาณขาเข้ากับสัญญาณ จากวงจรเปรียบเทียบจะมีค่าเปลี่ยนไปตามความถี่ของสัญญาณขาเข้า ดังนั้นจึงต้องให้ lock range กว้างที่สุด เพื่อว่ามุมเฟสที่ต่างกันจะได้เปลี่ยนไปน้อย ๆ ในช่วงความถี่ที่ต้องการ นั่นคือให้ VCO ไม่มีค่าออฟเซต (R2 = ∞) ส่วนความต้านทาน R1 และตัวเก็บประจุ C1 สามารถเลือกได้จากกราฟรูปที่ 81




รูปที่ 81 กราฟความถี่กลางของวงจร PLL

เนื่องจากเราต้องการความถี่ประมาณ $2^9$ x $f_o$ หรือ 512 x 50 Hz (เพื่อนำไปเข้าวงจรหาร หารลงมาเป็นสัญญาณตามต้องการ) และเลือกค่าตัวเก็บประจุ 1000 pF ทำให้อ่านค่า R1 ที่แรงดัน $V_{DD}$ = 10 V จากกราฟได้ประมาณ 100 kΩ ดังนั้นจะใช้ความต้านทาน 82 kΩ กับความต้านทานปรับค่าได้ 47 kΩ ต่ออนุกรมกันแทนความต้านทาน R1 เพื่อจะเปลี่ยนความถี่ free running ได้ตามต้องการ และเนื่องจากให้ VCO ไม่มี free offset ดังนั้น lock range จะเริ่มจาก 0 ถึง $2f_o$ เสมอ

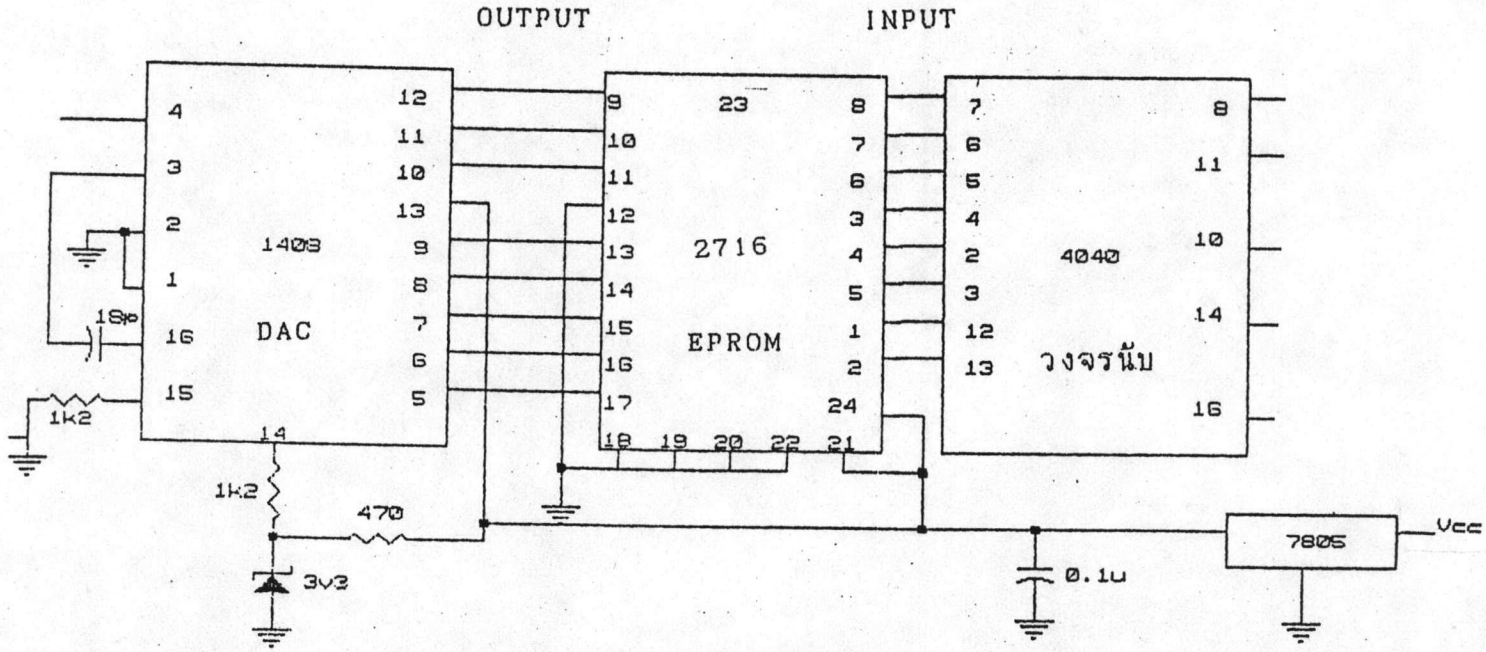
ในรูปที่ 82 PLL หมายเลข 4046 จะรับสัญญาณจากเกต AND ในวงจรตรวจจับความถี่ (รูปที่ 79) และสร้างสัญญาณออกที่มีความถี่ $2^9$ เท่าของสัญญาณเข้าให้กับวงจรนับหมายเลข 4040 วงจรนับจะทำการหารความถี่ลงมาครั้งละ 2 เท่า สัญญาณ 9 บิตที่ได้จากการหารจะถูกส่งต่อไปยัง EPROM




รูปที่ 82 วงจร PLL และวงจรนับ

วงจรแปลงสัญญาณสี่เหลี่ยมเป็นสัญญาณคลื่นรูปไซน์

วงจรนี้ทำหน้าที่รับสัญญาณสี่เหลี่ยมจากวงจรกำเนิดสัญญาณ แล้วมาทำเป็นคลื่นรูปไซน์ โดยใช้หลักการของการเก็บข้อมูลของรูปคลื่นไซน์เป็นระบบเชิง-เลขไว้ในตัว EPROM ก่อน เมื่อ EPROM รับสัญญาณจากวงจรกำเนิดสัญญาณ มันก็จะอ่านข้อมูล และส่งข้อมูลต่อไปยังวงจร D-to-A converter เบอร์ 1408 เพื่อแปลงสัญญาณเชิงเลขให้เป็นสัญญาณไซน์ ดังรูปที่ 83




รูปที่ 83 การต่อวงจรส่วนของ EPROM

การเขียนโปรแกรม EPROM เนื่องจากสัญญาณสี่เหลี่ยมที่ออกจากวงจรเลื่อนเฟสจะมีมุมเฟสที่แตกต่างจากแรงดันในสายประมาณ 180 องศา และ PLL 4046 จะกำเนิดสัญญาณสี่เหลี่ยมที่มีมุมเฟสล้าหลังสัญญาณจากวงจรเลื่อนเฟสประมาณ 90 องศา ดังนั้นจึงต้องโปรแกรม EPROM เป็นฟังก์ชัน cosine จึงจะทำให้สัญญาณไซน์ที่ได้จาก DAC มีเฟสตรงกับแรงดันในสายพอดี

เนื่องจาก D-to-A converter 1408 ซึ่งเป็นแบบ ladder R-2R (17) จะให้สัญญาณออกมีค่าเป็นบวกอย่างเดียว ดังนั้นจึงต้องโปรแกรมเป็นฟังก์ชัน 1 + cosine แล้วค่อยใช้ตัวเก็บประจุตัดแรงดันไฟตรงออก ถึงจะได้สัญญาณ cosine ที่มีค่าทั้งบวกและลบตามต้องการ

EPROM 2716 มีหน่วยความจำ 2k ไบต์ หากใช้หน่วยความจำทั้งหมดจะเป็นการสิ้นเปลืองโดยเปล่าประโยชน์ เราจะใช้เพียง 512 ไบต์ คือ มีรหัสขาเข้าเพียง 9 บิต ฉะนั้นค่าตำแหน่งข้อมูล (X) จะแปรจาก 0 ถึง 511

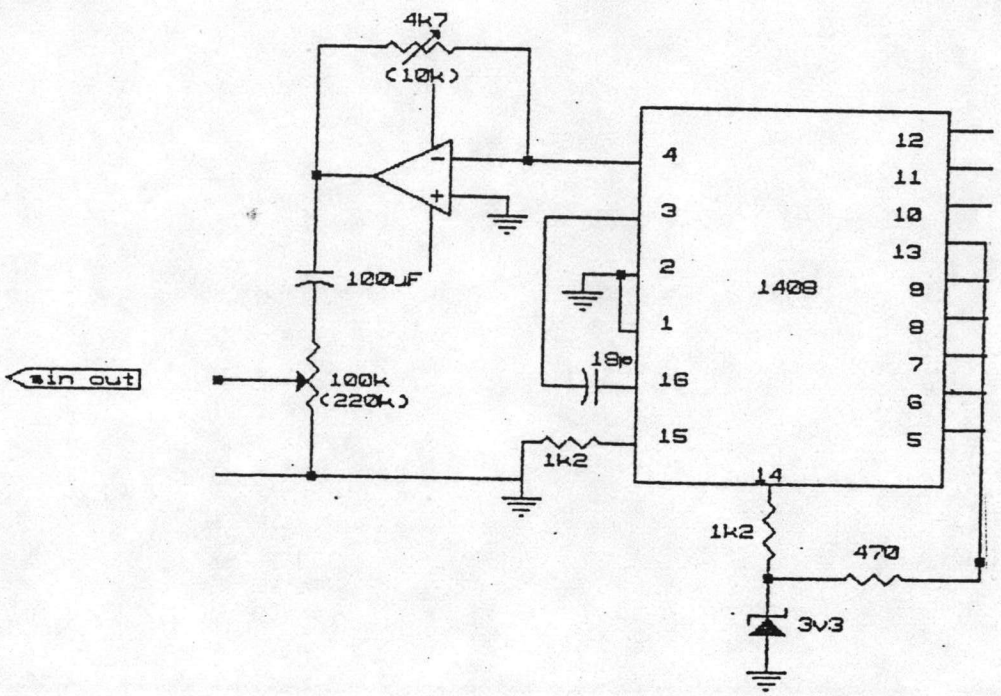
ดังนั้น มุม $\theta = X \times 360/512$

ระหัสขาเข้าของ EPROM 2716 มี 8 บิต ข้อมูล (Y) จะแปรจาก 0 ถึง 255

ดังนั้นค่า $Y = ( 1 + \cos\theta ) \times 255/2$

DAC 1408

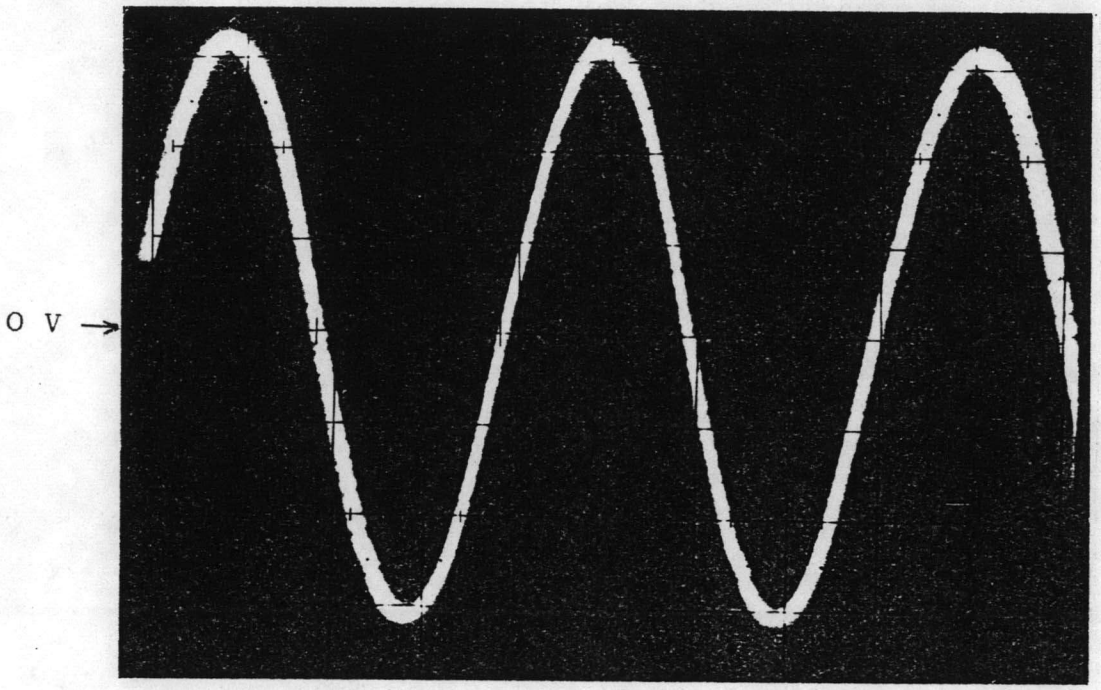
การเปลี่ยนสัญญาณจาก EPROM เป็นสัญญาณแอนะลอก ใช้ DAC 1408 (ดูรูปที่84) เป็นแบบ ladder R - 2R สัญญาณที่ได้จะถูกขยายโดยผ่านออป-แอมป์ เนื่องจาก DAC 1408 จะให้สัญญาณเป็นค่าบวกเท่านั้น จึงจำเป็นที่จะต้องมีตัวเก็บประจุกรองแรงดันไฟตรงออก สัญญาณไซน์ที่ได้จะมีขนาดไม่เกิน 10 Vpp




รูปที่ 84 DAC

ผลการทดสอบ

จากการทดสอบพบว่ารูปคลื่นไซน์ที่สร้างขึ้นมีค่าความเพี้ยนต่ำกว่า 1 % โดยวงจรจะสร้างรูปคลื่นที่มีความถี่และเฟสตรงกับแรงดันด้านเข้าในกรณีที่แรงดันด้านเข้ามีค่าอยู่ระหว่าง 48 ถึง 52 Hz แต่ถ้าความถี่ของแรงดันด้านเข้ามีค่านอกเหนือจากนี้ วงจรจะกำเนิดคลื่นรูปไซน์ความถี่ 50 Hz แทน




รูปที่ 85 คลื่นรูปไซน์ที่สร้างขึ้น
(แรงดัน 0.5 V/cm เวลา 5 ms/cm)