สำนักงานวิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

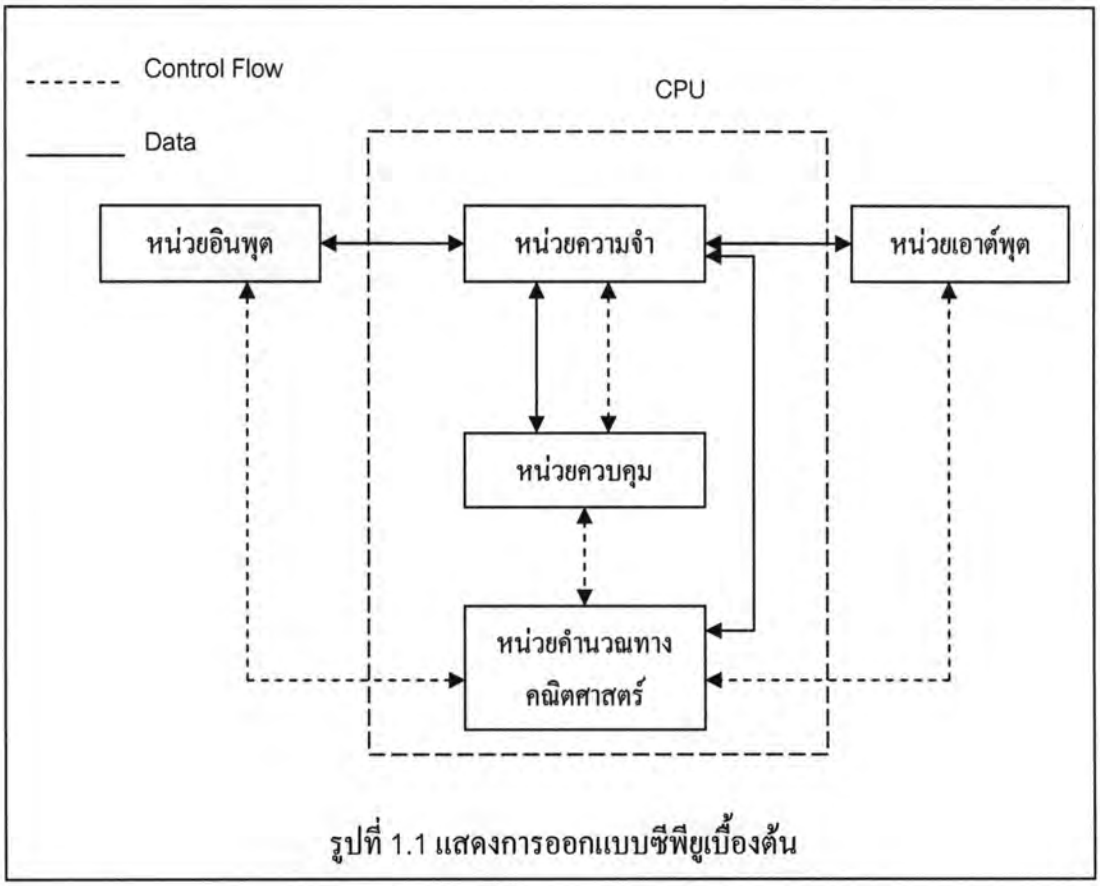
บทที่ 1
บทนำ

ความเป็นมาและความสำคัญของปัญหา

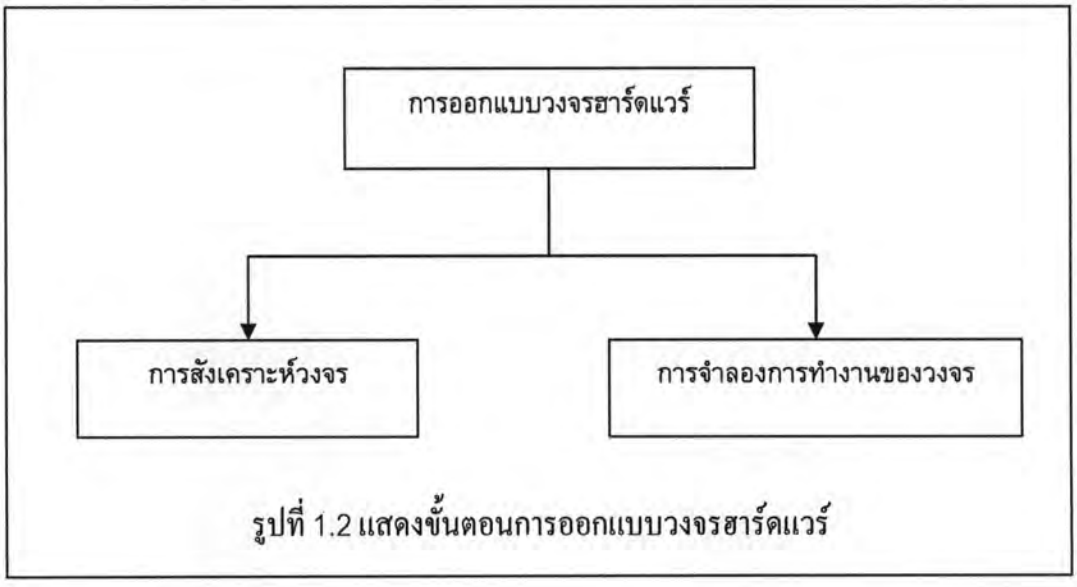
การออกแบบฮาร์ดแวร์ในปัจจุบันมีความยุ่งยากและสลับซับซ้อนมากขึ้น เนื่องจากมีการพัฒนาเทคโนโลยีใหม่ๆ เกิดขึ้นมาอย่างรวดเร็ว ทำให้เกิดความต้องการฮาร์ดแวร์ที่สามารถทำงานได้ซับซ้อนและหลากหลายมากขึ้น ตัวอย่างที่เห็นได้ชัดคืออุปกรณ์ต่างๆ ของคอมพิวเตอร์ บางชนิดมีรุ่นใหม่ออกวางตลาดในระยะเวลาไม่กี่เดือน จึงทำให้มีความจำเป็นที่จะต้องทำให้ขั้นตอนในการผลิตอุปกรณ์ทางฮาร์ดแวร์มีความรวดเร็ว โดยกระบวนการผลิตอุปกรณ์นี้ ประกอบไปด้วยการออกแบบ การจัดสร้าง จนถึงการผลิต ในกระบวนการทั้งหมดนี้ การออกแบบเป็นส่วนที่ประเทศไทยสามารถทำได้ เนื่องจากมีค่าใช้จ่ายต่ำ และมีผู้เชี่ยวชาญมาก

กระบวนการออกแบบฮาร์ดแวร์เป็นกระบวนการที่ละเอียดอ่อนมาก เพราะอุปกรณ์หนึ่งๆ จะประกอบด้วยชิ้นส่วนและอุปกรณ์ต่างๆมากมาย เช่นการออกแบบซีพียูเบื้องต้นประกอบไปด้วยหน่วยความจำ หน่วยควบคุม และหน่วยคำนวณทางคณิตศาสตร์ ดังรูปที่ 1.1 หน่วยคำนวณทางคณิตศาสตร์ของซีพียูเอง ยังประกอบไปด้วยวงจรที่ใช้ในการคำนวณมากมาย เช่นวงจรบวก วงจรคูณ หน่วยประมวลผลและหน่วยควบคุมต่างๆ ของอุปกรณ์เหล่านี้จะสร้างขึ้นจากอุปกรณ์ทางตรรกะพื้นฐานที่เรียกว่าลอจิกเกท (Logic Gate) ซึ่งเป็นอุปกรณ์ที่มีสัญญาณอินพุตตั้งแต่หนึ่งสัญญาณขึ้นไป และสัญญาณเอาต์พุตหนึ่งสัญญาณ แต่ละลอจิกเกทจะแทนการคำนวณทางตรรกศาสตร์ ดังนั้นการสร้างวงจรต่างๆ และการออกแบบฮาร์ดแวร์ จะเกิดจากการรวมกลุ่มของลอจิกเกทนั่นเอง

โดยทั่วไปกระบวนการในการออกแบบวงจรฮาร์ดแวร์นั้น ผู้ใช้จะทำการสร้างวงจรด้วยการวาดแผนภาพการเชื่อมต่อของวงจร แล้วทำการสังเคราะห์วงจรและการจำลองการทำงานของวงจร โดยการสังเคราะห์วงจรนั้น กระทำเพื่อแจกแจงรายการของส่วนประกอบของวงจรและการต่อเชื่อมของส่วนประกอบต่างๆ หรือที่เรียกว่าเน็ตลิสต์ ซึ่งเน็ตลิสต์นี้สามารถนำไปใช้ในการผลิตวงจรฮาร์ดแวร์ได้ทันที (Mano, 2002: 100) ส่วนการจำลองการทำงานของวงจร เป็นการแสดงผลการทำงานของวงจรในรูปแบบต่างๆ เช่นการแสดงผลด้วยกราฟ ซึ่งการจำลองการทำงานนี้จะช่วยตรวจสอบการทำงานของวงจรก่อนนำไปสร้างวงจรจริง และหากเกิดความผิดพลาดในการออกแบบวงจร ก็สามารถกลับไปแก้ไขการออกแบบวงจรได้ ขั้นตอนทั้งหมดดังแสดงได้ในรูปที่ 1.2



รูปที่ 1.1 แสดงการออกแบบซีพียูเบื้องต้น



รูปที่ 1.2 แสดงขั้นตอนการออกแบบวงจรฮาร์ดแวร์

เทคโนโลยีหรือเครื่องมือที่ช่วยในการออกแบบฮาร์ดแวร์ที่เกิดขึ้น มีการพัฒนาขึ้นมาอย่างรวดเร็ว เพื่อช่วยในการออกแบบ และถึงแม้จะมีเครื่องมือช่วยในการออกแบบฮาร์ดแวร์ต่างๆ มากมาย แต่พื้นฐานการออกแบบฮาร์ดแวร์ในปัจจุบัน ยังคงจำเป็นต้องใช้วิธีดั้งเดิมคือการใช้ทฤษฎีของพีชคณิตแบบบูลีน ในการออกแบบ มีการใช้เกท หลากหลายประเภทและหลากหลายรูปแบบมาก เช่นการใช้ภาษาวีเอชดีแอล (Very high speed integrated circuit Hardware Description Language, VHDL) หรือภาษาเวอริล็อก (Verilog) ที่มีการแบ่งประเภทของเกทแต่ละชนิดออกเป็น

ชนิดย่อยๆ โดยแบ่งตามจำนวนสัญญาณอินพุตของเกทซึ่งหากต้องการเปลี่ยนแปลงการออกแบบวงจร หรือเกิดความผิดพลาดในการออกแบบวงจรเช่น เปลี่ยนเกทสองสัญญาณอินพุตเป็นเกทสามสัญญาณอินพุต จะทำให้ต้องรื้อการออกแบบวงจรใหม่ ดังนั้น การใช้วิธีดั้งเดิมนี้ นักออกแบบฮาร์ดแวร์ต้องสูญเสียเวลาในการรื้อและแก้ไขวงจรอย่างมาก ดังนั้นจึงควรมีการศึกษาหาแนวทางในการออกแบบฮาร์ดแวร์ด้วยวิธีใหม่ที่ช่วยลดเวลาในการออกแบบฮาร์ดแวร์ให้นักออกแบบ

นักออกแบบฮาร์ดแวร์บางกลุ่มได้นำแนวคิดเชิงวัตถุมาประยุกต์ใช้กับการออกแบบฮาร์ดแวร์ เนื่องจากแนวคิดเชิงวัตถุสามารถแก้ปัญหาในกระบวนการพัฒนาซอฟต์แวร์ได้เป็นอย่างดีและมีความยืดหยุ่นในการใช้งานมากกว่า ดังนั้นจึงมีงานวิจัยที่นำเอาคุณสมบัติต่างๆ ของแนวคิดเชิงวัตถุมาประยุกต์เข้ากับการออกแบบฮาร์ดแวร์เกิดขึ้นมามากมาย เช่นงานวิจัยที่ประยุกต์ใช้แนวคิดเชิงวัตถุในการออกแบบวงจรตรรกะเชิงผสม โดยนำเอาคุณสมบัติสามประการของแนวคิดเชิงวัตถุซึ่งได้แก่ การห่อหุ้ม การถ่ายทอด และการนำกลับมาใช้ใหม่ มาใช้ในการออกแบบเครื่องมือสำหรับการออกแบบวงจรตรรกะเชิงผสมในระดับเกท (Saran Chaiworawitgul, Proadpran Punyabukkana และ Boonchai Sowanwanichakul, 2003: 3) ซึ่งพบว่าสามารถลดความซ้ำซ้อนและช่วยตรวจสอบความถูกต้องในขั้นตอนการออกแบบ

วงจรตรรกะนั้น สามารถแบ่งออกเป็นสองประเภทได้แก่ วงจรตรรกะเชิงผสม (Combinational logic circuits) และวงจรตรรกะเชิงลำดับ (Sequential logic circuits) วงจรตรรกะเชิงผสม ประกอบด้วยเกทชนิดต่างๆ และมีสัญญาณเอาต์พุตที่สามารถคำนวณได้จากสัญญาณอินพุตปัจจุบันของวงจร วงจรตรรกะเชิงผสมนั้นสามารถอธิบายด้วยพีชคณิตแบบบูลีนได้ ส่วนวงจรตรรกะเชิงลำดับ จะประกอบด้วยวงจรตรรกะเชิงผสมและหน่วยความจำที่เก็บสถานะของวงจรไว้ สัญญาณเอาต์พุตของวงจรตรรกะเชิงลำดับจะคำนวณจากสัญญาณอินพุตและสถานะของหน่วยความจำ และสถานะของหน่วยความจำจะคำนวณจากสัญญาณอินพุตจากสถานะก่อนหน้า ดังนั้นสัญญาณเอาต์พุตของวงจรตรรกะเชิงลำดับจะคำนวณทั้งจากสัญญาณอินพุตปัจจุบันและสัญญาณอินพุตก่อนหน้า วงจรตรรกะเชิงลำดับนี้จะอธิบายโดยใช้พีชคณิตแบบบูลีนที่ขึ้นกับเวลา (Mano, 2002: 111) และนอกจากจะใช้เกทในการออกแบบวงจรแล้ว ยังมีอุปกรณ์อื่นๆ ในการออกแบบเพื่อเก็บสถานะของวงจรเช่น แลทช์ (Latchs) และฟลิปฟลอป (Flip-Flop) เป็นต้น

จากงานวิจัยที่ได้สร้างเครื่องมือออกแบบวงจรตรรกะเชิงผสมในระดับเกทโดยใช้แนวคิดเชิงวัตถุสามประการดังกล่าว (Saran Chaiworawitgul และคณะ, 2003: 3) เนื่องจากเกทเป็นระดับพื้นฐานในการออกแบบฮาร์ดแวร์ แต่งานวิจัยดังกล่าวยังไม่ครอบคลุมถึงการนำแนวคิดเชิงวัตถุมาประยุกต์ใช้ในการสร้างเครื่องมือออกแบบวงจรตรรกะเชิงลำดับในระดับเกท และฟลิปฟลอป เนื่องจากการออกแบบวงจรฮาร์ดแวร์ส่วนใหญ่นั้นเป็นวงจรที่มีหน่วยความจำ ดังนั้น

งานวิจัยนี้จึงนำแนวคิดเชิงวัตถุได้แก่ แนวคิดการห่อหุ้ม แนวคิดการถ่ายทอด และแนวคิดการนำกลับมาใช้ มาประยุกต์ใช้ในการสร้างเครื่องมือออกแบบวงจรตรรกะเชิงลำดับในระดับเกทและฟลิปฟลอป เพื่อสร้างเครื่องมือออกแบบวงจรตรรกะที่รองรับการทำงานทั้งสองแบบ

วัตถุประสงค์ของการวิจัย

เพื่อสร้างเครื่องมือสำหรับออกแบบวงจรตรรกะเชิงลำดับในระดับเกทและฟลิปฟลอป โดยนำคุณสมบัติของแนวคิดเชิงวัตถุ คือ คุณสมบัติการห่อหุ้ม, คุณสมบัติการถ่ายทอด และคุณสมบัติการนำกลับมาใช้ เพื่อประหยัดแรงงาน เวลา และช่วยตรวจสอบความถูกต้องในขั้นตอนการออกแบบฮาร์ดแวร์สำหรับผู้ใช้

ขอบเขตของการวิจัย

ขอบเขตของการวิจัยได้แก่

1. นำแนวคิดเชิงวัตถุมาใช้ในการออกแบบวงจรตรรกะเชิงลำดับ ในระดับเกทและฟลิปฟลอปได้
2. เครื่องมือที่สร้างขึ้นในวิทยานิพนธ์นี้ จะสามารถสร้างวงจรบล็อกได้และให้ผู้ใช้กำหนดคุณสมบัติเพิ่มเติมของวงจรบล็อกที่จะนำมาออกแบบเพิ่มเติม จำนวน และการเชื่อมต่อของสายต่างๆ
3. การตรวจสอบความถูกต้องของการออกแบบ จะตรวจสอบการเชื่อมต่อของอุปกรณ์และสายว่าถูกต้องหรือไม่ โดยทุกอุปกรณ์จะต้องมีสายเชื่อมต่อเสมอ และจะต้องไม่มีการเชื่อมต่อกันเองระหว่างสายเชื่อมต่อเอาต์พุตของทุกอุปกรณ์
4. เครื่องมือที่สร้างขึ้นในวิทยานิพนธ์นี้ จะไม่สามารถจำลองการทำงานของวงจรได้โดยตรง แต่จะเชื่อมต่อกับเครื่องมือจำลองการทำงานชนิดอื่นให้ทำงานแทน
5. การนำวงจรมาแก้ไขจากวงจรบล็อก จะสามารถแก้ไขได้วงจรบล็อกที่สร้างจากกลุ่มของเกทและฟลิปฟลอปเท่านั้น งานวิจัยนี้จะไม่ครอบคลุมการแก้ไขวงจรจากวงจรบล็อกที่สร้างจากวงจรบล็อกด้วยกัน

ประโยชน์ที่คาดว่าจะได้รับ

ประโยชน์ที่คาดว่าจะได้รับได้แก่

1. ได้เครื่องมือสำหรับนักออกแบบวงจรตรรกะเชิงลำดับใช้ในการออกแบบฮาร์ดแวร์ ซึ่งช่วยทุ่นแรงในการออกแบบฮาร์ดแวร์และลดเวลาในการออกแบบ

หอสมุดกลาง สำนักงานวิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

2. ได้นำแนวคิดเชิงวัตถุมาใช้ในการออกแบบฮาร์ดแวร์เบื้องต้น โดยเฉพาะในระดับตรรกะได้ครบทั้ง 2 แบบ คือทั้งวงจรตรรกะเชิงผสม และวงจรตรรกะเชิงลำดับ
3. ลดความซับซ้อนและลดเวลาในขั้นตอนการออกแบบวงจรตรรกะระดับเกท

วิธีดำเนินการวิจัย

วิธีการและขั้นตอนในการดำเนินการวิจัยได้แก่

1. ศึกษาข้อมูลที่เกี่ยวข้องกับการออกแบบฮาร์ดแวร์ในปัจจุบัน เพื่อใช้เป็นข้อมูลอ้างอิง
2. ศึกษาทฤษฎีรวมทั้งงานวิจัยที่เกี่ยวข้องกับการออกแบบฮาร์ดแวร์ ด้วยวิธีการเชิงวัตถุของซอฟต์แวร์
3. วิเคราะห์การออกแบบฮาร์ดแวร์และการออกแบบซอฟต์แวร์ด้วยวิธีเชิงวัตถุ
4. สรุปผลการวิเคราะห์เพื่อสร้างเครื่องมือที่ใช้ในงานวิจัย
5. ออกแบบและพัฒนาเครื่องมือโดยใช้ภาษาบอร์แลนด์เดลไฟ 7 เนื่องจากเป็นภาษาที่สนับสนุนการทำงานแบบกราฟิกและแนวคิดเชิงวัตถุเป็นอย่างดี และยังทำงานได้อย่างรวดเร็ว
6. คัดเลือกเครื่องมือจำลองการทำงานที่เหมาะสมในส่วนการจำลองการทำงาน
7. ทดสอบการทำงานของเครื่องมือที่ใช้ในงานวิจัย โดย
   - 7.1 คัดเลือกวงจรตรรกะเชิงลำดับที่สามารถสร้างวงจรบล็อกได้ มาเป็นตัวอย่างในการทดสอบการทำงานของเครื่องมือ
   - 7.2 สร้างวงจรตามที่นำมาทดลอง
   - 7.3 สังเคราะห์วงจร โดยดูผลการทดลองได้จากสมการเน็ตลิสต์
   - 7.4 เปรียบเทียบผลการสังเคราะห์กับการสังเคราะห์ที่ถูกต้อง ว่าสังเคราะห์วงจรได้ตรงกันหรือไม่
   - 7.5 จำลองการทำงานของวงจรตัวอย่าง โดยแสดงผลการทำงานของวงจรเป็นกราฟ
8. สรุปผลการทดสอบ
9. เพิ่มข้อเสนอแนะ