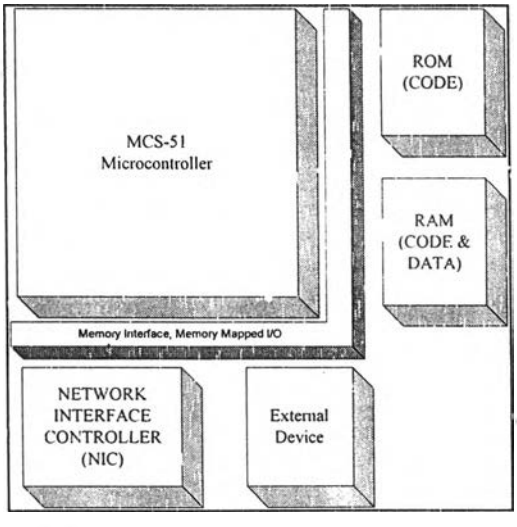
บทที่ 3
การออกแบบฮาร์ดแวร์

ฮาร์ดแวร์ของระบบควบคุมแบบฝังตัวโดยทั่วไปนั้น ประกอบด้วย ไมโครคอนโทรลเลอร์ หน่วยความจำ และหน่วยรับข้อมูลเข้าออก (I/O Port) นอกจากนี้ยังประกอบด้วยช่องสัญญาณสำหรับการสื่อสาร (BUS) เพื่อใช้ในการเชื่อมต่ออุปกรณ์ระบบควบคุมเข้ากับอุปกรณ์ต่างๆ รายละเอียดการออกแบบฮาร์ดแวร์ที่กล่าวถึงในที่นี้ จึงประกอบด้วยการออกแบบส่วนประกอบหลักของไมโครคอนโทรลเลอร์ การเชื่อมต่อไมโครคอนโทรลเลอร์เข้ากับระบบเครือข่ายโดยอาศัยอุปกรณ์ควบคุมการเชื่อมต่อระบบเครือข่าย (Network Interface Controller) รวมถึงอธิบายการจัดสรรหน่วยความจำของระบบ

3.1. ส่วนประกอบทางฮาร์ดแวร์ของระบบ

ระบบควบคุมแบบฝังตัวนั้นมีโครงสร้างทั่วไปเหมือนคอมพิวเตอร์ขนาดเล็ก กล่าวคือประกอบด้วย ไมโครคอนโทรเลอร์ หน่วยความจำโปรแกรมซึ่งมักเป็นรอม และหน่วยความจำข้อมูลหรือแรม นอกจากนี้ยังมีระบบอินพุต/เอาต์พุตเพื่อใช้สำหรับต่อเชื่อมกับอุปกรณ์ภายนอกอื่นๆ แต่ลักษณะของเว็บเซิร์ฟเวอร์แบบฝังตัวนั้น จำต้องมีความสามารถในการติดต่อสื่อสารผ่านระบบเครือข่ายด้วย (ในที่นี้คือระบบอีเทอร์เน็ต) ซึ่งการเชื่อมต่อบนระบบเครือข่ายของเครื่องคอมพิวเตอร์นั้น โดยทั่วไปอาศัยการทำงานของอุปกรณ์ควบคุมการเชื่อมต่อระบบเครือข่าย (Network Interface Controller) ทั้งนี้เนื่องจากไมโครคอนโทรเลอร์ทำงานที่ความเร็วต่ำ เมื่อเทียบกับความเร็วของระบบเครือข่ายที่มีการส่งข้อมูลที่ 10 Mbps โครงสร้างโดยรวมดังกล่าวสามารถแสดงได้ดังภาพที่ 9



ภาพที่ 9 ส่วนประกอบทางฮาร์ดแวร์ของระบบ

3.2. ส่วนประมวลผลหลัก

หน้าที่ของส่วนประมวลผลหลักคือการควบคุมการทำงานของส่วนต่างๆ ให้สอดคล้องกันรวมถึงประมวลผลโปรแกรมประยุกต์ต่างๆ รวมถึงการติดต่อและควบคุมอุปกรณ์ต่อพ่วงพิเศษอื่นๆ การเชื่อมต่อระหว่างไมโครคอนโทรเลอร์กับหน่วยประมวลผลพิเศษทางระบบเครือข่ายและอุปกรณ์ต่อพ่วงพิเศษอื่นๆ นั้น จะกล่าวถึงในหัวข้อถัดไป ในหัวข้อนี้จะกล่าวถึงการเชื่อมต่อไมโครคอนโทรเลอร์เข้ากับหน่วยความจำหลักและ ระบบอินพุต/เอาต์พุตสำหรับต่อพ่วงกับอุปกรณ์ต่างๆ เพื่อใช้รองรับการทำงานของซอฟต์แวร์ควบคุมระบบ

หน่วยความจำหลักของระบบนั้น ประกอบด้วยหน่วยความจำภายในและหน่วยความจำภายนอก ตามโครงสร้างของ MCS-51 หน่วยความจำภายนอกจะถูกจำแนกเป็น หน่วยความจำโปรแกรมและหน่วยความจำข้อมูล สำหรับระบบอินพุต/เอาต์พุตนั้น MCS-51 ประกอบด้วยพอร์ตทั้งสิ้น 3 ชุด แต่ทั้งนี้เนื่องจากมีการใช้สายสัญญาณร่วมกันเพื่ออ้างอิงหน่วยความจำภายนอก ทำให้มีพอร์ตที่สามารถใช้งานได้เพียง 1 ชุดเท่านั้น จึงต้องอาศัยการทำงานของ Memory Mapped I/O เพื่อให้ระบบสามารถเชื่อมต่อกับอุปกรณ์ได้มากยิ่งขึ้น

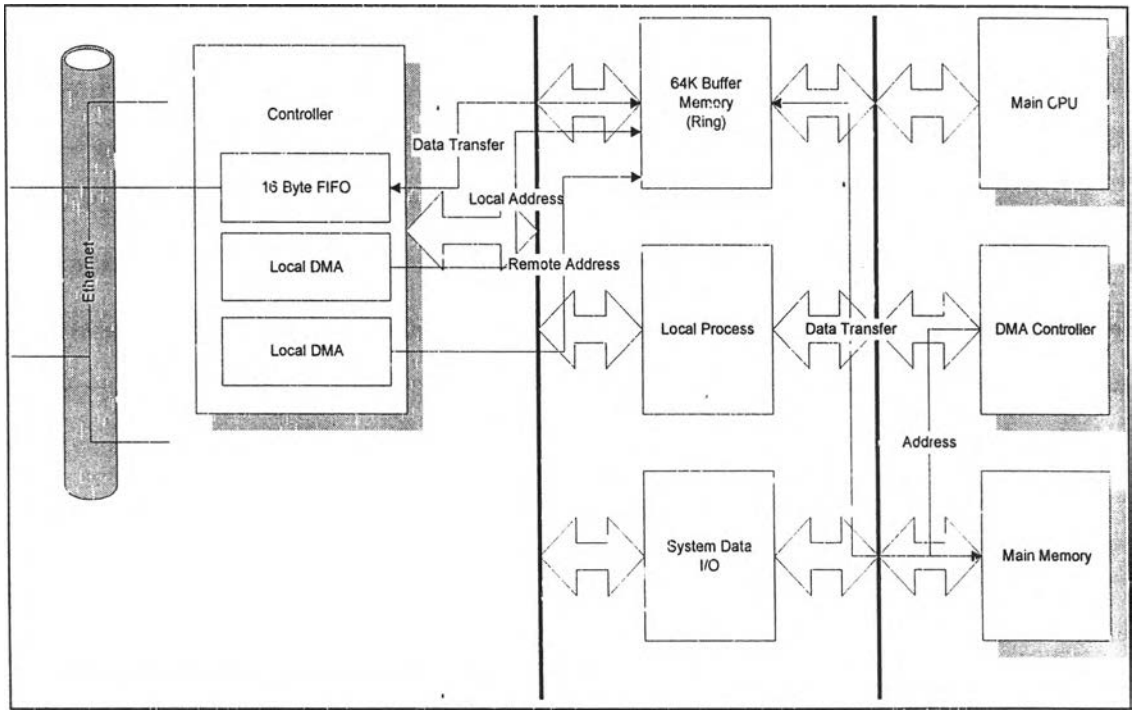
ระบบหน่วยความจำของ MCS-51 นั้น ยังแบ่งออกเป็น หน่วยความจำภายในและหน่วยความจำภายนอก (ซึ่งจะกล่าวถึงในหัวข้อที่ 3.5) โดยโปรแกรมและข้อมูลส่วนใหญ่จะเก็บอยู่ที่หน่วยความจำภายนอก สำหรับการจัดการหน่วยความจำภายนอกนั้นสามารถอธิบายได้ดังภาพที่ 10 ดังนี้ ตำแหน่ง 0000H-7FFFH ของส่วนโปรแกรมจะเป็นซอฟต์แวร์ระบบ และของส่วนข้อมูลจะใช้สำหรับติดต่อสื่อสารกับอุปกรณ์ต่างๆ เช่น หน่วยประมวลผลระบบเครือข่าย หรือ Real time clock ส่วนตำแหน่ง 8000H ถึง 0FFFFH นั้น จะใช้อ้างอิงร่วมกันทั้งโปรแกรมและข้อมูล ทั้งนี้ เพื่อประโยชน์ในการอ้างอิงและแก้ไขโปรแกรมผ่านระบบเครือข่าย

	Program	Data
0000H – 7FFFH	ROM	Memory Mapped I/O
8000H – 0FFFFH	RAM	

ภาพที่ 10 การจัดการระบบหน่วยความจำภายนอก

3.3. ส่วนเชื่อมต่อระบบเครือข่าย

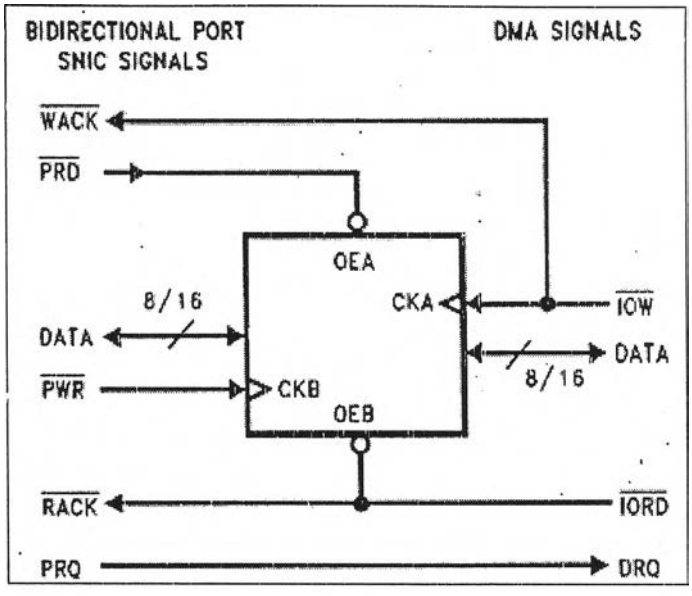
การเชื่อมต่ออุปกรณ์ควบคุมการเชื่อมต่อระบบเครือข่าย (Network Interface controller) เข้ากับระบบเครือข่ายที่มีความเร็วสูงนั้นสามารถกระทำได้โดยตรง หากแต่เป็นการยากลำบากที่จะทำการเชื่อมต่อสายสัญญาณ (Bus) ของหน่วยประมวลผลพิเศษทางระบบเครือข่ายเข้ากับไมโครคอนโทรเลอร์ซึ่งมีความเร็วต่ำเช่น MCS-51 ซึ่งใช้ในงานวิจัยนี้ การเชื่อมต่อไมโครคอนโทรลเลอร์เข้ากับอุปกรณ์ควบคุมการเชื่อมต่อเครือข่าย จึงต้องอาศัยระบบการเข้าถึงหน่วยความจำโดยตรงแบบ 2 ทาง (Dual Direct Memory Access) ทางที่ 1 คือการเชื่อมต่ออุปกรณ์ควบคุมเข้ากับหน่วยความจำชั่วคราว ซึ่งใช้ในการพักและตรวจสอบข้อมูลที่ได้รับและเตรียมข้อมูลเพื่อส่งออกบนสายสัญญาณอีเทอร์เน็ต และ ทางที่ 2 คือการย้ายข้อมูลระหว่างหน่วยความจำชั่วคราวและหน่วยความจำหลักของไมโครคอนโทรเลอร์ เพื่อใช้ในการประมวลผลหรือส่งข้อมูลต่อไป ซึ่งลักษณะดังกล่าวมีการใช้งานแพร่หลายบนเครื่องที่มีความเร็ว 4 – 33 MHz และสามารถแสดงการทำงานโดยรวมได้ดังภาพที่ 11



ภาพที่ 11 การทำงานของระบบ Dual DMA เพื่อเชื่อมต่อระบบเครือข่าย

การเชื่อมต่อแบบ DMA โดยทั่วไปนั้น มักมีหน่วยประมวลผลช่วยทำหน้าที่เป็น DMA Controller มักจะมีหน่วยประมวลผลพิเศษเพื่อช่วยในการทำงานดังกล่าว แต่บนระบบควบคุมแบบฝังตัวในงานวิจัยนี้ ไม่มีวงจรประมวลเพื่อทำหน้าที่ดังกล่าว จึงจำเป็นจะต้องสร้างมี

วงจรพิเศษบางส่วนเพื่อช่วยในการทำงานของ DMA ดังกล่าวอันประกอบด้วย Latch และสัญญาณตอบรับ (Acknowledge) ซึ่งสามารถอธิบายได้ดังภาพที่ 12



ภาพที่ 12 วงจร DMA Controller

จากภาพที่ 12 พบว่าสัญญาณ $\overline{IOW}$ ใช้กำหนดการเขียนข้อมูลจากหน่วยประมวลผลหลักไปยังหน่วยประมวลผลการเชื่อมต่อระบบเครือข่าย พร้อมทั้ง Acknowledge ($\overline{WACK}$) ให้หน่วยประมวลผลเครือข่ายทราบ และ สัญญาณ $\overline{PWR}$ จะกำหนดการเขียนข้อมูลจากหน่วยประมวลผลระบบเครือข่าย โดยมีสัญญาณ PRQ แจ้งให้หน่วยประมวลผลหลักทราบถึงการเขียนข้อมูล และเมื่อหน่วยประมวลผลหลักอ่านข้อมูลด้วยสัญญาณ $\overline{IORD}$ มันจะทำการ Acknowledge ($\overline{RACK}$) ให้หน่วยประมวลระบบเครือข่ายทราบเพื่อทำการอ่านข้อมูลเข้าสู่หน่วยความจำชั่วคราวด้วยสัญญาณ $\overline{PRD}$ ต่อไป

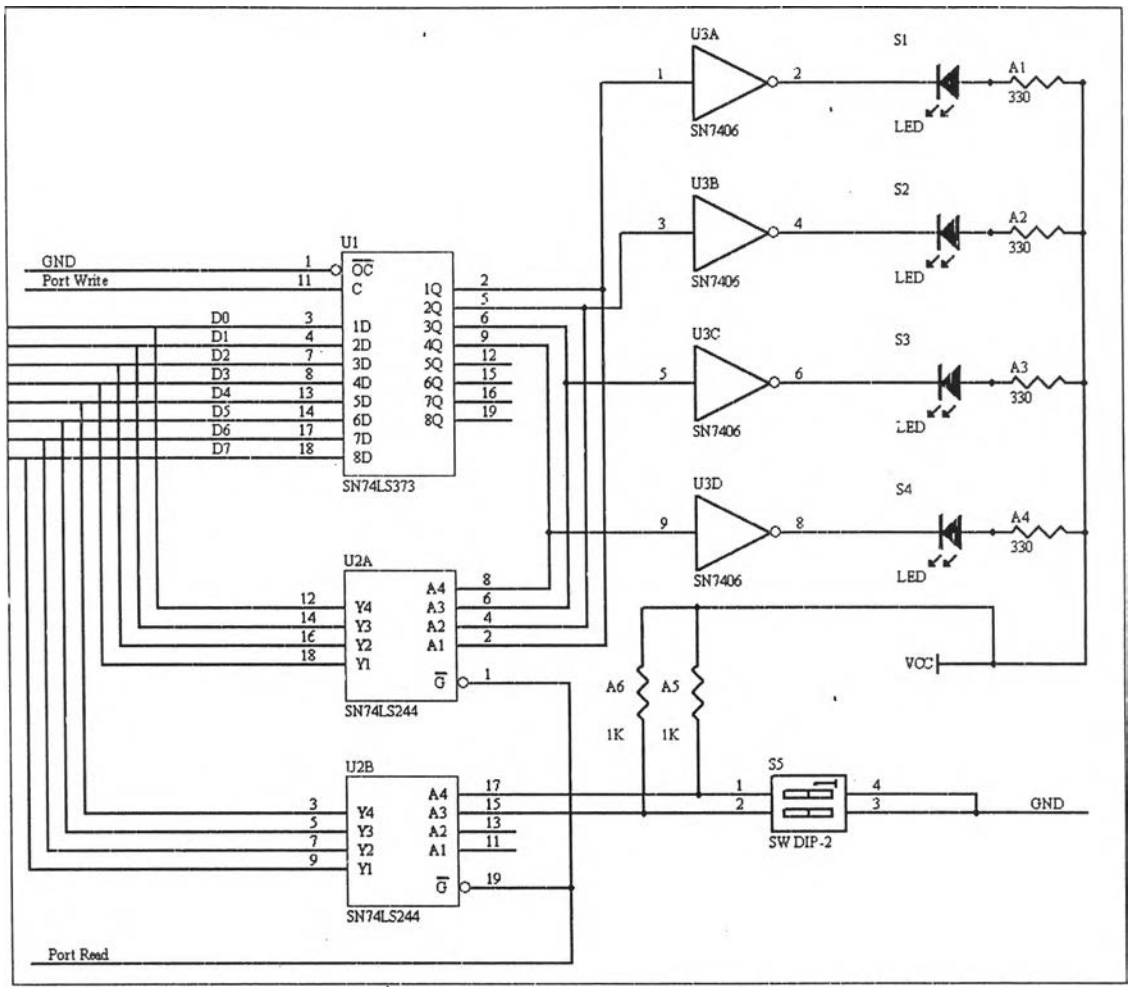
3.4. การติดต่อกับอุปกรณ์ต่างๆ

การติดต่อกับอุปกรณ์ต่างๆ ที่พ่วงต่อเข้ากับส่วนประมวลผลหลักนั้นสามารถทำได้ 2 ลักษณะคือ การติดต่อผ่านพอร์ตของไมโครคอนโทรลเลอร์ และ การติดต่อผ่าน Memory Mapped I/O ซึ่งในที่นี้อุปกรณ์ส่วนใหญ่อาศัยการติดต่อผ่านระบบ Memory Mapped I/O ทั้งนี้เนื่องจากพอร์ตของไมโครคอนโทรลเลอร์นั้นมีจำนวนจำกัด และไม่เพียงพอต่อการใช้งานของอุปกรณ์ที่มาต่อพ่วง

ในงานวิจัยต้นแบบ ได้มีการพัฒนาอุปกรณ์ต่อพ่วงทดสอบซึ่งประกอบด้วยสวิตช์สำหรับอ่านค่าขนาด 2 บิต และ LED เพื่อใช้ในการแสดงผลลัพธ์ขนาด 4 บิตโดยใช้จำลองแบบ

หอสมุดกลาง สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

การทำงานของสวิตช์อุปกรณ์ไฟฟ้า และ ทดสอบการทำงานของระบบ พัฒนาด้วย Latch และ Input Buffer ซึ่งสามารถแสดงได้ดังภาพที่ 13



ภาพที่ 13 วงจรทดสอบการทำงานของระบบ

3.5. การจัดสรรหน่วยความจำของระบบ

ไมโครคอนโทรลเลอร์ MCS-51 นั้น ประกอบด้วยหน่วยความจำภายใน และหน่วยความจำภายนอก หน่วยความจำภายนอกนี้สามารถจำแนกได้เป็น หน่วยความจำข้อมูลและหน่วยความจำโปรแกรม และพื้นที่บางส่วนของหน่วยความจำภายนอกประเภทข้อมูล (ตำแหน่ง 0000H-7FFFH) ถูกใช้สำหรับเป็น Memory Mapped I/O โดยการจัดสรรหน่วยความจำทั้งหมดที่ใช้ในงานวิจัยนี้สามารถแสดงได้ดังนี้

หน่วยความจำประเภทเรจิสเตอร์เป็นหน่วยความจำภายใน บางส่วนจะถูกใช้งานโดยซอฟต์แวร์ระบบ ซึ่งในที่นี้ Bank 0 จะถูกใช้งานโดยซอฟต์แวร์ระบบ ส่วน Bank 1 นั้นถูกใช้งานโดยรูทีนพิเศษที่ระบบจัดให้สำหรับการเรียกใช้งานของโปรแกรมประยุกต์ ดังนั้นหากผู้พัฒนา

ต้องการจะพัฒนาโปรแกรมประยุกต์เพื่อเพิ่มเติมความสามารถของระบบควบคุม ผู้พัฒนาสามารถเลือกใช้งานเรจิสเตอร์ใน Bank 2 และ Bank 3 ได้

ตารางที่ 2 การจัดสรรหน่วยความจำเรจิสเตอร์

Register / Bank

00H – 07H (Bank 0)	STATIC SYSTEM,ISR
08H – 0FH (Bank 1)	Dynamic for each routine
10H – 17H (Bank 2)	
18H – 1FH (Bank 3)	

หน่วยความจำภายในที่มีการอ้างอิงแบบ Bit Addressable และ Byte Addressable นั้น บางส่วนจะถูกใช้เพื่อช่วยในการคำนวณค่าต่างๆ ในขณะที่บางส่วนจะถูกใช้งานเพื่อทำการเก็บสถานะของระบบ ทั้งนี้ สถานะของระบบนั้นมีความหมายครอบคลุมตั้งแต่สถานะของหน่วยประมวลผลต่าง ค่าที่ได้จากการตรวจสอบความถูกต้องของข้อมูลต่างๆ ประเภทของข้อมูลที่กำลังประมวลผลอยู่ และ สถานะของการประมวลผล

ตารางที่ 3 การจัดสรรหน่วยความจำ Bit Addressable

Bit Addressable

Byte Address	Bit							
	7	6	5	4	3	2	1	0
20H (SERIO)								
21H (NIC-ISR)	RST	RDC	CNT	OVW	TXE	RXE	PTX	PRX
22H (TCP STATUS)			URG	ACK	PSH	RST	SYN	FIN
23H (SESSION STATUS)			NOT ESEQ	ACK FAIL	WACK	WFIN	TCP CON	TCP INUSE
24H (HTTP FLAG)					HTTP CLOSE	HTTP SEND	HTTP IN	HTTP START
25H – 27H	Not Used							
28H (CNT0)								
29H (CNT1)								
2AH – 2BH (TMP)								
2CH-2F (SEQ0-3)								
2DH (SEQ1)								
2EH (SEQ2)								
2FH (SEQ3)								

ตารางที่ 4 การจัดสรรหน่วยความจำ Byte Addressable

Byte Addressable

	+0	+1	+2	+3	+4	+5	+6	+7	
00H	Register (Bank 0)								07H
08H	Register (Bank 1)								0FH
10H	Register (Bank 2)								17H
18H	Register (Bank 3)								1FH
20H	SER I/O	ISR	TCP STAT	SESS STAT	HTTP STAT				27H
28H	CNT0	CNT1	TMP	STR TMP	SEQ0	SEQ1	SEQ2	SEQ3	2FH
30H	BTCP	TCP LEN	IP H LEN	ACK0	ACK1	ACK2	ACK3	Data H LEN	37H
38H	DataL LEN	OutH LEN	OutL LEN	TCP PORT	IP0	IP1	IP2	IP3	3FH
40H									47H
48H									4FH
50H	STACK								57H
58H	STACK								5FH
60H	STACK								67H
68H	STACK								6FH
70H	STACK								77H
78H	STACK								7FH

หน่วยความจำภายนอกนั้นบางส่วนถูกใช้งานเป็น ที่พักข้อมูลชั่วคราวสำหรับการรับส่งข้อมูลผ่านระบบเครือข่าย และบางส่วนถูกใช้งานสำหรับการประมวลผลสคริปต์รวมถึงเป็นที่เก็บสคริปต์หรือค่าที่กำหนดโดยผู้ใช้งาน นอกจากนี้ในระหว่างการพัฒนาหน่วยความจำภายนอกยังถูกใช้เป็นที่เก็บโปรแกรม เพื่อความสะดวกในการแก้ไขและปรับปรุงค่าต่างๆ ด้วย

ตารางที่ 5 การจัดสรรหน่วยความจำภายนอก

External Memory

0000H - 7FFFH	MEMORY MAPPED I/O
8000H - 8FFFH	SYSTEM SOFTWARE
9000H - 9FFFH	SYSTEM SOFTWARE
A000H – AFFFH	SYSTEM SOFTWARE
B000H – BFFFH	USER SCRIPT
C000H – CFFFH	PHP SCRIPT / TCP CHECKSUM TEMP
D000H – DFFFH	HTTP INPUT / OUTPUT BUFFER
E000H – EFFFH	NIC OUTPUT BUFFER
F000H – FFFFH	NIC INPUT BUFFER / OUTPUT HEADER TEMPLATE