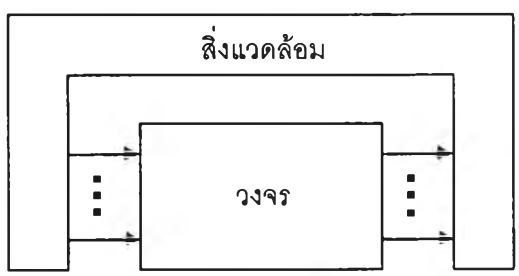
บทที่ 2

แนวคิดและทฤษฎีที่เกี่ยวข้อง

2.1 แบบจำลองการทำงานสิ่งแวดล้อม (Environment Operation Model)

ระบบอสมวารสามารถแบ่งเป็นเซตของวงจรและสิ่งแวดล้อมที่รับส่งอินพุตเอาต์พุตกับวงจรดังแสดงในรูปที่ 2.1 โดยแบบจำลองความหน่วงใช้กำหนดลักษณะความหน่วงเกตและความหน่วงสายระหว่างการออกแบบวงจรระดับเกตและการออกแบบวงจรระดับเลย์เอาท์ และแบบจำลองการทำงานสิ่งแวดล้อม [3] ใช้กำหนดรูปแบบการทำงานระหว่างสิ่งแวดล้อมและวงจรเพื่อให้ได้การรับส่งอินพุตเอาต์พุตที่ถูกต้องซึ่งแบ่งเป็น 2 ภาวะแวดล้อม ดังนี้



กำหนดให้ delayC = ค่าความหน่วงการสิ้นสุดการเปลี่ยนระดับสัญญาณของวงจร
delayE = ค่าความหน่วงการทำงานของสิ่งแวดล้อม

ก. ใช้ภาวะแวดล้อมมูลฐาน เมื่อ delayC < delayE
ข. ใช้ภาวะแวดล้อมรับเข้าส่งออก เมื่อ delayC ≥ delayE

รูปที่ 2.1 แบบจำลองการทำงานสิ่งแวดล้อม

1. ภาวะแวดล้อมมูลฐาน (Fundamental Mode Environment : FM)

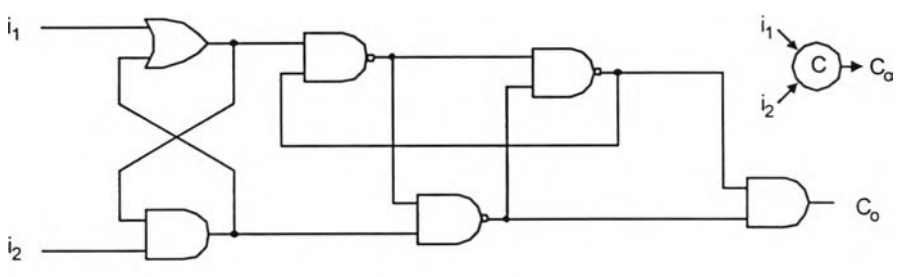
ในภาวะแวดล้อมมูลฐาน การออกแบบวงจรจะกำหนดให้สิ่งแวดล้อมทำหน้าที่ตรวจสอบการสิ้นสุดการเปลี่ยนระดับสัญญาณของวงจร โดยเมื่อทุกการเปลี่ยนระดับสัญญาณในวงจรเสร็จสิ้นแล้วสิ่งแวดล้อมจึงสามารถรับเอาต์พุตจากวงจรและส่งอินพุตชุดใหม่ ดังนั้นจึงนิยมใช้ภาวะแวดล้อมนี้ในการออกแบบเมื่อสิ่งแวดล้อมทำงานช้ากว่าวงจรมาก ๆ เพื่อให้การประกันการสิ้นสุดการเปลี่ยนระดับสัญญาณของวงจรสามารถใช้ค่าความหน่วงการทำงานของสิ่งแวดล้อมแทนการสร้างส่วนตรวจสอบการสิ้นสุดการเปลี่ยนระดับสัญญาณขึ้นจริง

2. ภาวะแวดล้อมรับเข้าส่งออก (Input-Output Mode Operation : IOMode)

ในภาวะแวดล้อมรับเข้าส่งออก การออกแบบวงจรจะกำหนดให้วงจรสามารถตรวจสอบการสิ้นสุดการเปลี่ยนระดับสัญญาณภายในวงจรได้เองโดยจะให้เอาต์พุตเมื่อทุกการเปลี่ยนระดับสัญญาณในวงจรเสร็จสิ้นแล้วเท่านั้น ดังนั้นจึงนิยมใช้ภาวะแวดล้อมนี้ในการออกแบบเมื่อสิ่งแวดล้อมทำงานเร็วกว่าวงจร และจึงได้ว่าวงจรที่ออกแบบในภาวะแวดล้อมรับเข้าส่งออกสามารถประกันความถูกต้องในการทำงานได้ดีกว่าวงจรที่ออกแบบในภาวะแวดล้อมมูลฐาน

2.2 อุปกรณ์ชนิดซี (C-Element)

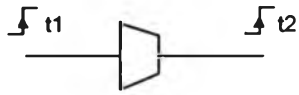
อุปกรณ์ชนิดซี [6,12] คือ อุปกรณ์หน่วยเก็บที่มีหน้าที่ตรวจสอบค่าระดับสัญญาณที่อินพุตว่าเท่ากันหรือไม่ หากค่าระดับสัญญาณที่อินพุตมีค่าตรงกันทั้งหมดอุปกรณ์ชนิดซีจะให้เอาต์พุตเป็นค่าระดับสัญญาณที่ตรงกันนั้น ไม่เช่นนั้นเอาต์พุตจะคงค่าเดิม รูปที่ 2.2 แสดงการออกแบบอุปกรณ์ชนิดซีขนาดสองอินพุต



รูปที่ 2.2 อุปกรณ์ชนิดซีขนาดสองอินพุต

2.3 แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วง (Delay-Insensitive : DI)

แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วง [7] เป็นแบบจำลองความหน่วงหลักของกลุ่มแบบจำลองความหน่วงชนิดไม่มีขอบเขตซึ่งมีข้อกำหนดความหน่วง คือ ในการออกแบบวงจรระดับเลย์เอาท์จะไม่กำหนดค่าความหน่วงเกตและค่าความหน่วงสายแต่ทราบว่ามีค่าอยู่ในขอบเขตหนึ่งที่ไม่ใช่อนันต์ ทำให้การออกแบบวงจรระดับเกตเมื่อกำหนดให้วงจรมีการเปลี่ยนระดับสัญญาณ t1 เกิดก่อนการเปลี่ยนระดับสัญญาณ t2 จะต้องมี t1 เป็นอินพุตของเส้นทางส่งผ่านสัญญาณ (Signal Propagation Path) ของ t2 เท่านั้น ดังแสดงในรูปที่ 2.3

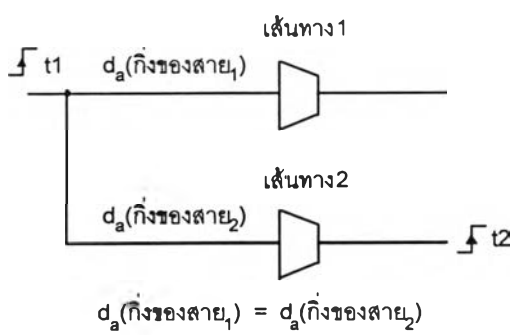


รูปที่ 2.3 การออกแบบวงจรระดับเกตที่ไม่ไวต่อความหน่วง
เมื่อกำหนดให้การเปลี่ยนระดับสัญญาณ t1 เกิดก่อน t2

จากข้อกำหนดดังกล่าว จะได้ว่า การกำหนดลำดับการเปลี่ยนระดับสัญญาณในวงจรจะถูกจำกัดให้ต้องมีคุณสมบัติเป็นชุดลำดับเดี่ยว (Unique-Successor-Set : USS) ทำให้การออกแบบวงจรที่ไม่ไวต่อความหน่วงสามารถใช้ได้เพียงเกตผกผันและอุปกรณ์ซนิดซีเท่านั้น

2.4 แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดเสมือน (Quasi-Delay-Insensitive : QDI)

แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดเสมือน [8] คือ แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงที่เพิ่มข้อกำหนดกิ่งของสายเทียบเท่าตลอดช่วง (Isochronic Fork) กล่าวคือ ในการออกแบบวงจรระดับเลย์เอาท์จะกำหนดให้ทุกกิ่งของสาย (Fork) ในวงจรต้องมีค่าความหน่วงจริงเท่ากัน ทำให้การออกแบบวงจรระดับเกตไม่ต้องมีการวิเคราะห์ลำดับการเปลี่ยนระดับสัญญาณที่ทุกกิ่งของสายซึ่งเป็นการลดภาระและความซับซ้อนในการออกแบบวงจร เมื่อกำหนดให้วงจรมีการเปลี่ยนระดับสัญญาณ t1 เกิดก่อนการเปลี่ยนระดับสัญญาณ t2 วงจรระดับเกตสามารถออกแบบได้โดยให้กิ่งของสายที่มีการเปลี่ยนระดับสัญญาณ t1 เป็นอินพุตของเส้นทางส่งผ่านสัญญาณของ t2 ดังแสดงในรูปที่ 2.4



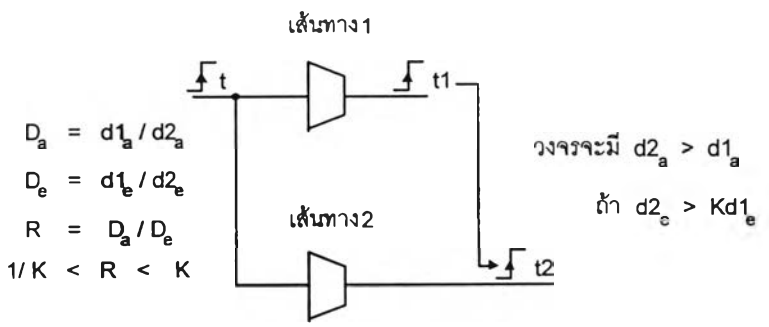
รูปที่ 2.4 การออกแบบวงจรระดับเกตที่ไม่ไวต่อความหน่วงชนิดเสมือน เมื่อกำหนดให้การเปลี่ยนระดับสัญญาณ t1 เกิดก่อน t2 และข้อกำหนดกิ่งของสายเทียบเท่าตลอดช่วง

จากรูปจะได้ว่า การออกแบบวงจรยังคงต้องมีการวิเคราะห์ให้วงจรทำงานถูกต้องโดยไม่ขึ้นกับความแปรปรวนความหน่วงที่เกตและสาย ส่งผลให้วงจรที่ได้มีขนาดใหญ่และไม่สามารถนำมาใช้งานได้จริงในทางปฏิบัติ

2.5 แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดปรับมาตราส่วนได้(Scalable-Delay-Insensitive : SDI)

แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดปรับมาตราส่วนได้ [9-11] คือ แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงที่มีการวิเคราะห์ความแปรปรวนความหน่วงในการออกแบบวงจร กล่าวคือ ที่ระดับเลย์เอาท์จะมีการประมาณค่าความหน่วงจริงสัมพัทธ์ (Actual Relative Delay : D_a) ระหว่างเส้นทางส่งผ่านสัญญาณสองเส้นทางในวงจรด้วยค่าความหน่วงประมาณสัมพัทธ์ (Estimated Relative Delay : D_e) โดยให้อัตราส่วนความหน่วงสัมพัทธ์ (Relative Delay Ratio : R) แทนความคลาดเคลื่อนของการประมาณและมีขอบเขตภายใต้อัตราส่วนความแปรปรวนความหน่วงสูงสุด (Maximum Delay Variation Ratio : K)

เมื่อกำหนดให้วงจรมีการเปลี่ยนระดับสัญญาณ t1 เกิดก่อนการเปลี่ยนระดับสัญญาณ t2 วงจรระดับเกตสามารถออกแบบได้โดยให้เส้นทางส่งผ่านสัญญาณของทั้ง t1 และ t2 มีอินพุตเป็นกิ่งของสายที่มีการเปลี่ยนระดับสัญญาณ t เดียวกัน และการออกแบบจะวิเคราะห์เพียงให้วงจรมีค่าความหน่วงของการเปลี่ยนระดับสัญญาณถูกต้องภายใต้ความคลาดเคลื่อนของการประมาณค่าความหน่วงซึ่งไม่เกิน K เท่า ดังแสดงในรูปที่ 2.5



กำหนดให้ $d1_e$, $d2_e$ = ค่าความหน่วงประมาณของเส้นทาง 1 และเส้นทาง 2 ตามลำดับ
$d1_a$, $d2_a$ = ค่าความหน่วงจริงของเส้นทาง 1 และเส้นทาง 2 ตามลำดับ

รูปที่ 2.5 การออกแบบวงจรระดับเกตที่ไม่ไวต่อความหน่วงชนิดปรับมาตราส่วนได้ เมื่อกำหนดให้การเปลี่ยนระดับสัญญาณ t1 เกิดก่อน t2

จากรูปที่ 2.5 จะได้ว่า เมื่อให้ค่าความหน่วงประมาณของการเปลี่ยนระดับสัญญาณ t2 มากกว่าค่าความหน่วงประมาณที่คลาดเคลื่อนสูงสุดของการเปลี่ยนระดับสัญญาณ t1 หรือ $d2_e > Kd1_e$ เพื่อให้การเปลี่ยนระดับสัญญาณ t2 ยังคงเกิดหลังการเปลี่ยนระดับสัญญาณ t1 วงจรจะมีความเชื่อถือได้เชิงเวลา (Timing Reliability) และทำงานถูกต้อง

สิ่งสำคัญในการออกแบบวงจรที่ไม่ไวต่อความหน่วงชนิดปรับมาตราส่วนได้เพื่อให้สามารถทนต่อความแปรปรวนความหน่วงได้ตามสภาพการใช้งานจริง คือ การกำหนดอัตราส่วนความแปรปรวนความหน่วงสูงสุดที่เหมาะสมซึ่งขึ้นกับ เทคโนโลยีเลย์เอาท์ กระบวนการเจือสาร และสภาพแวดล้อมการทำงาน

2.6 วงจรเชิงผสมแบบอสมวาร

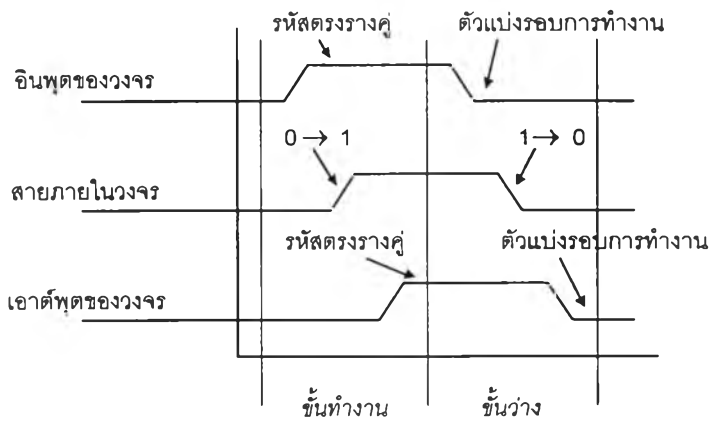
ในกลุ่มแบบจำลองความหน่วงชนิดไม่มีขอบเขตซึ่งประกอบด้วยแบบจำลองความหน่วงแบบไม่ไวต่อความหน่วง แบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดเสมือน และแบบจำลองความหน่วงแบบไม่ไวต่อความหน่วงชนิดปรับมาตราส่วนได้ พบว่าการไม่กำหนดค่าความหน่วงเกตและค่าความหน่วงสายในการออกแบบวงจรระดับเลย์เอาท์แต่ทราบว่ามีค่าอยู่ในขอบเขตหนึ่งที่ไม่ใช่อนันต์ ทำให้การออกแบบวงจรระดับเกตไม่สามารถทราบค่าความหน่วงจริงของการเปลี่ยนระดับสัญญาณในวงจรและไม่สามารถระบุได้ว่าระดับสัญญาณที่คงที่ในช่วงเวลาหนึ่งแทนค่าตัวเลขฐานสองกี่บิตในการส่งข้อมูล จึงไม่สามารถใช้สายหนึ่งเส้นต่อการส่งข้อมูลขนาดหนึ่งบิตได้

การออกแบบวงจรเชิงผสมจึงต้องมีการเข้ารหัสข้อมูลเพื่อให้วงจรสามารถทำงานตามฟังก์ชันตรรกะสามค่า (Ternary Function) คือ ค่าตรรกะศูนย์และค่าตรรกะหนึ่งแทนค่าตัวเลขฐานสอง '0' และ '1' ในการคำนวณพีชคณิตแบบบูล และค่าตรรกะไม่นิยาม (Undefined Value) แทนค่าที่ใช้ระหว่างการเปลี่ยนแปลงค่าตรรกะศูนย์และค่าตรรกะหนึ่งเพื่อแยกการส่งค่าตรรกะแต่ละครั้งของวงจร การเข้ารหัสข้อมูลขนาด N บิตโดยใช้รหัสไม่มีอันดับ (Unordered Code) จะมีขนาดภายหลังการเข้ารหัสเป็น

$$N + \log N \leq \text{ความยาวรหัสข้อมูล} \leq 2N$$

รหัสรางคู่ (Dual-rail Code) [18,19] **เป็นรหัสไม่มีอันดับแบบหนึ่งที่นิยมใช้ในการออกแบบวงจรเนื่องจากมีคุณสมบัติเป็นรหัสประสานจังหวะในตัว** (Self-Synchronizing Code) **กล่าวคือ รหัสสามารถใช้ได้ทั้งการส่งค่าระดับสัญญาณและการแบ่งรอบการทำงานของวงจรดังนี้**

เมื่อแทนค่าตรรกะศูนย์และค่าตรรกะหนึ่งในสาย x ด้วยรหัสตรงรางคู่ (2-rail Codeword) **ค่า** (0,1) **และ** (1,0) **ในสายคู่** (x,x') **ตามลำดับ และแทนค่าตรรกะไม่นิยามด้วยรหัสไม่ตรงรางคู่** (Non-Codeword) **ค่า** (0,0) **ซึ่งเรียกว่าตัวแบ่งรอบการทำงาน** (Spacer) **จะได้ว่า ในแต่ละรอบการทำงานวงจรจะทำงานในขั้นทำงาน** (Working Phase) **และขั้นว่าง** (Idle Phase) **สลับกัน เรียกว่า การทำงานรางคู่แบบสองขั้นชนิดกลับสู่ศูนย์** (2-rail 2-phase (return-to-zero) operation) **ดังแสดงในรูปที่** 2.6



รูปที่ 2.6 การทำงานรางคู่แบบสองขั้นชนิดกลับสู่ศูนย์

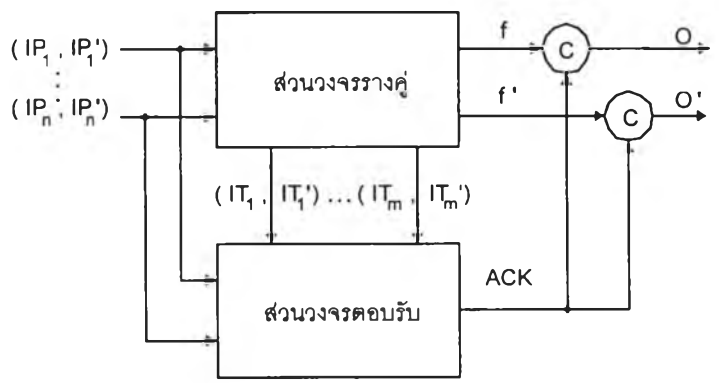
จากรูปที่ 2.6 วงจรมีลักษณะการทำงาน ดังนี้

<u>ขั้นทำงาน</u> เมื่อสายทุกเส้นในวงจรมีค่าระดับสัญญาณ 0 สิ่งแวดล้อมจะส่งรหัสตรงรางคู่เป็นอินพุตให้วงจรทำงานตามฟังก์ชันตรรกะ ทำให้สายบางเส้นภายในวงจรมีการเปลี่ยนระดับสัญญาณ 0⟶1 หรือมีการเปลี่ยนระดับสัญญาณขึ้น (rising transition) และเมื่อทุกการเปลี่ยนระดับสัญญาณ 0⟶1 สิ้นสุดที่ค่าระดับสัญญาณ 1แล้ว วงจรจะส่งเอาต์พุตเป็นรหัสตรงรางคู่

<u>ขั้นว่าง</u> สิ่งแวดล้อมจะส่งตัวแบ่งรอบการทำงานเป็นอินพุตให้วงจร ทำให้สายภายในวงจรที่มีค่าระดับสัญญาณ 1 ในขั้นทำงานมีการเปลี่ยนระดับสัญญาณ 1⟶0 หรือมีการ

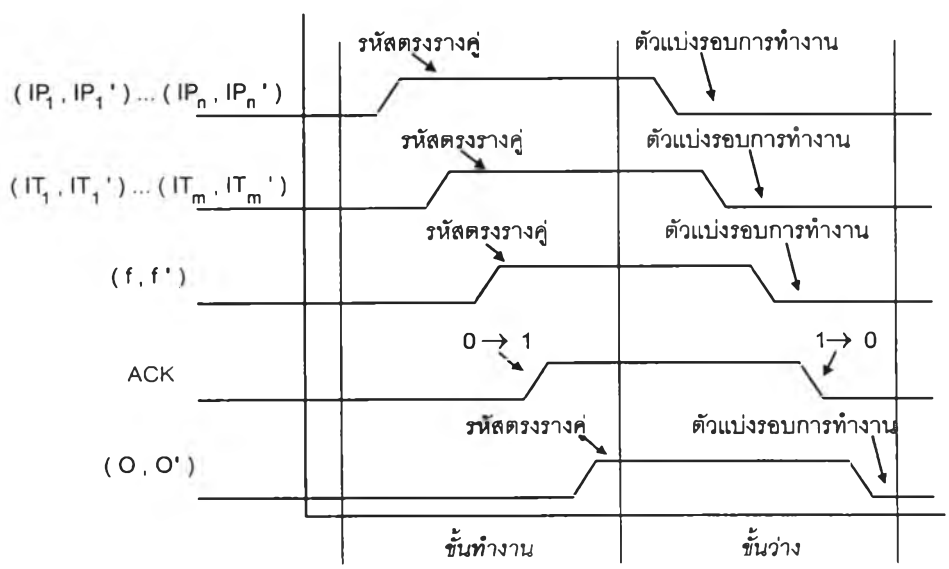
เปลี่ยนระดับสัญญาณลง (falling transition) และเมื่อสายทุกเส้นในวงจรมีค่าระดับสัญญาณ 0 แล้ว วงจรจะส่งเอาต์พุตเป็นตัวแบ่งรอบการทำงานเพื่อแสดงว่าวงจรพร้อมเริ่มการทำงานในขั้นทำงานรอบถัดไป

จากการทำงานดังกล่าว จะได้ว่า วงจรจะประกอบด้วยสองส่วนคือ ส่วนวงจรรางคู่ทำหน้าที่คำนวณเอาต์พุตของวงจรตามฟังก์ชันตรรกะ และส่วนวงจรตอบรับทำหน้าที่ตรวจสอบการสิ้นสุดการเปลี่ยนระดับสัญญาณในส่วนวงจรรางคู่ ดังแสดงในรูปที่ 2.7



รูปที่ 2.7 วงจรเชิงผสมแบบอสมวาร

จากรูปที่ 2.7 วงจรจะมีลักษณะการเปลี่ยนระดับสัญญาณดังแสดงในรูปที่ 2.8 โดยมีอุปกรณ์ชนิดซีทำหน้าที่เชื่อมต่อผลลัพธ์จากทั้งสองส่วนเป็นเอาต์พุตของวงจรดังนี้



รูปที่ 2.8 ลักษณะการเปลี่ยนระดับสัญญาณของวงจรเชิงผสมแบบอสมวาร ในการทำงานรางคู่แบบสองขั้นชนิดกลับสู่ศูนย์

ขั้นทำงาน ส่วนวงจรรางคู่จะได้รับอินพุต (IP_1,IP_1'), ..., (IP_n,IP_n') เป็นรหัสตรงรางคู่ ทำให้คู่สายภายใน (IT_1,IT_1'), ..., (IT_m,IT_m') มีการเปลี่ยนระดับสัญญาณ 0⟶1 เกิดเป็นรหัสตรงรางคู่ และส่งผลให้เอาต์พุต (f,f') เป็นรหัสตรงรางคู่ตามฟังก์ชันตรรกะที่ออกแบบ จากนั้นเมื่อทุกการเปลี่ยนระดับสัญญาณ 0⟶1 ในส่วนวงจรรางคู่ได้สิ้นสุดที่ค่าระดับสัญญาณ 1 แล้ว ส่วนวงจรตอบรับซึ่งตรวจสอบการสิ้นสุดการเปลี่ยนระดับสัญญาณในส่วนวงจรรางคู่จะให้สัญญาณแสดงความบริบูรณ์ (Completion Signal :ACK) มีการเปลี่ยนระดับสัญญาณ 0⟶1 เพื่อทำหน้าที่แลตช์ (Latch) อุปกรณ์ชนิดซีให้ส่งค่ารหัสตรงรางคู่ที่ (f,f') ออกเป็นค่าเอาต์พุต (O,O') ของวงจรเชิงผสม

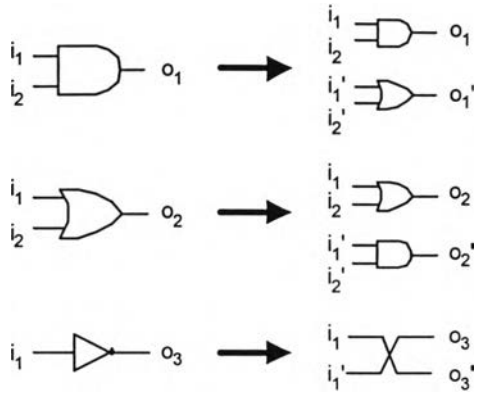
ขั้นว่าง ส่วนวงจรรางคู่จะได้รับอินพุตเป็นตัวแบ่งรอบการทำงาน ทำให้สายทุกเส้นที่มีค่าระดับสัญญาณ 1 ในขั้นทำงานมีการเปลี่ยนระดับสัญญาณ 1⟶0 และให้เอาต์พุต (f,f') เป็นตัวแบ่งรอบการทำงาน จากนั้นเมื่อทุกการเปลี่ยนระดับสัญญาณ 1⟶0 ในส่วนวงจรรางคู่ได้สิ้นสุดที่ค่าระดับสัญญาณ 0 แล้ว ส่วนวงจรตอบรับจะให้สัญญาณแสดงความบริบูรณ์มีการเปลี่ยนระดับสัญญาณ 1⟶0 เพื่อทำหน้าที่แลตช์อุปกรณ์ชนิดซีให้ส่งค่าตัวแบ่งรอบการทำงานที่ (f,f') ออกเป็นเอาต์พุต (O,O') ของวงจร และพร้อมเริ่มขั้นทำงานรอบถัดไป

จากลักษณะการทำงานข้างต้นจะได้ว่า วงจรเชิงผสมจะมีเพียงการเปลี่ยนระดับสัญญาณ 0⟶1 ในขั้นทำงานและการเปลี่ยนระดับสัญญาณ 1⟶0 ในขั้นว่างเท่านั้น เรียกว่าคุณสมบัติการเปลี่ยนระดับสัญญาณทางเดียว (Monotonic Change) ซึ่งประกันได้ว่าวงจรมีคุณสมบัติไม่เกิดฮาซาร์ด

2.7 การออกแบบวงจรเชิงผสมแบบอสมวารที่ไม่ไวต่อความหน่วงชนิดเสมือนโดยใช้ตรรกะรางคู่ที่ไร้ตัวผกผัน (Inverter-free 2-rail logic implementation)

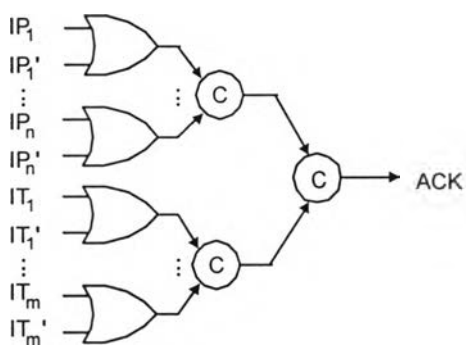
การออกแบบส่วนวงจรรางคู่โดยใช้ตรรกะรางคู่ที่ไร้ตัวผกผัน [5,12] มีขั้นตอน ดังนี้

1. สร้างฟังก์ชันตรรกะจากตารางค่าความจริงที่ต้องการออกแบบวงจร
2. แปลงฟังก์ชันตรรกะให้เป็นส่วนวงจรรางคู่โดยเชื่อมต่อวงจรดังรูปที่ 2.9



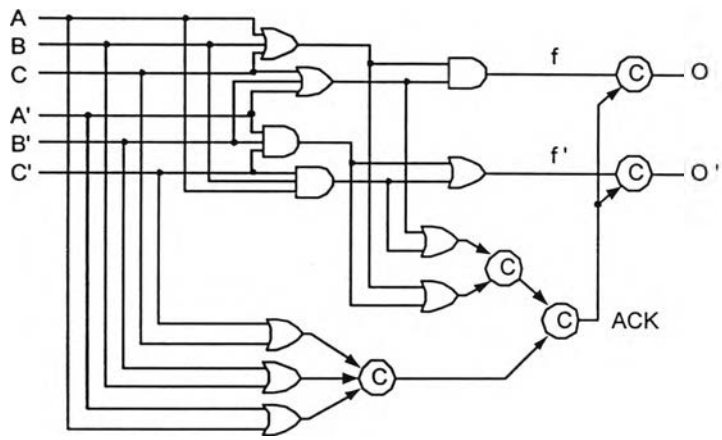
รูปที่ 2.9 การออกแบบส่วนวงจรรางคู่ที่ไม่ไวต่อความหน่วงชนิดเสมือน
โดยใช้ตรรกะรางคู่ที่ไร้ตัวผกผัน

การออกแบบส่วนวงจรตอบรับจะใช้เกตออร์และอุปกรณ์ชนิดซี ดังแสดงในรูป 2.10 โดย ในภาวะแวดล้อมรับเข้าส่งออกสายอินพุตของส่วนวงจรตอบรับจะประกอบด้วยคู่สายอินพุต (IP_1,IP_1'), ..., (IP_n,IP_n') และคู่สายภายใน (IT_1,IT_1'), ..., (IT_m,IT_m') ของส่วนวงจรรางคู่ และในภาวะแวดล้อมมูลฐานสายอินพุตของส่วนวงจรตอบรับจะใช้เพียงคู่สายอินพุต (IP_1,IP_1'), ..., (IP_n,IP_n') ของส่วนวงจรรางคู่เท่านั้น



รูปที่ 2.10 การออกแบบส่วนวงจรตอบรับที่ไม่ไวต่อความหน่วงชนิดเสมือน
โดยใช้ตรรกะรางคู่ที่ไร้ตัวผกผัน

ตัวอย่างการออกแบบวงจรของฟังก์ชัน f = (A+B+C) (A'+B'+C) แสดงในรูปที่ 2.11



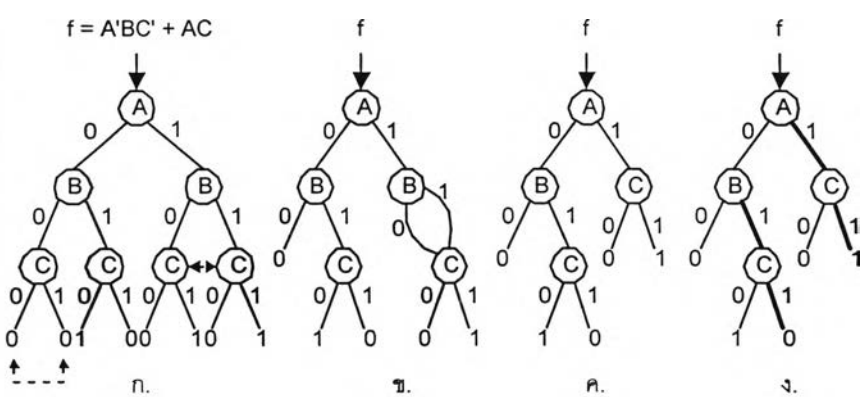
รูปที่ 2.11 ตัวอย่างการออกแบบวงจรเชิงผสมที่ไม่ไวต่อความหน่วงชนิดเสมือน สำหรับฟังก์ชัน f = (A + B + C) (A' + B' + C) โดยใช้ตรรกะรางคู่ที่ไร้ตัวผกผัน

2.8 แผนภาพตัดสินใจแบบทวิภาค (Binary Decision Diagram : BDD)

แผนภาพตัดสินใจแบบทวิภาคเป็นแผนภาพแทนฟังก์ชันตรรกะเพื่อช่วยในการออกแบบและสังเคราะห์วงจรที่มีขนาดใหญ่ การสร้างแผนภาพตัดสินใจแบบทวิภาคมีพื้นฐานมาจากสูตรการกระจายของแชนนอน (Shannon Expansion Formula) [14,15] ดังนี้

$$f(A,B,C,\ldots) = Af(1,B,C,\ldots) \vee A'f(0,B,C,\ldots)$$

A	B	C	f
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1



รูปที่ 2.12 การลดขนาดแผนภาพตัดสินใจแบบทวิภาคชนิดมีอันดับ สำหรับฟังก์ชัน f = A'BC' + AC โดยมีลำดับตัวแปร A,B,C และการหาเอาต์พุต

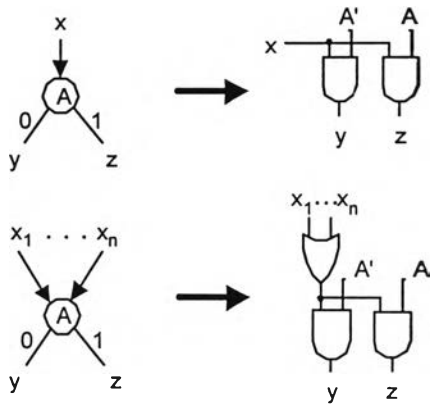
รูปที่ 2.12 แสดงการสร้างแผนภาพตัดสินใจแบบทวิภาคที่มีการกำหนดลำดับตัวแปร เรียกว่า แผนภาพตัดสินใจแบบทวิภาคชนิดมีอันดับ (Ordered-BDD : OBDD) โดยการสร้างจะให้บัพภายใน (Internal Node) แทนตัวแปรอินพุต กิ่งซ้ายและกิ่งขวาแทนค่าตรรกะศูนย์และค่าตรรกะหนึ่งตามลำดับ ซึ่งจะได้ว่า ในกรณีที่ฟังก์ชันมี n ตัวแปร แผนภาพตัดสินใจแบบทวิภาคชนิดมีอันดับที่สร้างได้ก็จะมีขนาดเริ่มต้นเป็น 2^n-1 บัพ เมื่อนำบัพที่มีแผนภาพทางซ้ายและแผนภาพทางขวาเหมือนกันออกจะสามารถลดขนาดของแผนภาพตัดสินใจแบบทวิภาคชนิดมีอันดับได้เป็น แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ (Reduced-Ordered-BDD : ROBDD) ดังแสดงในรูปที่ 2.12(ข) และ 2.12(ค) ทั้งนี้ การหาเอาต์พุตของแผนภาพตัดสินใจแบบทวิภาคทำได้โดยการเชื่อมค่าตรรกะที่แต่ละอินพุตจากบัพรากไปยังบัพใบดังตัวอย่างการหาเอาต์พุตของแบบอินพุต (A,B,C) เท่ากับ (1,1,1) ในรูปที่ 2.12(ง) ที่หาเอาต์พุตโดยการเชื่อม (บัพ,กิ่ง) เป็น (A,1), (C,1) และได้เอาต์พุตมีค่าเท่ากับค่าตรรกะหนึ่ง

จากลักษณะของแผนภาพตัดสินใจแบบทวิภาคที่ในอินพุตแต่ละแบบจะมีเส้นเชื่อมเพียงหนึ่งเส้นเท่านั้นที่ให้เอาต์พุตของฟังก์ชัน จึงสามารถเขียนตัวแปรอินพุตที่อยู่ในเส้นเชื่อมไปยังเอาต์พุตค่าตรรกะศูนย์และเอาต์พุตค่าตรรกะหนึ่งได้เป็นผลรวม (Sum) และผลคูณ (Product) ของฟังก์ชันนั้นตามลำดับ ทำให้สามารถเขียนฟังก์ชันได้เป็นผลคูณของผลรวม (Product-of-Sum) และผลรวมของผลคูณ (Sum-of-Product)

2.9 การออกแบบวงจรเชิงผสมแบบอสมวารที่ไม่ไวต่อความหน่วงชนิดเสมือนโดยใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ (Reduced-Ordered-Binary Decision Diagram (ROBDD) implementation)

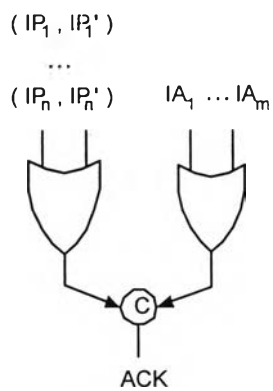
การออกแบบส่วนวงจรรางคู่โดยใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ [16] มีขั้นตอนดังนี้

1. สร้างแผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับจากตารางค่าความจริงที่ต้องการออกแบบวงจร
2. แปลงแผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับให้เป็นส่วนวงจรรางคู่ โดยเชื่อมต่อวงจรดังแสดงในรูปที่ 2.13



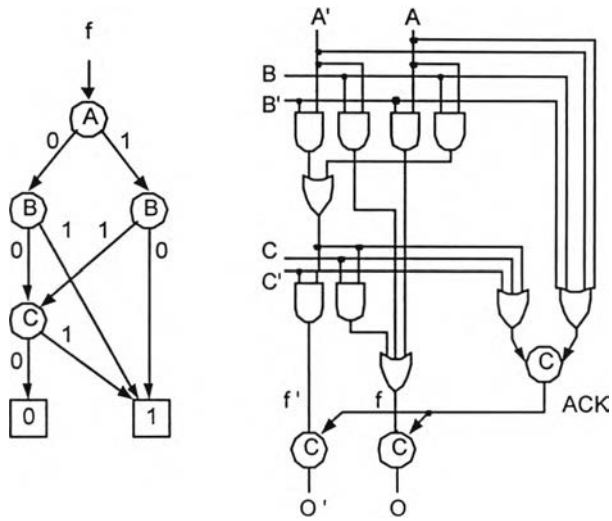
รูปที่ 2.13 การออกแบบส่วนวงจรรางคู่ที่ไม่ไวต่อความหน่วงชนิดเสมือน
โดยใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ

จากลักษณะของแผนภาพตัดสินใจแบบทวิภาคที่ในแต่ละแบบอินพุตจะมีเส้นเชื่อมเพียงหนึ่งเส้นเท่านั้นที่ให้ค่าเอาต์พุต ทำให้ในขั้นทำงานจะมีค่าระดับสัญญาณ 1 ที่สายอินพุตของแต่ละเกตออร์เพียงหนึ่งเส้นเท่านั้น ดังนั้นในภาวะแวดล้อมรับเข้าส่งออกสายอินพุตของส่วนวงจรตอบรับจะประกอบด้วยคู่สายอินพุต (IP_1,IP_1'),...,(IP_n,IP_n') และสายภายในของส่วนวงจรรางคู่ที่เป็นอินพุตของเกตแอนด์ (IA_1),...,(IA_m) ดังแสดงในรูปที่ 2.14 และในภาวะแวดล้อมมูลฐานสายอินพุตของส่วนวงจรตอบรับจะใช้เพียงคู่สายอินพุต(IP_1,IP_1'),...,(IP_n,IP_n') ของส่วนวงจรรางคู่เท่านั้น



รูปที่ 2.14 การออกแบบส่วนวงจรตอบรับที่ไม่ไวต่อความหน่วงชนิดเสมือน
โดยใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ

ตัวอย่างการออกแบบวงจรของฟังก์ชัน f = (A+B+C) (A'+B'+C) **แสดงในรูปที่** 2.15



รูปที่ 2.15 ตัวอย่างการออกแบบวงจรเชิงผสมที่ไม่ไวต่อความหน่วงชนิดเสมือน สำหรับฟังก์ชัน f = (A + B + C) (A' + B' + C) โดยใช้แผนภาพตัดสินใจแบบทวิภาคชนิดมีการลดทอนอันดับ