การออกแบบระบบประมวลผลสัญญาณเสียงพูดดิจิตอลแบบเวลาจริงใช้ชิป TMS320C25

นาย วรพจน์ พัฒนวิจิตร

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต
ภาควิชาวิศวกรรมไฟฟ้า
บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย
ปีการศึกษา 2539

ISBN 974-636-215-1

ลิขสิทธิ์ของบัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย

T 17207423

DESIGN OF A REAL TIME DIGITAL SPEECH PROCESSING SYSTEM USING TMS320C25

MR. VORAPOJ PATANAVIJIT

A Thesis Submitted in Partial Fulfillment of the Requirements

for the Degree of Master of Engineering

Department of Electrical Engineering

Graduate School

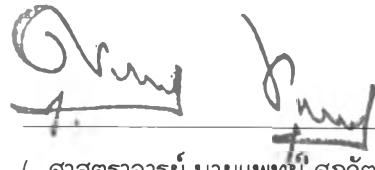
Chulalongkorn University

Academic Year 1996

ISBN 974-636-215-1

หัวข้อวิทยานิพนธ์	การออกแบบระบบประมวลผลสัญญาณเสียงพูดดิจิตอลแบบเวลาจริงใช้ชิป TMS320C25
โดย	นาย วรพจน์ พัฒนวิจิตร
ภาควิชา	ภาควิชาวิศวกรรมไฟฟ้า
อาจารย์ที่ปรึกษา	รองศาสตราจารย์ ดร. สมชาย จิตะพันธ์กุล

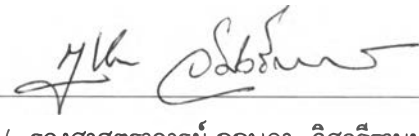
บัณฑิตวิทยาลัย จุฬาลงกรณ์มหาวิทยาลัย อนุมัติให้นับวิทยานิพนธ์ฉบับนี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญามหาบัณฑิต



คณบดีบัณฑิตวิทยาลัย

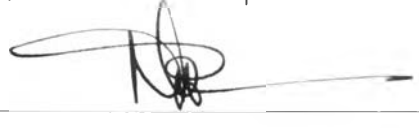
(ศาสตราจารย์ นายแพทย์ ศุภวัฒน์ ชุติวงศ์)

คณะกรรมการสอบวิทยานิพนธ์



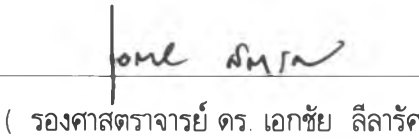
ประธานกรรมการ

(รองศาสตราจารย์ กฤษดา วิศวธีรานนท์)



อาจารย์ที่ปรึกษา

(รองศาสตราจารย์ ดร. สมชาย จิตะพันธ์กุล)



กรรมการ

(รองศาสตราจารย์ ดร. เอกชัย ลีลารัศมี)

กรรมการ

(อาจารย์ ดร วาทิต เบญจพลกุล)

พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสีเขียวนี้เพียงแผ่นเดียว

วรพจน์ พัฒนวิจิตร : การออกแบบระบบประมวลผลสัญญาณเสียงพูดดิจิตอลแบบเวลาจริงใช้ชิป TMS320C25 (DESIGN OF A REAL TIME DIGITAL SPEECH PROCESSING SYSTEM USING TMS320C25) อ. ที่ปรึกษา : รศ.ดร. สมชาย จิตะพันธ์กุล. 66 หน้า. ISBN 974-636-215-1.

วิทยานิพนธ์นี้มีวัตถุประสงค์เพื่อออกแบบและสร้างระบบประมวลผลสัญญาณเสียงพูดดิจิตอลโดยสามารถทำงานแบบเวลาจริงได้โดยใช้ TMS320C25 โครงสร้างของระบบประกอบด้วยส่วนประมวลผล, ส่วนหน่วยความจำ 2 ส่วนโดยจะทำหน้าที่สลับกันในการรับส่งข้อมูลระหว่างตัวประมวลผลและเครื่องไมโครคอมพิวเตอร์ (PC) ซึ่งทำให้ระบบสามารถทำงานแบบเวลาจริงได้ ส่วนแปลงสัญญาณเสียงพูดแอนะลอกเป็นสัญญาณเสียงพูดดิจิตอลและส่วนเชื่อมต่อกับเครื่องไมโครคอมพิวเตอร์โดยผ่านทางบัสชนิด ISA รวมถึงการสร้างโครงสร้างพื้นฐานทางฮาร์ดแวร์และซอฟต์แวร์ที่จำเป็นในการพัฒนาระบบซึ่งต้องมีความยืดหยุ่นในการนำไปใช้กับอัลกอริทึมในการประมวลผลสัญญาณเสียงพูด และสร้างซอฟต์แวร์ตัวอย่างที่สามารถทำงานตามวิธีการประมวลผลสัญญาณเสียงพูดที่พัฒนาขึ้นในห้องปฏิบัติการวิจัยกรรมวิธีประมวลผลสัญญาณดิจิตอล

ฮาร์ดแวร์ของระบบประมวลผลสัญญาณเสียงพูดแบบเวลาจริง ใช้ ADC0804 ของบริษัท National ทำหน้าที่เชื่อมต่อระหว่างภาคอนาลอกกับภาคดิจิตอลและใช้ TMS320C25 ของบริษัท Texas Instruments Incorporated (TI). เป็นตัวประมวลผล ซอฟต์แวร์ของระบบใช้ภาษาแอสเซมบลีสำหรับ TMS320C25 และภาษา C ของบริษัทไมโครซอฟต์เป็นภาษาใช้ในการพัฒนาโปรแกรมควบคุมการทำงานของระบบประมวลผล จากการทดสอบระบบประมวลผลสัญญาณเสียงพูดดิจิตอลแบบเวลาจริงที่ได้ออกแบบและสร้างขึ้นโดยใช้วิธีการรู้จำเสียงที่พัฒนาขึ้นในห้องปฏิบัติการวิจัยกรรมวิธีประมวลผลสัญญาณดิจิตอล [4], [5], [6] พบว่าสามารถทำงานแบบเวลาจริงได้ดี

ภาควิชา วิศวกรรมไฟฟ้า	**ลายมือชื่อนิสิต** .....
สาขาวิชา วิศวกรรมไฟฟ้า	**ลายมือชื่ออาจารย์ที่ปรึกษา** .....
ปีการศึกษา 2539	**ลายมือชื่ออาจารย์ที่ปรึกษาร่วม** .....

พิมพ์ต้นฉบับบทคัดย่อวิทยานิพนธ์ภายในกรอบสีเขียวนี้เพียงแผ่นเดียว

C715997 : MAJOR ELECTRICAL ENGINEERING
KEY WORD: VORAPOJ PATANAVIJIT : DESIGN OF A REAL TIME DIGITAL SPEECH PROCESSING SYSTEM USING TMS320C25. THESIS ADVISOR :ASSOC. PROF. SOMCHAI JITAPUNKUL, Ph.D. 66 pp. ISBN 974-636-215-1.

The objective of this thesis is to design and implement a digital speech processing system using TMS320C25 . The system consists of a digital signal processor, two memory units for switching and transferring data between MPU and PC, an analog-to-digital converter, and an interface section. The infrastructure of hardware and software which are necessary for development of a through ISA bus including the better performance digital speech processing system, including a sample software which simulates to the digital speech processing method developed at the Digital Signal Processing Reserch Laboratory (DSPRL).

The implemented hardware of Digital Speech Processing System utilizes ADC0804 of National Semiconductor, for interfacing between analog path and digital path, and TMS320C25 of Texas Instrument Incorporated. for main processor. Assembly language is used for TMS320C25 and Microsoft Visual C++ (version 1.52) language is used for developing the operation control software. The developed system was tested with the algorithms of speech recognition, developed at the DSPRL the results show a good performance.

ภาควิชา วิศวกรรมไฟฟ้า ลายมือชื่อนิสิต .....

สาขาวิชา วิศวกรรมไฟฟ้า ลายมือชื่ออาจารย์ที่ปรึกษา .....

ปีการศึกษา 2539 ลายมือชื่ออาจารย์ที่ปรึกษาร่วม .....

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ได้สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของ รศ.ดร.สมชาย จิตะพันธ์กุล อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้ข้อคิดเห็นและช่วยเหลือการทำวิทยานิพนธ์มาด้วยดีตลอด

ขอขอบคุณ อาจารย์ สุวิทย์ นาคพีระยุทธ ที่ได้ให้คำปรึกษาในการทำวิทยานิพนธ์

ขอขอบคุณ พี่กฤษดา เรเยส ที่ได้ให้ความรู้และเทคนิคในการออกแบบซึ่งใช้ในการทำวิทยานิพนธ์

ขอขอบคุณทุกท่าน ซึ่งไม่ได้กล่าวถึง ณ ที่นี้ที่มีส่วนช่วยในการให้คำแนะนำ กำลังใจและอุปกรณ์ต่างๆ ซึ่งทำให้วิทยานิพนธ์ฉบับนี้สำเร็จไปด้วยดี

ท้ายนี้ ผู้ทำวิทยานิพนธ์ใคร่ขอกราบขอบพระคุณบิดามารดา ซึ่งสนับสนุนและให้กำลังใจแก่ผู้ทำวิทยานิพนธ์เสมอมาจนสำเร็จการศึกษา

นาย วรพจน์ พัฒนวิจิตร

สารบัญ

	หน้า
บทคัดย่อภาษาไทย	ง
บทคัดย่อภาษาอังกฤษ	จ
กิตติกรรมประกาศ	ฉ
สารบัญตาราง	ช
สารบัญภาพ	ฌ
บทที่ 1 บทนำ	1
บทที่ 2 ทฤษฎีและเทคนิคที่ใช้ในการออกแบบระบบประมวลผล	4
2.1 ส่วนประกอบโดยทั่วไปของระบบซึ่งใช้ตัวประมวลผล	4
2.2 ประเภทของระบบประมวลผล	8
2.3 ลำดับชั้นของบัส (Hierarchy Bus)	9
2.4 หลักการออกแบบระบบซึ่งใช้ตัวประมวลผล	11
บทที่ 3 การออกแบบระบบประมวลผลสัญญาณพูดดิจิตอลแบบเวลาจริง	16
3.1 กำหนดคุณสมบัติของระบบและทรัพยากรที่ต้องใช้ในการสร้างระบบประมวลผล	16
3.2 การออกแบบและสร้างสถาปัตยกรรมของระบบ	19
3.3 การออกแบบฮาร์ดแวร์ของระบบประมวลผล	23
3.4 การออกแบบซอร์ฟแวร์ของระบบประมวลผล	42
3.5 การออกแบบการทดสอบการทำงานของระบบประมวลผล	45
บทที่ 4 การสร้างและการทดสอบการทำงานของระบบประมวลผล	47
4.1 การสร้างระบบประมวลผล	47
4.2 การทดสอบและผลการทดสอบการทำงานของระบบประมวลผล	49
บทที่ 5 สรุปและวิจารณ์	61
รายการอ้างอิง	63
ประวัติผู้เขียน	66

สารบัญตาราง

หน้า

ตารางที่ 3.1 เปรียบเทียบข้อดีและข้อจำกัดของระบบประมวลผลแบบต่างๆ 15

ตารางที่ 3.2 หน้าที่แต่ละบิตในรีจิสเตอร์ควบคุมและสัญญาณที่ผลิต 34

ตารางที่ 3.3 ชื่อฟังก์ชันและหน้าที่ของฟังก์ชันซึ่งพัฒนาขึ้นสำหรับระบบประมวลผล 42

ตารางที่ 4.1 ค่า NMSE ของผลลัพธ์ที่ได้จากระบบกับเครื่อง PC (Sine) 52

ตารางที่ 4.2 ค่า NMSE ของผลลัพธ์ที่ได้จากระบบกับเครื่อง PC ("หนึ่ง") 54

ตารางที่ 4.3 ค่า NMSE ของผลลัพธ์ที่ได้จากระบบกับเครื่อง PC ("สอง") 54

ตารางที่ 4.4 ค่า NMSE ของผลลัพธ์ที่ได้จากระบบกับเครื่อง PC ("สาม") 55

ตารางที่ 4.5 ค่า NMSE ของผลลัพธ์ที่ได้จากระบบกับเครื่อง PC ("สี่") 55

ตารางที่ 4.6 เวลาซึ่งใช้ในการประมวลผลสำหรับสัญญาณเสียงพูด..... 60

สารบัญภาพ

หน้า

รูปที่ 2.1 (ก) โครงสร้างของระบบประมวลผลขนาดเล็กหรือระบบซึ่งเป็นบอร์ดเดี่ยว 7
รูปที่ 2.1 (ข) โครงสร้างของระบบขนาดกลางหรือระบบซึ่งประกอบด้วยหลายบอร์ด 8
รูปที่ 2.1 (ค) โครงสร้างของระบบขนาดใหญ่หรือระบบซึ่งมีตัวประมวลผลหลายตัว 8
รูปที่ 3.1 ระบบประมวลผลโดยรวม 16
รูปที่ 3.2 รูปร่างและขนาดของระบบประมวลผล 17
รูปที่ 3.3 บล็อกไดอะแกรมของของระบบประมวลผล 18
รูปที่ 3.4 ขั้นตอนการ Initialize ระบบประมวลผล 19
รูปที่ 3.5 Control Flow ของระบบประมวลผล 20
รูปที่ 3.6 Data Flow ของระบบประมวลผล 21
รูปที่ 3.7 บล็อกไดอะแกรมอย่างง่ายของ TMS320C25 23
รูปที่ 3.8 บล็อกไดอะแกรมของ TMS320C25 24
รูปที่ 3.9 (ก) วงจรของบัส ISA 26
รูปที่ 3.9 (ข) วงจรตัวประมวลผลของระบบ 27
รูปที่ 3.9 (ค) วงจรของหน่วยความจำ Bank0 29
รูปที่ 3.9 (ง) วงจรของหน่วยความจำ Bank1 30
รูปที่ 3.9 (จ) วงจรของตัวเลือกบัสควบคุมของไมโครคอมพิวเตอร์หรือของตัวประมวลผล 31
รูปที่ 3.9 (ฉ) วงจรของตัวเลือกบัสข้อมูลของไมโครคอมพิวเตอร์หรือของตัวประมวลผล 32
รูปที่ 3.9 (ช) วงจรของตัวเลือกบัสตำแหน่งของไมโครคอมพิวเตอร์หรือของตัวประมวลผล ... 35
รูปที่ 3.9 (ซ) วงจรของรีจิสเตอร์ควบคุมและวงจรสร้างสัญญาณสำหรับการเชื่อมต่อกับบัส ... 36
รูปที่ 3.9 (ฌ) วงจร Latch สัญญาณแอดเดรส 38
รูปที่ 3.9 (ญ) วงจรแปลงสัญญาณแอนะลอกเป็นสัญญาณดิจิตอล 39
รูปที่ 3.9 (ฎ) วงจรประมวลผลสัญญาณแอนะลอก 40
รูปที่ 3.10 ฟังก์ชันย่อยของฟังก์ชัน Initialize System 43
รูปที่ 3.11 ค่ารีจิสเตอร์ต่างๆซึ่งจะใช้ในการออกแบบด้านซอร์ฟแวร์ของ TMS320C25 44
รูปที่ 3.12 ฟังก์ชันย่อยของฟังก์ชัน Initialize TMS320C25 45
รูปที่ 4.1 ฮาร์ดแวร์ของระบบประมวลผลที่ออกแบบและสร้างขึ้น 47
รูปที่ 4.2 Flowchart ของตัวอย่างโปรแกรม Preemphasized ซึ่งใช้ในการทดสอบระบบ 50
รูปที่ 4.3 ตัวอย่างโปรแกรม Preemphasized ซึ่งใช้ในการทดสอบระบบ (VC++) 51

สารบัญภาพ (ต่อ)

หน้า

รูปที่ 4.4 ตัวอย่างโปรแกรม Preemphasized ซึ่งใช้ในการทดสอบระบบ (แอสเซมบลี) 51

รูปที่ 4.5 เปรียบเทียบสัญญาณ Sine จากการคำนวณทั้ง 2 วิธีกับสัญญาณ Sine ต้นฉบับ .. 53

รูปที่ 4.6 เปรียบเทียบสัญญาณเสียงจากการคำนวณทั้ง 2 วิธีกับสัญญาณเสียงพูดต้นฉบับ 57

รูปที่ 4.7 กราฟเปรียบเทียบค่า NMSE ซึ่งคำนวณจากสัญญาณเสียงพูดต่างๆ 58