บทที่ 3

การออกแบบ และรายละเอียดวงจรส่วนฮาร์ดแวร์

การออกแบบให้ส่วนฮาร์ดแวร์เราได้ออกแบบ เป็นส่วนๆ ดังนี้

ก. วงจรส่วนควบคุมหลัก

ข. วงจรส่วนสร้างกลุ่มข้อมูล

ค. วงจรส่วนโมเด็ม

ง. วงจรส่วนต่อเชื่อมกับเครื่องรับ-ส่งวิทยุสองทางแบบกดพูด

โดยมีรายละเอียดดังรูป 3.1

วงจรส่วนควบคุมหลัก

1 ลักษณะทั่วไป

ในส่วนนี้ เราเลือกใช้ ไมโครคอนโทรลเลอร์ ตระกูล 8051 ของบริษัท อินเทล (Intel Corporation) โดยเลือกใช้เบอร์ 80C31 เนื่องจาก

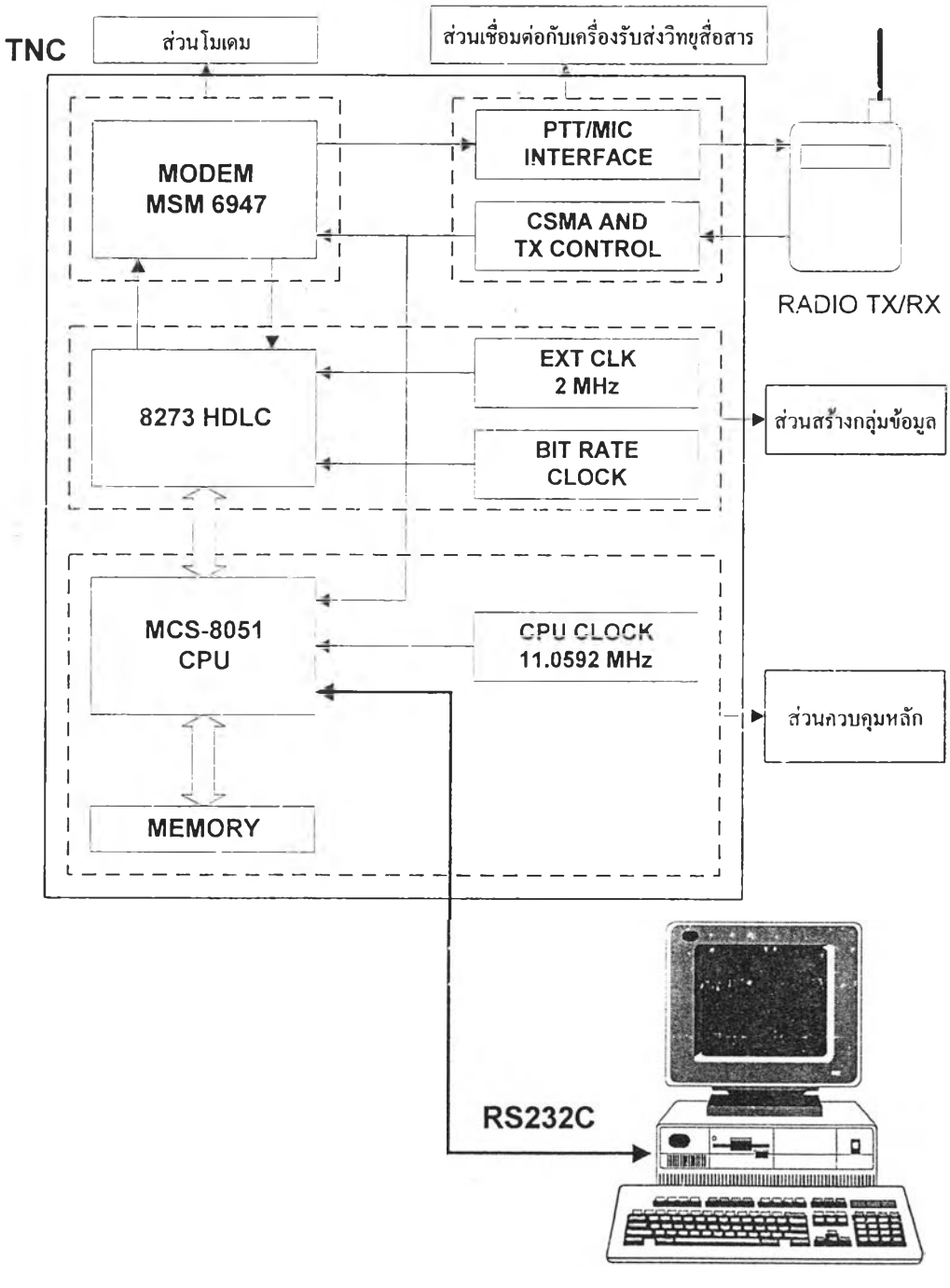
ก. วงจรส่วนควบคุมหลัก มี ฟังก์ชันการทำงานไม่ใหญ่มากนักฟังก์ชันการทำงานหลักๆ ของส่วนนี้ เป็นรับ-ส่งข้อมูลกับ ไมโครคอมพิวเตอร์ ซึ่งทำหน้าที่เป็นเทอร์มินัล รวมทั้งส่งข้อมูล ให้วงจรส่วนสร้างกลุ่มข้อมูล อีกทั้งทำหน้าที่แยกกลุ่มข้อมูลให้เป็น ชุดข้อมูลต่าง ๆ

ไมโครคอนโทรเลอร์ เบอร์ 80C31 มีหน่วยประมวลผลกลางขนาด 8 บิต ก็เพียงพอต่อฟังก์ชันที่กล่าวมา

ข. มีหน่วยการทำงานหลักครบถ้วน ไมโครคอนโทรเลอร์ เบอร์ 80C31 มีหน่วยการทำงานต่างๆ ครบคือ มีวงจรสื่อสารแบบอนุกรม มีวงจรนับ/จับเวลาขนาด 16 บิต จำนวนสองวงจร มีพอรต์อินพุตและเอาต์พุตแบบขนานจำนวน 4 พอรต์ มีวงจรควบคุมการอินเตอร์รัปต์จากแหล่งกำเนิดสัญญาณ 6 ประเภท โดยสามารถต่อกับแหล่งกำเนิดสัญญาณ อินเตอร์รัปต์จากภายนอกโดยตรงอย่างอิสระ ได้ 2 แหล่ง

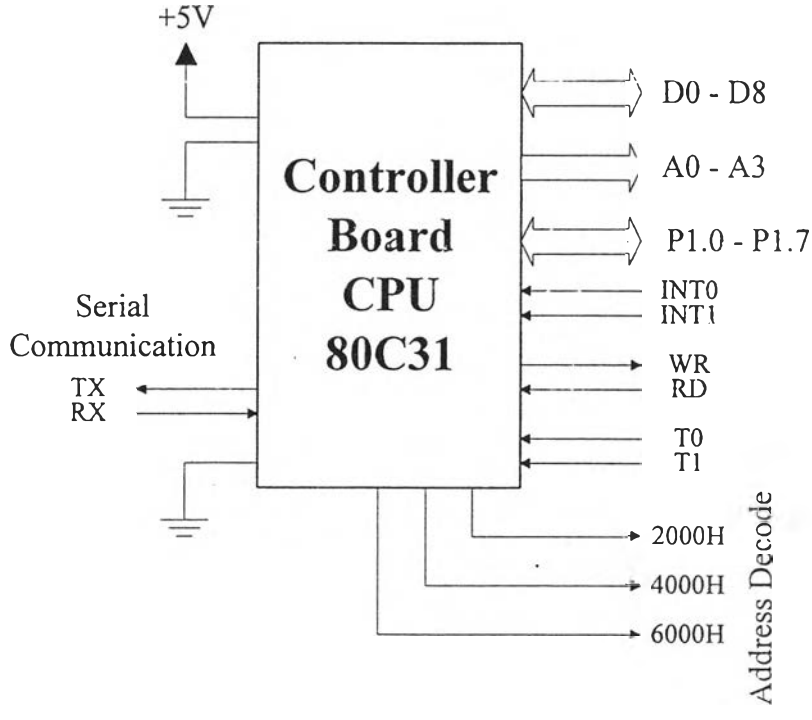
ค. ราคาไม่แพง และหาซื้อได้ง่าย อีกทั้งมีวงจร ประเภทคอนโทรเลอร์บอร์ดสำเร็จรูปขาย โดยมีให้เลือกตามความเหมาะสมของงาน

2 การทำงานของวงจร

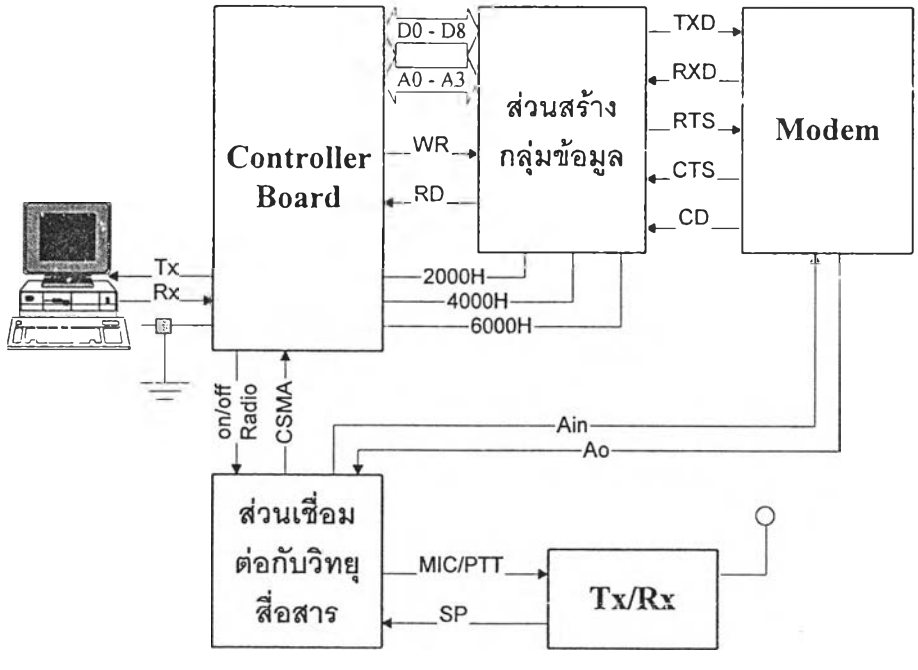


รูปที่3.1 โครงสร้างทางฮาร์ดแวร์ของ TNC ที่ออกแบบ

วงจรที่ใช้นี้เป็นวงจรสำเร็จรูปที่มีจำหน่ายในท้องตลาดโดยมีสัญญาณ เข้า-ออก และส่วนควบคุมที่ต้องการดังรูปที่ 3.2



รูปที่ 3.2 สัญญาณเข้าออกวงจรสำเร็จรูปที่นำมาใช้งาน



รูปที่ 3.3 รายละเอียดสัญญาณการต่อเชื่อมของส่วนควบคุมหลักกับส่วนอื่นๆ

จากรูปที่ 3.2 สัญญานที่จะนำไปใช้กับส่วนอื่น ๆ บัสข้อมูล 8 เส้น แอดเดรส Ao - A3, INT0, INT1, WR, RD, แอดเดรส 2000H, 4000H, 6000H ต่อเชื่อมกับวงจรส่วนสร้างกลุ่มข้อมูล สัญญาณวงจรสื่อสารข้อมูลอนุกรม TX,RX,GND ต่อเชื่อมกับ ไมโครคอมพิวเตอร์ และส่วน P1.0, P1.1 ต่อเชื่อมกับส่วนควบคุมวิทยุสื่อสาร โดยเขียนเป็นบล็อกไดอะแกรม ดังรูปที่ 3.3

วงจรสร้างกลุ่มข้อมูล

1 ลักษณะทั่วไป

วงจรในส่วนสร้างกลุ่มข้อมูลนี้ เป็นส่วนที่รับข้อมูลแบบขนานจากซีพียู (CPU) แล้วสร้างกลุ่มข้อมูลที่เป็นเฟรมแบบ Hign Data Link Control (HDLC) ส่งออกเป็นข้อมูลแบบอนุกรมไปยังวงจรส่วนโมเดม โดย ส่วนสร้างกลุ่มข้อมูลนี้เราเลือก ไอซี (IC) เบอร์ 8273 (Programable HDLC/SDLC, Protocol Controller) ของ บริษัท Intel ส่วนประกอบภายในไอซี 8273 แสดงในรูปที่ 3.4

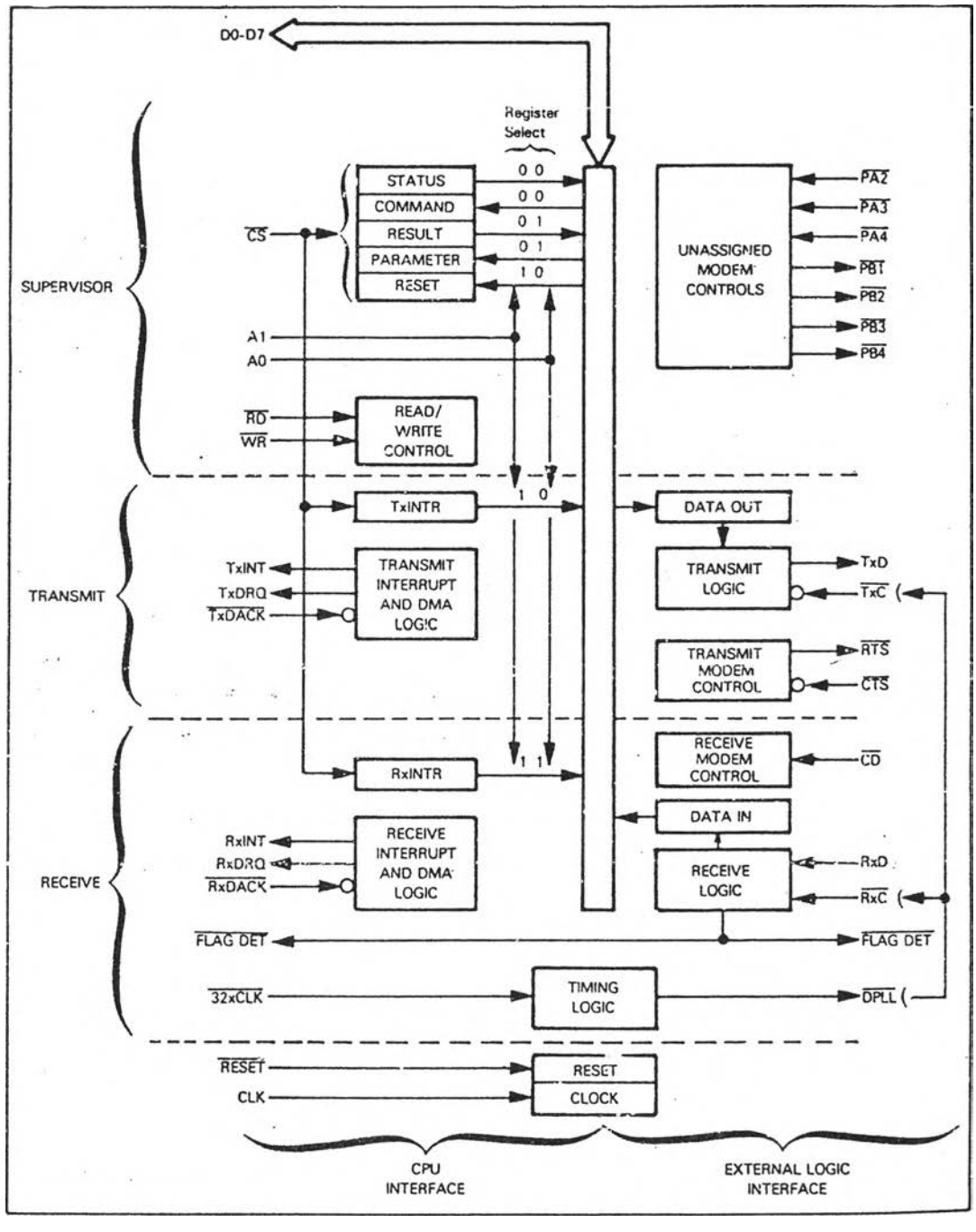
ไอซี เบอร์ 8273 ทำหน้าที่สร้างและรับเฟรมแบบ HDLC ซึ่งถ้าภาระต่าง ๆ นี้ถูกจัดการโดยซีพียู (CPU) ทั้งหมดจะมีความยุ่งยากมาก เนื่องจากซีพียูใช้งานควบคุมหรือประมวลผลทั่วๆไป ถ้าจะนำมาใช้กับการสร้างเฟรม รวมทั้งรับเฟรมและแยกเฟรมนั้นออกมาเป็นชุดข้อมูล รวมทั้งตรวจสอบความผิดพลาดของเฟรมด้วย ดังนั้น การเพิ่มวงจรในส่วนสร้างกลุ่มข้อมูล จะช่วยลดภาระการทำงานของซีพียูให้ ซีพียูมีเวลาพอที่จะไปทำงานอื่น ๆ ในระบบได้

2 การออกแบบและการทำงาน

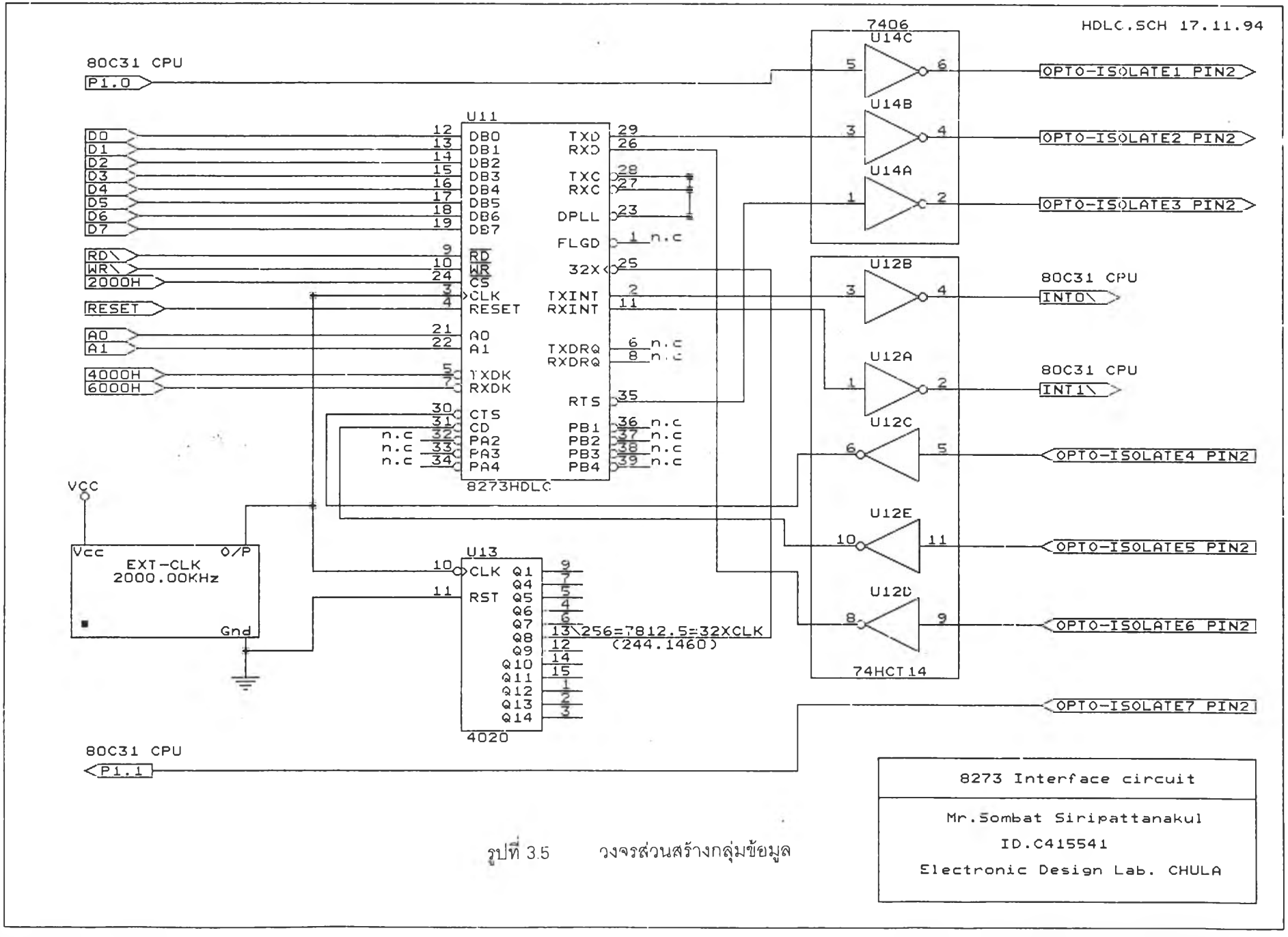
วงจรในการออกแบบนั้นในส่วนต่อเชื่อมกับส่วนควบคุมหลักและส่วนโมเดม เราต่อเชื่อมดังรูปที่ 3.5

จากข้อมูลไอซี 8273 สัญญาณนาฬิกา (Clock Timing) Tcy (Min) = 250 ns, Tcy (Max) = 1000 ns ดังนั้น สัญญาณ CLOCK ที่ป้อนเข้าขา 3 ของ ไอซีเบอร์ 8273 ต้องอยู่ในช่วง 1MHz - 4MHz เราเลือกที่ความถี่ 2 MHz CLOCK ความถี่ 2MHz นี้ ส่วนหนึ่งเราป้อนที่ขา 3 และ อีกส่วนหนึ่งเราป้อนเข้าที่ขา 25 ของไอซีเบอร์ 4020 ให้ได้32เท่าของความเร็วในการส่งข้อมูลแล้วป้อนเข้าที่ขา 25 ของไอซีเบอร์ 8273 ซึ่งขาที่ 25 ของไอซีนี้จากข้อมูลไอซี 8273 กำหนด Tcy 32(MIN) = 13.02 เท่าของ Tcy

จากข้อมูลข้างต้น Tcy = 500 ns ดังนั้น Tcy32 = 6.51 usec และความเร็วในการส่งข้อมูล จะต้องไม่เกิน 64 กิโลบิตต่อวินาที (KBPS) สำหรับไดอะแกรมทางเวลา (Timing Diagram) ของ-



รูปที่ 3.4 ส่วนประกอบภายใน ไอซี เบอร์ 8273



รูปที่ 3.5 วงจรส่วนสร้างกลุ่มข้อมูล

วัฏจักรการเขียน (Write Cycle) และวัฏจักรการอ่าน (Read Cycle) ซึ่งสัมพันธ์กับไดอะแกรมทางเวลาของส่วนควบคุมหลัก เป็นดังตารางที่ 3.1

Read Cycle Timing for 8273	Time
1.A0,A1 Valid and CS assert to read assert	o ns(min)
2.Read Pulse width	250 ns(min)
3.Read asserts to data valid	200 ns(max)
4.Read negates to data invalid (Data hold time)	20 ns(min)
5.Read negates to CS negates	0 ns
Read Cycle Timing for 80C31	Time
1.Address valid to read asserts	200 ns(min)
2.Read pulse width	400 ns(min)
3.Read asserts to data valid	252 ns(max)
4.Read negates to data valid	0 ns
5.Read negates to address invalid	43 ns(min)
Write Cycle Timing for 8273	Time
1.A0,A1 valid and CS asserts to write asserts	0 ns
2.Write pulse width	250 ns(min)
3.Write asserts to data valid	150 ns(min)
4.Write negates to data invalid	0 ns(min)
5.Write negates to CS,A0,A1,invalid	0 ns(min)
Write Cycle Timing for 80C31	Time
1.Address valid to write asserts	200 ns(min)
2.Write pulse width	400 ns(min)
3.Write asserts to data valid	133 ns(min)
4.Write negates to data invalid	33 ns(min)
5.Write negates to address invalid	43 ns(min)

ตารางที่ 3.1 ค่าเวลาวัฏจักรการเขียนและวัฏจักรการอ่านของ 8273 กับ 80C31

จากรูปที่ 3.5 นั้นจะเห็นว่าสัญญาณจากการถอดรหัสแอดเดรส (Address decode) 2000 H จากซีพียู ป้อนเข้าไปยังขา 24 CS ของไอซีเบอร์ 8273 และแอดเดรส 4000H ป้อนเข้าไปยังขา 5 TXDK และแอดเดรส 6000H ป้อนเข้ายังขา 6 RXDK โดยมีตารางกำหนดรีจีสเตอร์ ภายในไอซีเบอร์ 8273 ตามตารางที่ 3.2

ตารางที่ 3.2 ตารางกำหนดรีจีสเตอร์ภายในของไอซีเบอร์ 8273

ตำแหน่งของแอดเดรส	รีจีสเตอร์ภายใน 8273	
ของซีพียู (CPU)	READ	WRITE
2000H	Status	Command
2001H	Result	Parameter
2002H	TXINT Result	Reset
2003H	RXINT Result	-
4000H	-	Transmit Data
6000H	Receive Data	-

รีจีสเตอร์ ในตารางที่ 3.2 มีส่วนสำคัญอย่างยิ่ง ต่อการสร้างคำสั่งเพื่อให้ไอซีเบอร์ 8273 ทำงาน ซึ่งหลักการทำงาน ไอซีเบอร์ 8273 มีอยู่ 3 กระบวนการดังนี้

1) Command Phase เป็นขั้นตอนที่เขียนคำสั่ง (Command) และพารามิเตอร์ (Parameter) ลงในรีจีสเตอร์ ทั่งสองตามลำดับแต่การเขียนจะต้องมีข้อแม้ว่าจะต้องเขียนคำสั่งแรกให้เรียบร้อยก่อนแล้วจึงเขียนคำสั่งต่อไปได้ แผนภูมิสายงาน (Flowchart) ในขั้นตอนในการเขียน Command Phase (ซึ่งจะอธิบายในบทที่ 4) ถ้าการเขียนไม่เป็นไปตามลำดับจะทำให้เกิดการทำงานผิดพลาดขึ้นได้

2) Execution Phase เป็นขั้นตอนที่ 8273 ทำการประมวลผลกับคำสั่งต่างๆ ที่ถูกเขียนลงไปและจะเริ่มทำการรับส่งข้อมูลตั้งแต่ แฟลกเริ่มต้นจนถึงปิดท้าย

3) Result Phase เป็นขั้นตอนที่ 8273 แจ้งถึงผลที่ได้จากการรับส่งข้อมูลไปยังซีพียูโดยวิธีขัดจังหวะ ซึ่งผลที่ได้นั้นอาจจะสมบูรณ์หรือไม่ก็ได้ ผลที่ 8273 แจ้งต่อซีพียู แบ่งเป็น 2 ประเภท คือ

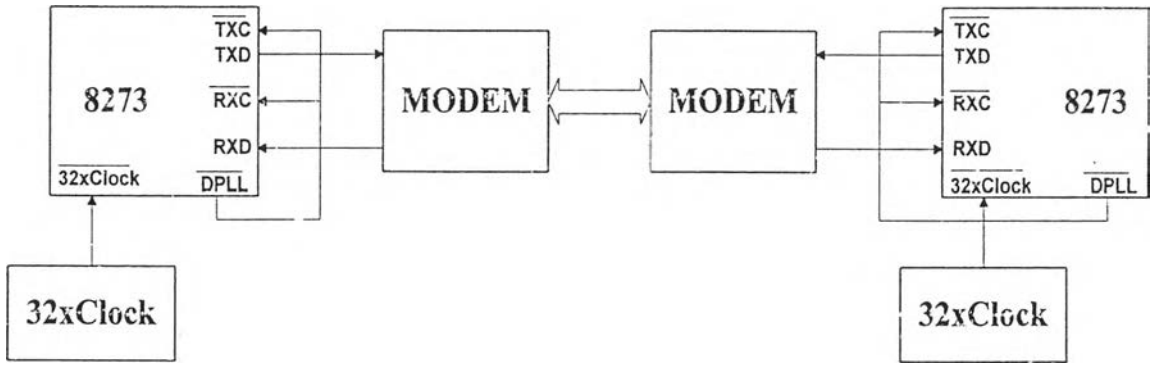
ก) Immediate Result เป็นผลที่ได้จากการที่ 8273 ทำคำสั่งเกี่ยวกับพอร์ต A และพอร์ต B ผลที่ได้จะนำไปเก็บไว้ใน Result Registers

ข) Non-Immediate Result เป็นผลที่เกิดจาก 8273 ทำการขัดจังหวะซีพียู ผลลัพท์ชนิดนี้จะถูกนำไปเก็บใน Tx INT หรือ Rx INT Register ขึ้นอยู่กับการขัดจังหวะว่ามาจากภาคส่งหรือภาครับ

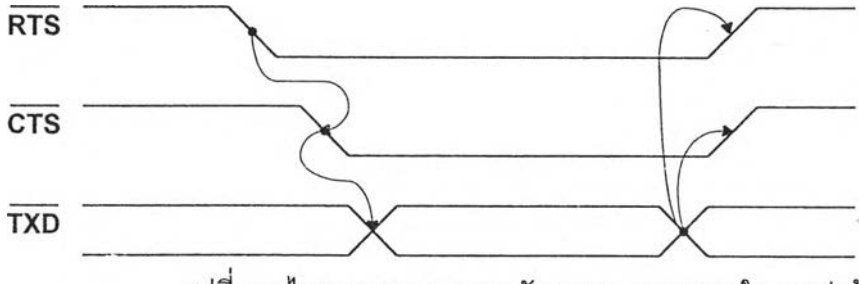
วงจรส่วนสร้างกลุ่มข้อมูลนี้ยังมีส่วนต่อเชื่อมกับวงจรส่วนโมเดม เราได้ออกแบบการต่อเชื่อม ในลักษณะ Asynchronous Modems-Half Duplex Operation ดังรูปที่ 3.6

ในการต่อเชื่อมกับวงจรส่วนโมเดมนั้น ไอซีเบอร์ 8273 ยังมีสัญญาณที่ส่งไปให้วงจรส่วนโมเดมอีกคือ ขา 35 RTS ซึ่งขานี้จะให้สัญญาณนี้เป็น LOW ก่อนการส่งข้อมูล และขา 30 CTS เมื่อสัญญาณเข้าที่ขานี้เป็น LOW ก็จะเริ่มทำการส่งข้อมูล และขา 31 CD ขานี้ปกติจะมีสภาพเป็น High ก่อนการรับข้อมูล

เมื่อมีข้อมูลเข้ามาขา 31 นี้จะเปลี่ยนสภาพเป็น LOW รูปที่ 3.7 ไดอะแกรมเวลาการส่งข้อมูล ไอซี 8273 ไปยังวงจรส่วนโมเดม



รูปที่ 3.6 การต่อวงจรส่วนสร้างกลุ่มข้อมูลกับ โมเดมในลักษณะ
Asynchronous Modems Half Duplex Operation



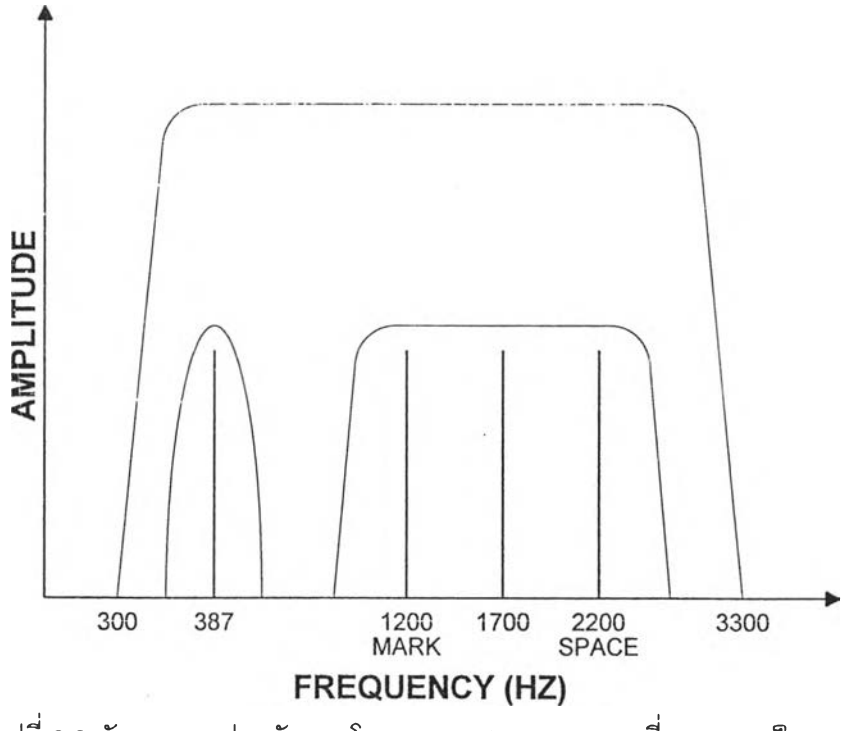
รูปที่ 3.7 ไดอะแกรมเวลาของสัญญาณ RTS,CTS ในการส่งข้อมูล

ข้อมูลที่รับ-ส่งผ่านไอซี เบอร์ 8273 เป็นข้อมูลที่เข้ารหัสแบบ Non-Return to Zero Inverted (NRZI)

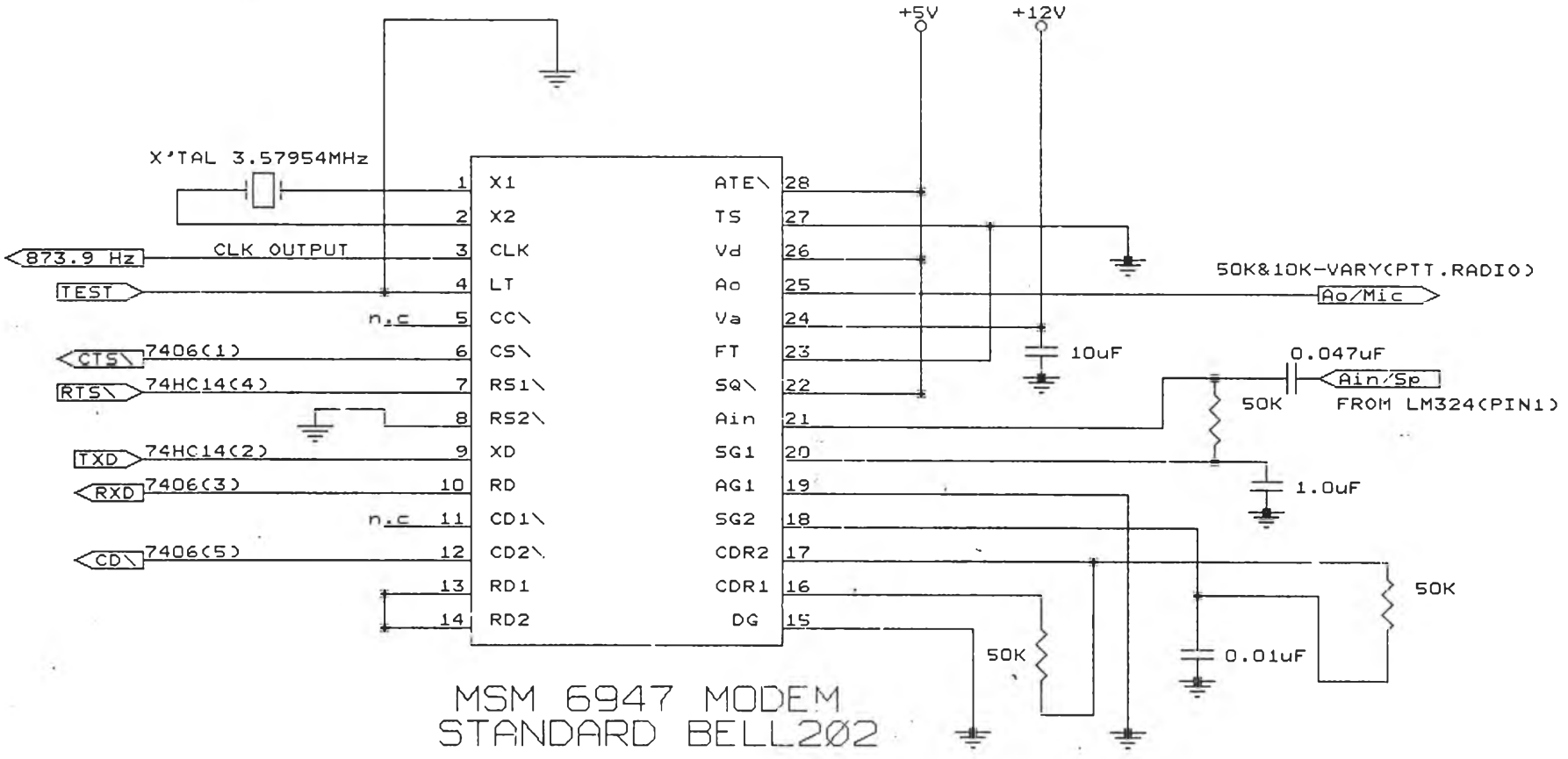
วงจรส่วนโมเดม

1 ลักษณะทั่วไป

วงจรส่วนโมเดมในเครือข่ายวิทยุกลุ่มข้อมูลในวงการวิทยุสมัครเล่นซึ่งเป็นวงจรโมเดมที่อยู่ภายใน TNC นั้น นิยมกันเป็นโมเดมมาตรฐาน Bell 202[2] มาตราฐาน โมเดม Bell 202 นั้น เป็นมาตรฐานโดยมีอัตราเร็วในการส่งข้อมูลสูงสุด 1200 บิตต่อวินาที (BPS) โดยมีชนิดการมอดูเลตแบบ Frequency Shift Keying(FSK) โดยมีความถี่ 1200 Hz แทน ข้อมูลดิจิตอลที่มีค่าเป็น "1" (Mark) และความถี่ 2200 Hz แทนข้อมูลดิจิตอลที่มีค่าเป็น "0" (Space) มาตรฐานโมเดล Bell 202 ปัจจุบันมีมาตรฐานอยู่ 2 Versions คือ Bell 202T และ Bell202s Bell202T นั้น เป็น Versions ที่สามารถใช้งานในโหมดของ Full Duplex ได้ ส่วน Bell 202S เป็น Version ที่ทำงานในโหมด Half Duplex รายละเอียดในส่วน การมอดูเลตจะเหมือนกัน คือ จะมีสัญญาณพาหะที่มีความถี่ 1700Hz เมื่อมีสัญญาณดิจิตอล "1" (Mark) ถูกป้อนเข้าไปยัง ตัวมอดูเลต สัญญาณพาหะจะเลื่อนลงไป 500Hz คือจาก 1700 Hz เปลี่ยนไปเป็น 1200 Hz และเมื่อมีสัญาณดิจิตอล"0"(Space)ถูกป้อนไปยังตัวมอดูเลต สัญญาณพาหะจะเลื่อนขึ้นไปอีก 500 Hz คือ เพิ่มจาก 1700 Hz เป็น 2200 Hz แล้วยังมีความถี่ที่เรียกว่า reverse channel ที่ความถี่ 387 Hz ซึ่งใน TNC จะไม่ใช้งานส่วนความถี่นี้



รูปที่ 3.8 ลักษณะสเปตตรัมของโมเดมแบบ Bell202 ความถี่ 387 Hz เป็น reverse channel ไม่ใช้ใน Packet Radio แบบ AX.25

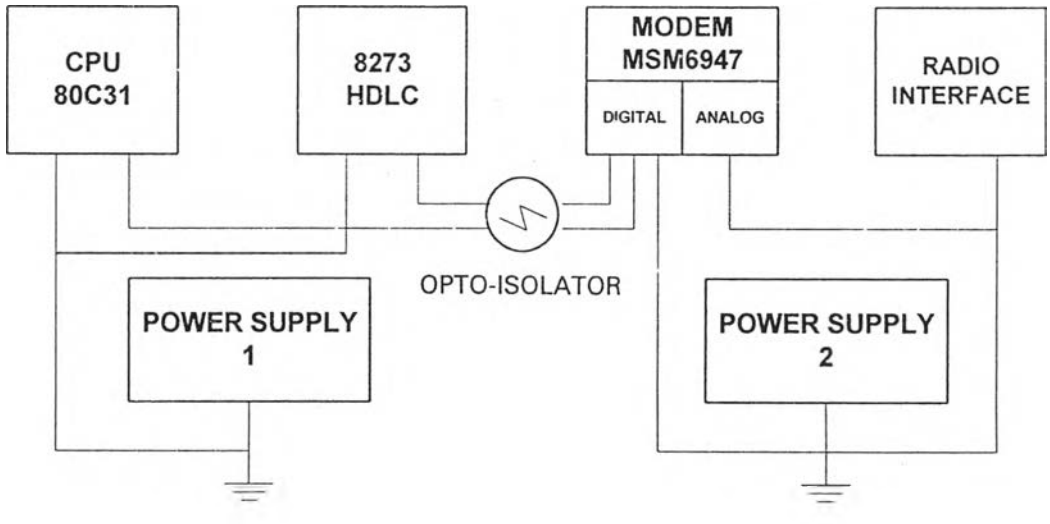


รูปที่ 3.9 วงจรส่วนโมเดมที่ออกแบบ

ไอซีโมเดมที่เลือกใช้ในงานวิจัยนี้ คือ ไอซีเบอร์ MSM 6947 เป็นไอซี ผลิตโดยบริษัท OKI เนื่องจากไอซีเบอร์ MSM 6947 เป็นไอซีทำหน้าที่เป็นโมเดมตามมาตรฐานโมเดมแบบ Bell 202S และเป็นไอซีที่สามารถหาซื้อได้ง่าย และราคาไม่แพงมากนัก ภายในไอซี MSM 6947 มีวงจรส่วน การมอดดูเลต ส่วนดีมอดดูเลต, วงจรกรองของความถี่ทั้งด้านขาเข้าและขาออก ทำให้ลดความยุ่งยากในการออกแบบได้ในระดับหนึ่ง

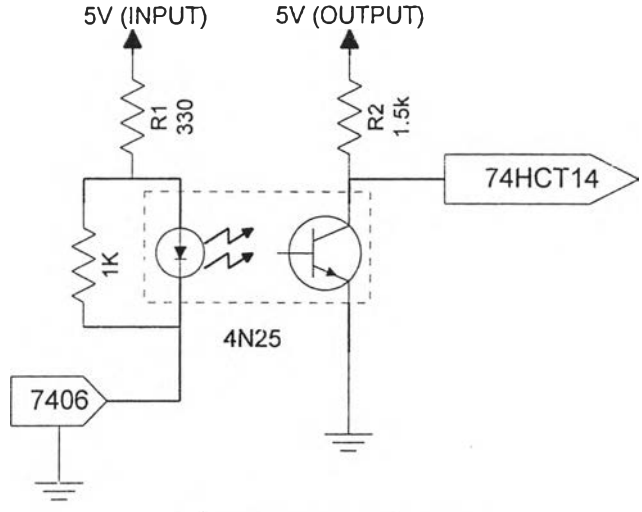
2 การออกแบบและการทำงาน

วงจรส่วนโมเดมได้ออกแบบตามรูปที่ 3.9 สัญญาณจากวงจรส่วนสร้างกลุ่มข้อมูลที่จะต้องส่งผ่านมาให้วงจรส่วนโมเดมนั้นมี สัญญาณ ข้อมูลส่ง (XD ขา 9 ของ MSM 6947) และสัญญาณ RTS ส่งมายังขา 7 และสัญญาณที่ส่งจาก ส่วนโมเดมกลับไปให้ส่วนสร้างกลุ่มข้อมูลนั้นมี สัญญาณข้อมูลรับ RD ขา 10 ของ MSM 6947 สัญญาณ CD ขา 12 และสัญญาณ CTS ขา 6 โดยการต่อเชื่อมนั้นได้ต่อผ่านวงจร opto-isolator เนื่องจากลดปัญหาเรื่อง สัญญานรบกวนที่ไปรบกวนภาคสัญญาณแอนาล็อก ของวงจรส่วนโมเดมที่ไปเชื่อมกับส่วนเครื่องรับ-ส่งวิทยุสื่อสาร ซึ่งสัญญาณจากเครื่องรับ-ส่งวิทยุสื่อสารที่เข้ามายัง วงจรส่วนโมเดม ขา 21 (Ain) ต้องมีขนาดอยู่ในช่วง -48 dBM ถึง -6 dBm (0 dBm = 0.775 Vrms) นั่นคือต้องรักษาระดับแรงดันที่ขา 21 ในช่วง 50 mV ถึง 0.3 Volt สัญญาณรบกวนที่ขา 21 นั้นมีขนาดอยู่ในช่วง 0.1 - 0.2 volts จึงให้วงจร opto-isolator ช่วยลดสัญญาณรบกวน ลักษณะการต่อสายกราวด์ได้ต่อตามรูปที่ 3.10



รูปที่ 3.10 การต่อกราวด์ของระบบ

วงจรในส่วน opto-isolator นั้น เราได้ออกแบบตามรูป 3.12 ดังนี้



รูป 3.11 วงจร opto-isolator

จากข้อมูลไอซีเบอร์ 4N25 Input Diode Continuous Forward Current มีค่าไม่เกิน 80 mA ค่ากระแสผ่าน Photodiode ที่ 10 mA ให้ค่า Diode Forword เท่ากับ 1.2 Volts ดังนั้นค่า R1 จากรูปที่ 3.11 เป็นดังนี้

R1=(5-1.2 V)/10 mA = 380 ohms

เลือก R1= 330 ohms เพราะฉะนั้นกระแสที่ไหลผ่าน Diode (I_F)=(5-12)/330=11.52 mA

ค่า Current Transfer Ratio ของ 4N25 =30 %

ดังนั้นค่ากระแส Collector ของ Phototransistor

= Current Transfer Ratio × I_F

= 0.3 × 11.52 mA =3.456 mA

ค่า V_{CE} (ON) ของ Phototransistor =0.3 Volts

ดังนั้นค่า R2 = (5-0.3)/3.456 mA = 1.359 Kohms

เลือก R2 =1.5 Kohms

ดังนั้น I_C (ON) ของ Phototransistor =(5-0.3)/1.5

=3.133 mA

จากรูป 3.11 ด้าน Cathode ของ Photodiode ต่อกับ Inverter Buffer เบอร์ 7406 ซึ่งเป็น Open-Collector ซึ่งมีค่า Low level Output Current (I_{OL}) = 40 mA ขณะที่ 7406 ให้ Output Low สัญญาณที่ ขา 5 ของ 4 N25 ก็ให้สัญญาณ LOW เช่นกัน ดังนั้นจึงต่อ Schmitt - Trigger Inverter เบอร์ 74 HCT 14 ด้านขาออกของ 4N25

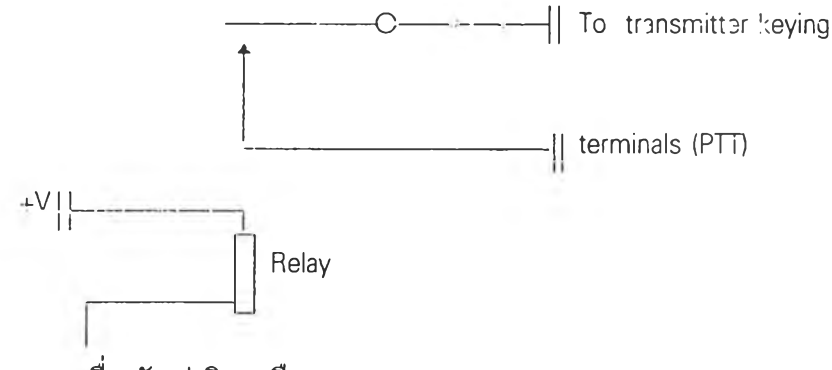
สัญญาณของ ส่วนโมเดมที่ไปต่อเชื่อมกับ เครื่องรับส่งวิทยุนั้นมีขา 25 (Ao) ซึ่งป้อนสัญญาณ FSK ความถี่ 1200 Hz และ 2200 Hz เข้าไปยังวิทยุสื่อสาร และขา 21 (Ain) ซึ่งเป็นสัญญาณที่วิทยุสื่อสารส่งมาให้ส่วนโมเดม

วงจรส่วนเชื่อมต่อกับเครื่องรับ-ส่งวิทยุสื่อสาร

1 ลักษณะทั่วไป

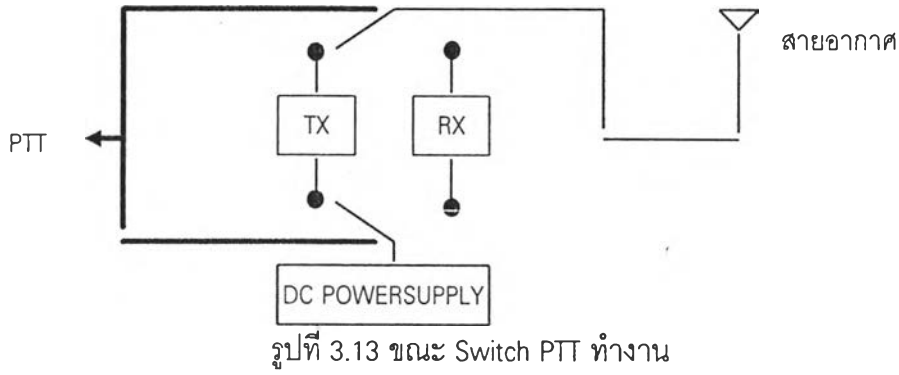
เครื่องรับ-ส่งวิทยุสื่อสารที่นำมาใช้ในงานวิจัยนี้เป็นเครื่องรับ-ส่งวิทยุ ความถี่ย่าน UHF 422MHz เป็นความถี่ที่กรมไปรษณีย์โทรเลข กำหนดให้เป็นย่านความถี่สำหรับประชาชน (Citizen Band) โดยกำหนดว่ากำลังต้องไม่เกิน 10 mW เป็นเครื่องรับ-ส่งวิทยุ FM โดยการทำงานเป็นลักษณะแบบ Simplex [6] การควบคุมการส่งสัญญาณออกอากาศ แบบกดพูด(PTT)

จากรูป 3.12 เป็นหลักการที่ใช้รีเลย์ ในการกดสวิทช์ เพื่อส่งเสียงพูดโดยที่ขณะ PTT ทำงานนั้น จะมีการย้ายแหล่งจ่ายพลังงานกระแสตรงจากภาครับไปยังภาคส่ง และย้ายตำแหน่งสายอากาศจากภาครับไปยังภาคส่ง แสดงดังรูป 3.13



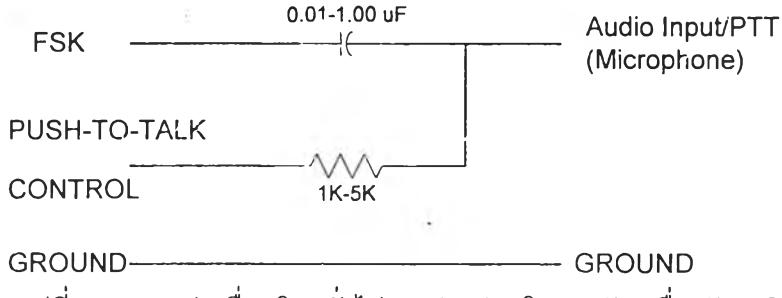
CPU ของเครื่องรับ-ส่งวิทยุหรือ TNC Keying Load (PTT)

รูปที่ 3.12 แสดงหลักการควบคุมการส่งแบบ Push to talk



รูปที่ 3.13 ขณะ Switch PTT ทำงาน

โดยในปัจจุบันนี้ การควบคุมสวิทช์ PTT และการทำงานของระบบเครื่องรับ-ส่งควบคุมโดย หน่วยประมวลผลที่เป็นไมโครโปรเซสเซอร์ โดยไมโครโปรเซสเซอร์ จะตรวจสอบสถานะของสวิทช์ PTT ว่าทำงานอยู่หรือไม่ ถ้าทำงานให้จะสั่งให้แหล่งจ่ายพลังงานย้ายจากภาครับไปยังภาคส่ง และย้ายสายอากาศจากภาครับไปยังภาคส่งเช่นเดียวกัน และในเครือรับส่งวิทยุโดยทั่วไปจะมีสัญญาณ Audio input และ สวิทช์ PTT ร่วมกัน [1] สำหรับเครื่องวิทยุในงานวิจัยครั้งนี้ เป็นเครื่องที่มี Audio input และสวิทช์ PTT ร่วมกัน วงจรที่นิยมใช้ต่อเชื่อมระหว่างส่วนโมเดมและเครื่องรับ-ส่งวิทยุเป็นดังรูป 3.15



รูปที่ 3.14 การต่อเชื่อมโดยทั่วไประหว่างส่วนโมเดมกับเครื่องรับส่งวิทยุ

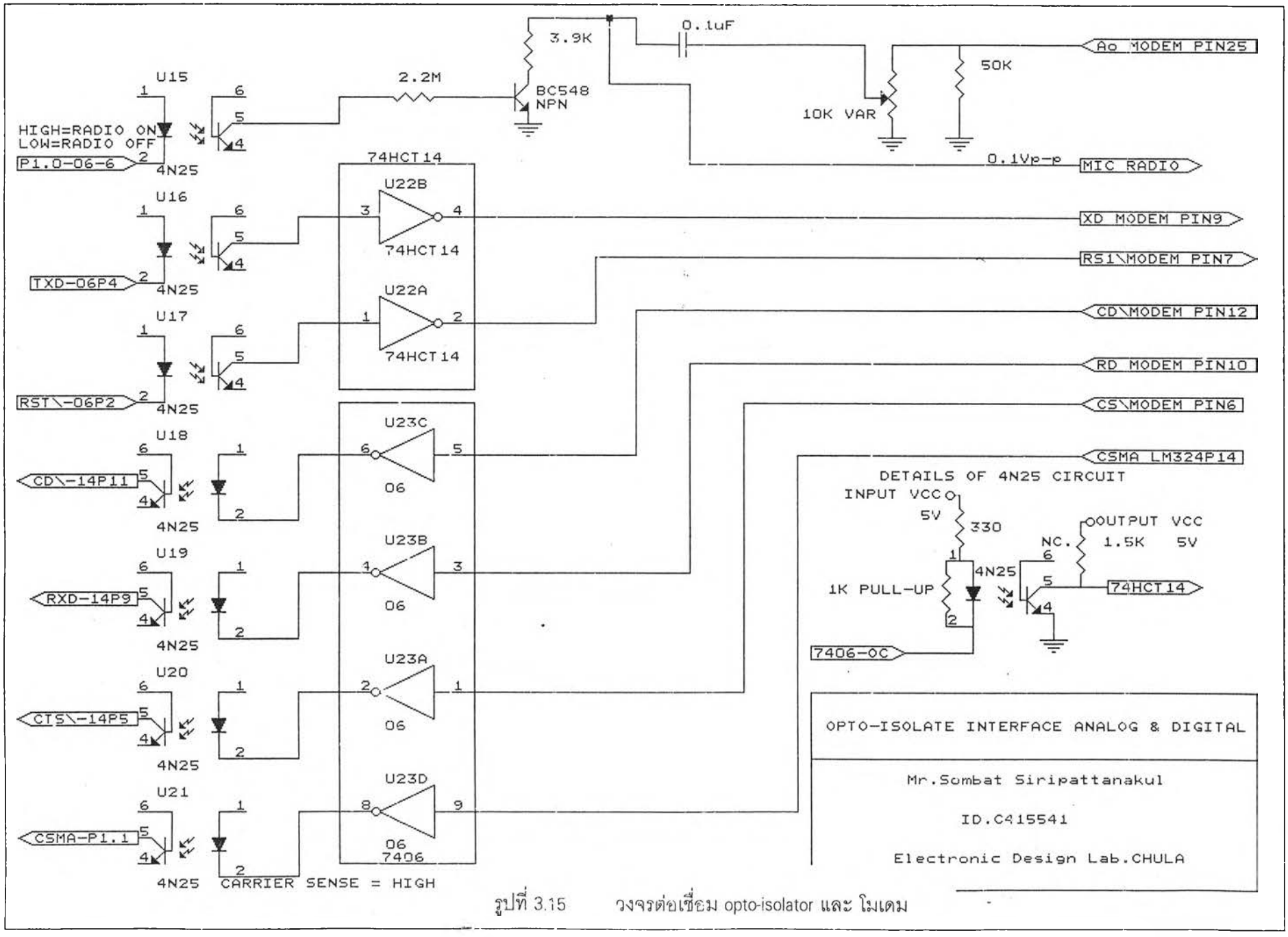
จากรูป 3.14 ค่าความจุ (C) และความต้านทาน (R) ขึ้นอยู่กับยี่ห้อ และรุ่นของเครื่องรับ-ส่งวิทยุ ซึ่งโรงงานผู้ผลิตจะให้ข้อมูลเหล่านี้มา

2 การออกแบบและการทำงาน

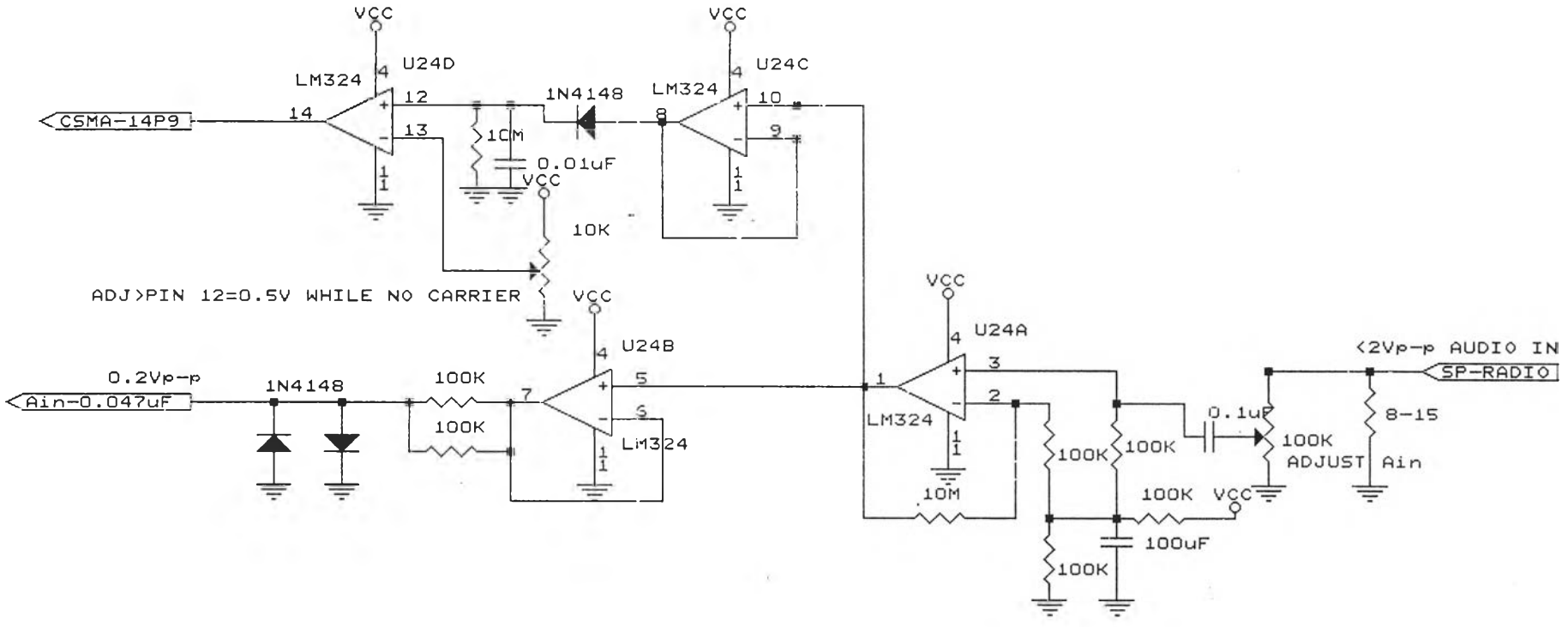
จากวงจรส่วนโมเดมสัญญาณ Ao ขา 25 จะเข้าสู่ เครื่องรับ-ส่งวิทยุสื่อสาร โดยถูกปรับแต่งระดับแรงดันด้วยความต้านทาน อยู่ในช่วง 0.1 Volt peak-to-peak เพื่อป้องกันการเกิด over modution ในวิทยุสื่อสาร โดยสัญญาณจะเข้าไปยัง Microphone Connector ของเครื่องรับ-ส่งวิทยุ ส่วนสัญญาณที่จะไปควบคุมสวิทช์ PTT นั้นถูกสั่งงานจาก CPU 80C31 P1.0 ขา 1 โดยผ่านวงจร Opto-isolator แล้วไปขับทรานซิสเตอร์ NPN เบอร์ BC548 ซึ่งทำหน้าที่เป็นสวิทช์ ตามรูปที่ 3.15

จากรูป 3.15 พิจารณาส่วนทรานซิสเตอร์ BC548 เราเลือก ความต้านทานที่ต่อจากขา Collector ของ ทรานซิสเตอร์เป็น 3.9 กิโลโอห์ม (จากข้อมูลผู้ผลิตเครื่องรับ-ส่งวิทยุ) คำนวณหา ความต้านทานที่ขาเบสได้ 2.2 MB สำหรับสัญญาณซึ่งเครื่องรับส่งวิทยุจะส่งมาให้วงจรส่วนอื่น อีก 2 สัญญาณ คือสัญญาณ FSK จากภาครับของเครื่องรับ-ส่งวิทยุ และสัญญาณตรวจสอบช่องสัญญาณ (Carrier Sense Multiple Access : CSMA) ซึ่งสัญญาณ CSMA นี้จะส่งไปให้ส่วนควบคุมหลักตรวจสอบก่อนการส่งกลุ่มข้อมูลว่าช่องสัญญาณว่างหรือไม่ โดยวงจรที่ออกแบบเป็นดังรูป 3.16

จากรูป 3.16 อธิบายการทำงานของวงจรได้ดังนี้



รูปที่ 3.15 วงจรต่อเชื่อม opto-isolator และ โมเดม



FSK RECEIVER & CARRIER DETECT CIRCUIT
Mr.Sombat Siripattanakul ID.C415541 Electronic Design Lab. CHULA

รูปที่ 3.16 วงจร FSK Receiver และ Carrier Detect

สัญญาณจากลำโพง (Speaker) ของเครื่องรับ-ส่งวิทยุ ส่งมายังวงจรจัดระดับและส่งผ่านไปยังออปแอมป์เบอร์ LM324 ทำหน้าที่ขยายสัญญาณและเป็นบัฟเฟอร์จะแยกสัญญาณออกไป 2 ส่วน ส่วนแรก ไปยังวงจรส่วนโมเดม ขา 21 Ain ส่วนนี้ เป็นสัญญาณ FSK ซึ่งเราจัดสัญญาณให้อยู่ในช่วง 0.2 Volt อีกส่วนหนึ่งจะผ่าน Buffer และแปลงสัญญาณ AC ให้เป็น DC แล้วส่งไปให้ส่วนสุดท้ายซึ่งเป็นวงจรเปรียบเทียบแรงดัน ซึ่งเป็นวงจรเปรียบเทียบแรงดันในขณะที่ช่องสัญญาณมีการใช้งานและไม่มีการใช้งาน โดยแรงดันที่นำมาเปรียบเทียบนั้น จะปรับเทียบระหว่างขา 12 และ ขา 13 ของ LM324 ซึ่งขณะไม่มีการใช้ช่องสัญญาณแรงดันขา 13 จะมากกว่า ขา 12 อยู่ประมาณ 0.5 Volt แรงดันขาออกที่ขา 14 ของ LM324 จะส่งไปยัง ส่วนควบคุมหลัก ให้ CPU 80C31 P1.1 ขา 2 เพื่อให้ CPU 80031 ตรวจสอบการใช้ช่องสัญญาณ