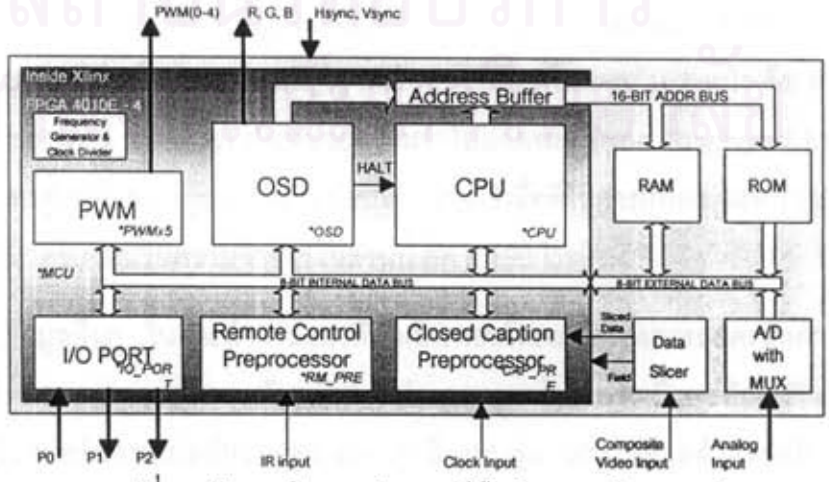
บทที่ 3

ทีวีไมโครคอนโทรลเลอร์ที่พัฒนาขึ้น

ทีวีไมโครคอนโทรลเลอร์พัฒนาขึ้นเพื่อรองรับหน้าที่การควบคุมวงจรต่างๆ และแสดงคำบรรยายภาพไทย-อังกฤษแบบซ่อนได้ ซึ่งออกแบบด้วย VHDL โดยในส่วนของการแสดงคำบรรยายภาพไทย-อังกฤษแบบซ่อนได้ ได้มีผู้วิจัยและพัฒนาตัวประมวลผลคำบรรยายภาพไทย-อังกฤษแบบซ่อนได้มาแล้ว[2] แต่เป็นนำไปใช้งานเป็นเครื่องถอดรหัสคำบรรยายภาพเท่านั้น ซึ่งเป็นอุปกรณ์พ่วงต่อภายนอกโทรทัศน์ ทีวีไมโครคอนโทรลเลอร์ที่ออกแบบขึ้นมานี้ได้ทำการปรับปรุงการทำงานในส่วนการถอดรหัสคำบรรยายภาพแบบซ่อนได้ และการแสดงผลบนหน้าจอ ให้เหมาะสม และมีประสิทธิภาพดียิ่งขึ้น

3.1 โครงสร้างภายในของทีวีไมโครคอนโทรลเลอร์

ทีวีไมโครคอนโทรลเลอร์เป็นชิปที่ออกแบบด้วย VHDL แล้วสังเคราะห์วงจรลงบน FPGA โดยมีส่วนประกอบเพิ่มเติม คือ หน่วยความจำอ่านอย่างเดียว (Read Only Memory: ROM), หน่วยความจำเข้าถึงแบบสุ่ม (Random Access Memory: RAM), ตัวแปลงสัญญาณเชิงอุปมานเป็นสัญญาณเชิงเลข (Analog to Digital Converter: A/D) และตัวแยกข้อมูล (Data Slicer) ทีวีไมโครคอนโทรลเลอร์มีโครงสร้างภายในแสดงดังรูปที่ 3.1 (ชื่อ entity ของภาษา VHDL ในภาคผนวก ก. แสดงด้วยตัวอักษรเอียงตามหลังเครื่องหมายดอกจัน (*))



รูปที่ 3.1 โครงสร้างภายในของทีวีไมโครคอนโทรลเลอร์

หอสมุดกลาง สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย

3.2 หน่วยความจำเข้าถึงแบบสุ่ม และหน่วยความจำอ่านอย่างเดียว

ทีวีไมโครคอนโทรลเลอร์ใช้หน่วยความจำทั้งหน่วยความจำเข้าถึงแบบสุ่ม และหน่วยความจำอ่านอย่างเดียว สำหรับเก็บข้อมูลโปรแกรมการทำงาน, รูปแบบอักขระ (Font), ข้อมูลการโปรแกรมชิป FPGA, ข้อมูลการแสดงผล และข้อมูลอื่นๆ ซึ่งมีรายละเอียดดังนี้

1. ข้อมูลการโปรแกรมชิป FPGA เนื่องจากชิป FPGA จำเป็นต้องมีการโปรแกรมการทำงานใหม่ทุกครั้งที่ใช้งาน ซึ่งชิป FPGA ที่ใช้เป็นของบริษัท Xilinx เบอร์ 4010E ตามคู่มือการใช้งาน ระบุไว้ว่าขนาดของข้อมูลที่ใช้โปรแกรมชิปนี้ คือ 178,136 บิต เท่ากับ 22,267 ไบต์ ซึ่งเก็บไว้ในหน่วยความจำอ่านอย่างเดียว

2. ข้อมูลรูปแบบอักขระ ตัวอักษรที่ใช้แสดงบนหน้าจอ มีขนาดกว้าง 16 จุด สูง 32 จุด แต่จะจุดจะใช้ที่เก็บ 1 บิต ดังนั้นใน 1 ตัวอักษรจึงใช้ที่เก็บ 512 บิต เท่ากับ 64 ไบต์ เนื่องจากมีข้อมูลตัวอักษรที่สามารถแสดงได้ทั้งภาษาไทย และภาษาอังกฤษรวมทั้งสิ้น 256 ตัว ดังนั้นจึงต้องใช้เนื้อที่ในการเก็บรูปแบบอักขระทั้งหมด 16,384 ไบต์ ซึ่งเก็บไว้ในหน่วยความจำอ่านอย่างเดียว

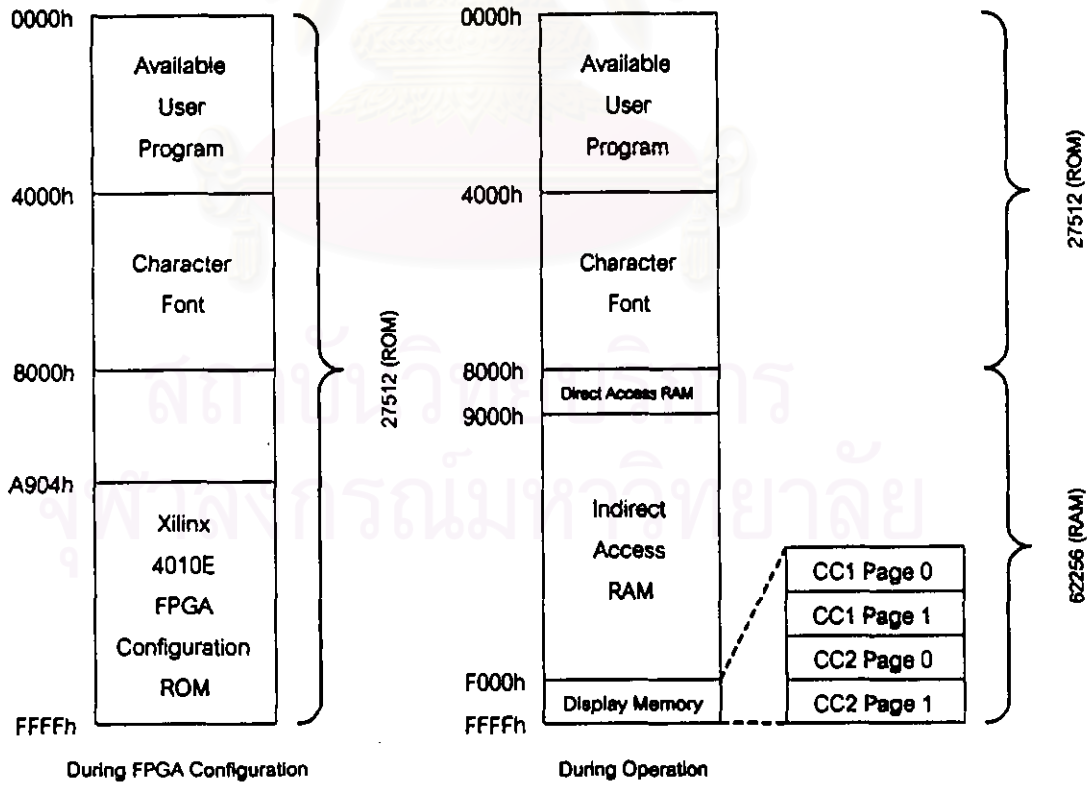
3. ข้อมูลโปรแกรมการทำงานของทีวีไมโครคอนโทรลเลอร์ ทีวีไมโครคอนโทรลเลอร์จะทำงานตามโปรแกรมที่เก็บไว้ภายในหน่วยความจำ ซึ่งหากต้องการเปลี่ยนแปลงการทำงานของทีวีไมโครคอนโทรลเลอร์ ก็สามารถทำได้โดยแก้ไขเพียงโปรแกรมในส่วนนี้เท่านั้น ข้อมูลนี้จะเก็บไว้ในหน่วยความจำอ่านอย่างเดียว

4. ข้อมูลการแสดงผล ข้อมูลที่สำหรับแสดงบนหน้าจอซึ่งได้จากการถอดรหัสคำบรรยายภาพ หรือที่ทีวีไมโครคอนโทรลเลอร์ต้องการจะแสดง ซึ่งเก็บไว้ที่หน่วยความจำเข้าถึงแบบสุ่ม ข้อมูลในส่วนนี้ แบ่งเป็น 2 ช่องสัญญาณข้อมูล คือ CC1 สำหรับแสดงภาษาอังกฤษ และ CC2 สำหรับแสดงภาษาไทย ในแต่ละช่องสัญญาณข้อมูลใช้เนื้อที่ในการเก็บ 2 หน้า คือ หน่วยความจำแสดงผล (Displayed Memory) กับหน่วยความจำไม่แสดงผล (Non Displayed Memory) เพื่อรองรับกับมาตรฐานคำบรรยายภาพแบบซ่อนได้ โดยใช้เนื้อที่ในการเก็บแต่ละหน้าเท่ากับ 1,024 ไบต์ ดังนั้นขนาดของหน่วยความจำที่ใช้ในส่วนนี้ คือ 4,196 ไบต์

5. ข้อมูลอื่นๆ ในการทำงานของทีวีไมโครคอนโทรลเลอร์ทั้งการถอดรหัสคำบรรยายภาพแบบซ่อนได้ และการควบคุมวงจรโทรทัศน์ โปรแกรมการทำงานจำเป็นจะต้องใช้ที่สำหรับเก็บข้อมูลชั่วคราวในการประมวลผลที่หน่วยความจำเข้าถึงแบบสุ่ม เช่น ข้อมูลตำแหน่งในการแสดงผล,

ขนาดของแรงดันสำหรับมอดูเลตความกว้างพัลส์ และข้อมูลอื่นๆ ซึ่งข้อมูลในส่วนนี้ใช้ขนาดไม่มากนัก

ข้อมูลที่ใช้เก็บในหน่วยความจำอ่านอย่างเดียวประกอบด้วยข้อมูลการโปรแกรมชิป, รูปแบบอักขระ และข้อมูลโปรแกรมการทำงานของทีวีไมโครคอนโทรลเลอร์รวมทั้งสิ้นมากกว่า 38,651 ไบต์ ดังนั้นจึงเลือกใช้วงจรรวมเบอร์ 27512 ที่มีความจุข้อมูล 65,536 ไบต์ ส่วนข้อมูลที่เก็บในหน่วยความจำเข้าถึงแบบสุ่มซึ่งเก็บข้อมูลการแสดงผล และข้อมูลอื่นๆ รวมทั้งสิ้นมากกว่า 4,196 ไบต์ แต่เนื่องจากการทำงานของชิป FPGA ที่มีการใช้หน่วยความจำแบ่งเป็น 2 ช่วง คือช่วงโปรแกรมตนเอง และช่วงการทำงาน ซึ่งทั้ง 2 ช่วงจะจัดการหน่วยความจำไม่เหมือนกัน โดยเมื่ออยู่ในช่วงการทำงาน ข้อมูลในส่วนของการโปรแกรมชิป FPGA จะไม่ได้ใช้งานอีก ดังนั้นเพื่อให้ขนาดของหน่วยความจำทั้งหมดที่ใช้ขณะทำงานไม่ให้มีขนาดใหญ่จนเกินไป และให้ซ้อนทับกับตำแหน่งของข้อมูลการโปรแกรมชิป จึงเลือกใช้วงจรรวมเบอร์ 62256 ที่มีความจุข้อมูล 32,768 ไบต์ ซึ่งการจัดการหน่วยความจำทั้งสองช่วงการทำงานแสดงได้ดังรูปที่ 3.2



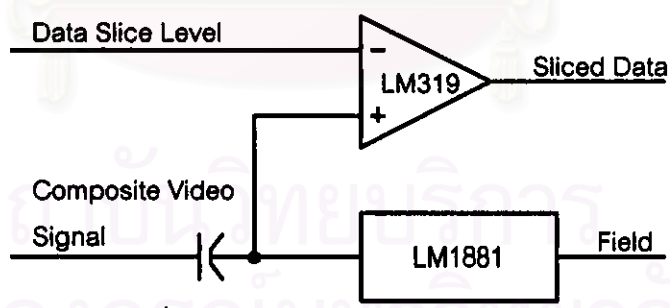
รูปที่ 3.2 โครงสร้างการจัดหน่วยความจำ

3.3 วงจรแปลงสัญญาณเชิงอุปมานเป็นสัญญาณเชิงเลข

ทีวีไมโครคอนโทรลเลอร์ต้องทำการประมวลผลสัญญาณเชิงอุปมาน เช่น การรับคำสั่งจากแผงควบคุมแบบแบ่งแรงดัน ดังที่กล่าวในบทที่ 2 และการรับแรงดัน AFT จากจูนเนอร์ เป็นต้น แต่ FPGA ไม่สามารถประมวลผลสัญญาณนี้ได้โดยตรง โดยจำเป็นต้องมีวงจรทำหน้าที่แปลงสัญญาณเชิงอุปมานเป็นสัญญาณเชิงเลขช่วย เนื่องจากจำนวนสัญญาณที่ทีวีไมโครคอนโทรลเลอร์ต้องประมวลผลมีมากกว่า 1 สัญญาณ ดังนั้นจึงเลือกใช้วงจรรวมเบอร์ ADC0808 ซึ่งเป็นวงจรแปลงสัญญาณเชิงอุปมานเป็นสัญญาณเชิงเลขขนาด 8 บิต และมีตัวมัลติเพลกซ์สัญญาณได้ 8 ช่อง โดยต่อสัญญาณเชิงเลขที่ได้เข้ากับบัสข้อมูล (Data Bus) ที่ใช้ร่วมกับหน่วยความจำ ดังแสดงในรูปที่ 3.1

3.4 ตัวแยกข้อมูล (Data Slicer)

สัญญาณภาพรวม (Composite Video Signal) เป็นสัญญาณเชิงอุปมาน สัญญาณนี้จะถูกตัวแยกข้อมูลที่มีวงจรลักษณะดังแสดงในรูปที่ 3.3 ทำการตรวจจับฟิลด์ และแยกสัญญาณข้อมูลคำบรรยายภาพออกมา

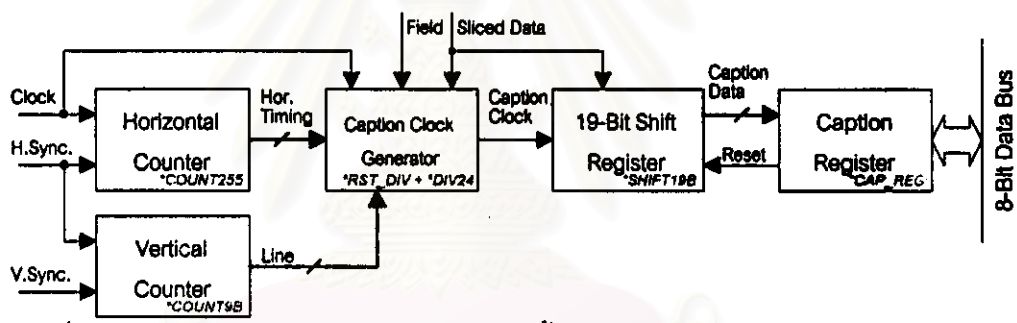


รูปที่ 3.3 แผนภาพวงจรของตัวแยกข้อมูล

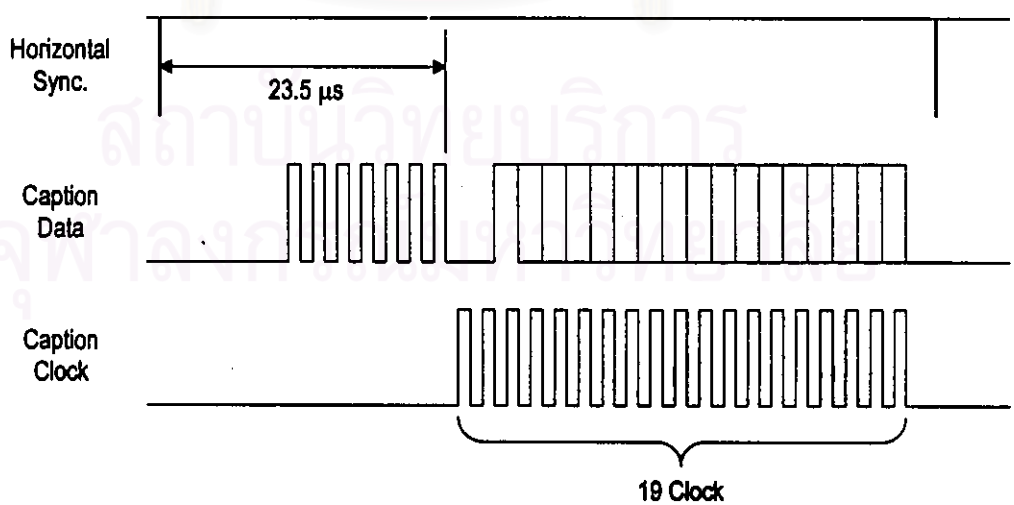
สัญญาณภาพรวมที่เข้ามาจะถูกแคลมป์ (Clamp) ด้วยวงจรรวมเบอร์ LM1881 ทำให้ระดับแรงดันที่ปลายซิงก์ (Sync. Tip) มีค่าคงที่ประมาณ 1.5 V สัญญาณนี้จะถูกเปรียบเทียบกับแรงดันคงที่ประมาณ 2.3 V โดยใช้วงจรเปรียบเทียบแรงดัน LM319 ซึ่งจะได้เป็นลักษณะสัญญาณที่แยกข้อมูลแล้วออกมา ส่วนสัญญาณฟิลด์จะได้จากการตรวจสอบสัญญาณภาพรวมโดยวงจรรวมเบอร์ LM1881

3.5 ตัวประมวลผลขั้นต้นสำหรับคำบรรยายภาพแบบซ่อนได้ (Closed Caption Preprocessor)

ตัวประมวลผลขั้นต้นสำหรับคำบรรยายภาพแบบซ่อนได้จะรับสัญญาณข้อมูลคำบรรยายภาพจากตัวแยกข้อมูล เพื่อทำการเก็บข้อมูลคำบรรยายภาพที่ส่งมา รวมถึงการตรวจภาวะเสมอมูล (Parity Check) โดยมีโครงสร้างภายในแสดงดังรูปที่ 3.4 ซึ่งประกอบด้วยตัวนับแนวราบ (Horizontal Counter) และตัวนับแนวตั้ง (Vertical Counter) ทำหน้าที่ส่งค่าตำแหน่งแนวราบและเส้นบนจอโทรทัศน์ ให้กับตัวกำเนิดสัญญาณนาฬิกาคำบรรยายภาพ (Caption Clock Generator) ซึ่งภายในเป็นวงจรหารความถี่ 12 เมกะเฮิรตซ์ ลง 24 เท่า เหลือ 500 กิโลเฮิรตซ์ ซึ่งตรงกับความถี่ข้อมูลคำบรรยายภาพในระบบ PAL และมีวงจรตรวจสัญญาณโทรทัศน์เส้นที่ 18 ฟิลด์คี่ โดยมีรูปแบบสัญญาณนาฬิกาคำบรรยายภาพดังรูปที่ 3.5



รูปที่ 3.4 โครงสร้างภายในของตัวประมวลผลขั้นต้นสำหรับคำบรรยายภาพแบบซ่อนได้



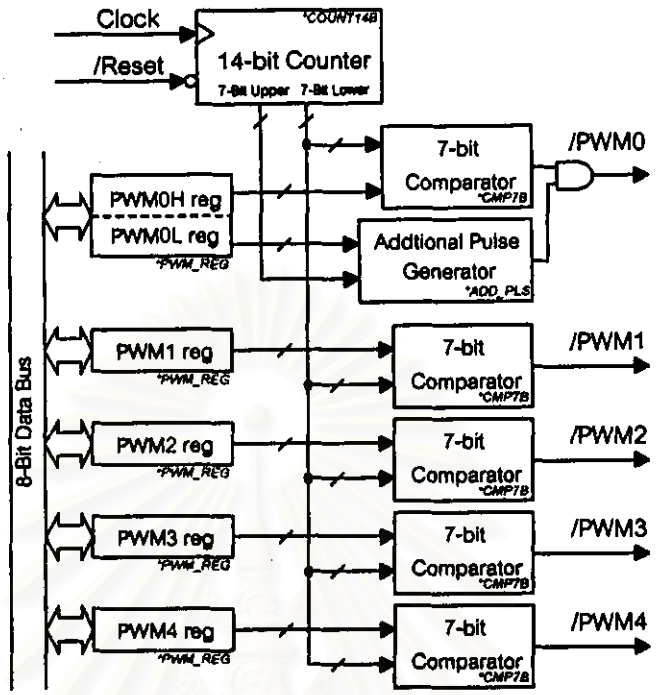
รูปที่ 3.5 สัญญาณนาฬิกาคำบรรยายภาพ

รีจิสเตอร์เลื่อนข้อมูล (Shift Register) ขนาด 19 บิตจะรับสัญญาณนาฬิกาคำบรรยายภาพมาเพื่อทำการเลื่อนข้อมูลคำบรรยายภาพเข้ามาเก็บไว้ พร้อมกับทำการตรวจภาวะสมมูล ซึ่งหากผ่านการตรวจภาวะสมมูลบิตที่ 7 ของรหัสข้อมูลคำบรรยายภาพจะถูกตั้งค่าให้เป็น '1' แต่ถ้าข้อมูลไม่ผ่านการตรวจ บิตที่ 7 จะมีค่าเป็น '0' แทน และรีจิสเตอร์เลื่อนข้อมูลยังทำการตรวจสอบข้อมูลบิตเริ่มต้น (Start Bits) ซึ่งหากมีค่าเป็น '100' แฟล็กคำบรรยายภาพ (Caption Flag) จะถูกตั้งค่าให้เป็น '1' ถ้าหากไม่ใช่แฟล็กคำบรรยายภาพจะเป็น '0' และรหัสข้อมูลคำบรรยายภาพทั้ง 2 ไบต์จะถูกตั้งค่า (Reset) ให้เป็นศูนย์หมด ข้อมูลของแฟล็กคำบรรยายภาพ และรหัสข้อมูลคำบรรยายภาพจะถูกส่งไปเก็บยังรีจิสเตอร์คำบรรยายภาพ (Caption Register) ที่เชื่อมโยงกับบัสข้อมูล (Data Bus) เพื่อรับส่งข้อมูลรหัสคำบรรยายภาพกับหน่วยประมวลผลกลาง หากหน่วยประมวลผลกลางอ่านค่าจากรีจิสเตอร์คำบรรยายภาพแล้วสามารถทำการตั้งค่าแฟล็กคำบรรยายภาพให้เป็น '0' เพื่อป้องกันการอ่านค่าเดิมซ้ำ รายละเอียดของรีจิสเตอร์จะกล่าวถึงอีกในบทที่ 5

3.6 ตัวสร้างสัญญาณมอดูเลตความกว้างพัลส์ (Pulse Width Modulator: PWM)

สัญญาณมอดูเลตความกว้างพัลส์ที่ใช้กับวงจรที่ควบคุมด้วยขนาดแรงดัน ดังที่กล่าวในหัวข้อ 2.1 นั้น กำเนิดจากตัวสร้างสัญญาณมอดูเลตความกว้างพัลส์ซึ่งมีโครงสร้างภายในดังรูปที่ 3.6 ซึ่งประกอบด้วยส่วนต่างๆ ทำหน้าที่ดังนี้ คือ

วงจรนับขนาด 14 บิต ที่ใช้สัญญาณนาฬิกาความถี่ 500 กิโลเฮิรตซ์ สร้างข้อมูลขนาด 14 บิตที่เพิ่มค่าขึ้นทุกๆ 2 ไมโครวินาที โดยแบ่งข้อมูล 14 บิตที่ได้ออกเป็น 7 บิตบน กับ 7 บิตล่าง ข้อมูล 7 บิตล่างจะส่งไปยังตัวเปรียบเทียบขนาด 7 บิต (7-bit Comparator) ซึ่งจะเปรียบเทียบกับค่าจากรีจิสเตอร์มอดูเลตความกว้างพัลส์ (PWM Register) 0 ถึง 4 หากข้อมูลในรีจิสเตอร์มากว่าข้อมูลจากวงจรนับตัวเปรียบเทียบจะให้ลอจิก '0' ออกมา แต่ถ้าน้อยกว่าก็จะให้ลอจิก '1' ซึ่งสัญญาณจากตัวเปรียบเทียบนี้จะได้เป็นสัญญาณมอดูเลตความกว้างพัลส์ที่ความละเอียด 7 บิต ที่มีลักษณะดังรูปที่ 2.1 สำหรับสัญญาณมอดูเลตความกว้างพัลส์ที่ความละเอียด 14 บิต จะมีตัวกำเนิดพัลส์เพิ่มเติม (Additional Pulse Generator) ที่จะเป็นตัวสร้างพัลส์แคบๆ ที่นำจะไปรวมกับสัญญาณที่มอดูเลตที่ความละเอียด 7 บิต เพื่อสร้างสัญญาณมอดูเลตความกว้างพัลส์ที่ความละเอียด 14 บิต ตามวิธี Special Distributed Pulses Technique ซึ่งตัวกำเนิดพัลส์เพิ่มเติมนี้จะรับข้อมูล 7 บิตบนของวงจรนับมาเปรียบเทียบค่ากับค่าในตารางรูปที่ 2.4 หากมีค่าตรงกันจะให้ลอจิก '0' แต่ถ้าไม่ตรงจะให้ลอจิก '1' ทำให้เกิดเป็นสัญญาณมอดูเลตความกว้างพัลส์ขึ้นมา

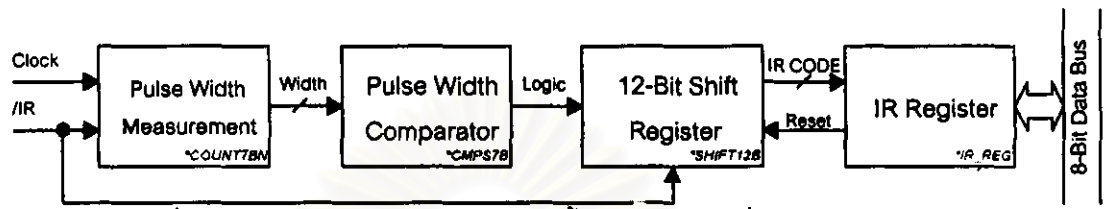


รูปที่ 3.6 โครงสร้างภายในของตัวสร้างสัญญาณมอดูเลตความกว้างพัลส์

3.7 ตัวประมวลผลขั้นต้นสำหรับเครื่องควบคุมระยะไกล (Remote Control Preprocessor)

สัญญาณจากเครื่องควบคุมระยะไกล (IR) ดังที่กล่าวในหัวข้อ 2.2 จะถูกตัวประมวลผลขั้นต้นสำหรับเครื่องควบคุมระยะไกลภายในทีวีไมโครคอนโทรลเลอร์ทำหน้าที่เก็บข้อมูลที่ส่งมา ก่อนที่หน่วยประมวลผลกลางจะนำข้อมูลนี้ไปใช้ต่อไป โดยมีโครงสร้างภายในแสดงดังรูปที่ 3.7 ประกอบด้วยตัววัดความกว้างพัลส์ (Pulse Width Measurement) เป็นวงจรจับเวลาโดยใช้สัญญาณนาฬิกาความถี่ 46.875 กิโลเฮิรตซ์ ให้เป็นข้อมูลความกว้างคาบ (Width) ขนาด 7 บิต ของสัญญาณ IR จากนั้นตัวเปรียบเทียบความกว้างพัลส์ (Pulse Width Comparator) จะทำการเปรียบเทียบค่าความกว้างที่ได้รับมาหากอยู่ในช่วง 20h – 3Fh (ประมาณ 0.68 – 1.34 มิลลิวินาที) จะให้ลอจิก (Logic) '0' หากอยู่ในช่วง 60h – 7Fh (ประมาณ 2.05 – 2.71 มิลลิวินาที) จะให้ลอจิก '1' กับรีจิสเตอร์เลื่อนข้อมูลขนาด 12 บิต ซึ่งใช้สัญญาณ IR เป็นสัญญาณกำหนดจังหวะในการเลื่อนข้อมูล และทำการตรวจสอบ รหัสผู้ใช้ (Custom Code) หากไม่ถูกต้องข้อมูลที่จะส่งไปเก็บที่รีจิสเตอร์เครื่องควบคุมแบบอินฟราเรด (IR Register) จะถูกกำหนดให้เป็นลอจิก '0' หมด ถ้าข้อมูลรหัสผู้ใช้ถูกต้องข้อมูลคำสั่งจากเครื่องควบคุมระยะไกลจะส่งไปเก็บยังรีจิสเตอร์ที่เชื่อมโยงกับบัส

ข้อมูล สำหรับให้หน่วยประมวลผลกลางอ่าน หรือตั้งค่าในรีจิสเตอร์ใหม่ได้ รายละเอียดของรีจิสเตอร์จะกล่าวถึงในบทที่ 5



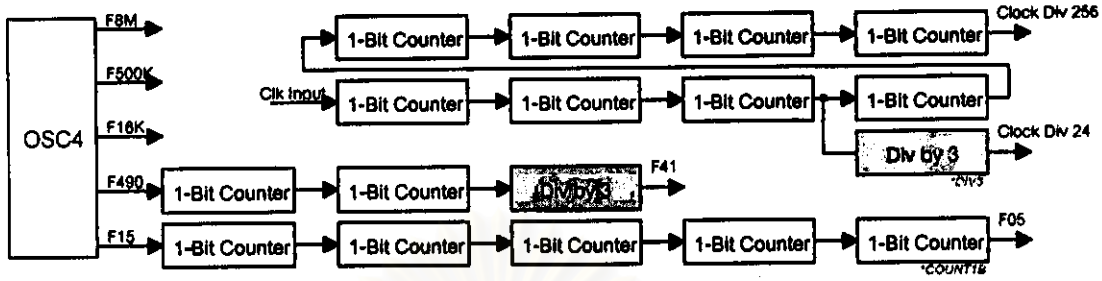
รูปที่ 3.7 โครงสร้างภายในตัวประมวลขั้นต้นสำหรับเครื่องควบคุมระยะไกล

3.8 พอร์ตรับส่งข้อมูลเข้าออก (Input Output Port: I/O Port)

พอร์ตรับส่งข้อมูลเข้าออกเป็นส่วนที่หน่วยประมวลผลกลางใช้สำหรับอ่านข้อมูล หรือส่งข้อมูลออกไปภายนอกเพื่อติดต่อสื่อสาร, ควบคุมและสั่งการวงจรภายนอกทีวีไมโครคอนโทรลเลอร์ เช่น การติดต่อกับหน่วยความจำซนิด (Non-volatile RAM) ซึ่งเป็นหน่วยความจำซนิดที่ข้อมูลจะไม่หายไปหากหยุดจ่ายไฟให้ เหมาะใช้สำหรับใช้เก็บค่า (Configuration) และพอร์ตรับส่งข้อมูลเข้าออกนี้ยังใช้กับการควบคุมวงจรภายในโทรทัศน์อื่นๆ อีกไม่ว่าจะเป็นการเลือกย่านความถี่ (Band), การควบคุมการปรับความถี่อัตโนมัติ (Automatic Frequency Control: AFC) ของจูนเนอร์ และการควบคุมแหล่งจ่ายไฟภายในโทรทัศน์ เป็นต้น ซึ่งข้อมูลที่ทำการรับส่งผ่านทางพอร์ตนี้จะรับส่งผ่านทางรีจิสเตอร์ รายละเอียดของรีจิสเตอร์จะกล่าวถึงในบทที่ 5

3.9 ตัวกำเนิดความถี่ และตัวหารสัญญาณนาฬิกา (Frequency Generator and Clock Divider)

ตัวกำเนิดความถี่นั้นเป็นวงจรที่มีอยู่ใน Xilinx FPGA อยู่แล้ว (OSC4) [10] เพียงแต่กำหนดให้เลือกใช้งาน หรือว่าไม่ใช้งานเท่านั้น ซึ่งมีความถี่ให้เลือกใช้ 5 ความถี่ คือ 8 เมกะเฮิรตซ์, 500 กิโลเฮิรตซ์, 16 กิโลเฮิรตซ์, 490 เฮิรตซ์ และ 15 เฮิรตซ์ แต่สามารถเลือกใช้งานได้พร้อมกันเพียง 2 ความถี่เท่านั้น ส่วนตัวหารสัญญาณนาฬิกาจะทำหน้าที่หารสัญญาณนาฬิกาเพื่อลดทอนให้เหมาะสมกับการใช้งานแต่ละส่วนภายในทีวีไมโครคอนโทรลเลอร์ โครงสร้างภายในของตัวกำเนิดความถี่ และตัวหารสัญญาณนาฬิกาจะประกอบไปด้วยวงจรนับขนาด 1 บิต ทำหน้าที่หารความถี่ลงครึ่งหนึ่ง, ตัวหาร 3 (Divider by 3) และ OSC4 ต่อกันลักษณะดังรูปที่ 3.8



รูปที่ 3.8 โครงสร้างภายในของตัวกำเนิดความถี่ และตัวหารสัญญาณนาฬิกา

3.10 ตัวแสดงผลบนหน้าจอ (On Screen Display: OSD)

การสร้างตัวอักษรเพื่อแสดงคำบรรยายภาพ หรือสร้างเมนูใช้งานสำหรับโทรทัศน์ ตัวแสดงผลบนหน้าจอจะทำหน้าที่สร้างสัญญาณแม่สีแดง, เขียว และน้ำเงิน ให้กับ PAL Decoder เพื่อสร้างเป็นตัวอักษรให้ปรากฏบนจอภาพโทรทัศน์ ตัวแสดงผลบนหน้าจอนี้มีความซับซ้อนพอสมควร จึงขอกล่าวถึงรายละเอียดของการออกแบบไว้ในบทที่ 4

3.11 หน่วยประมวลผลกลาง (Central Processing Unit: CPU)

หน่วยประมวลผลกลางเป็นส่วนที่คอยควบคุมการทำงานของส่วนต่างๆ ของทีวีไมโครคอนโทรลเลอร์ เช่น รับคำสั่งจากผู้ใช้โทรทัศน์ผ่านเครื่องควบคุมระยะไกล หรือแผงควบคุมที่ตัวเครื่อง และถอดรหัสคำบรรยายภาพแบบซ่อนได้ เป็นต้น โดยจะทำงานตามคำสั่งซึ่งเก็บไว้ในหน่วยความจำอ่านอย่างเดียว เนื่องจากหน่วยประมวลผลกลางมีความซับซ้อนค่อนข้างมาก จึงจะขอกล่าวถึงรายละเอียดของการออกแบบหน่วยประมวลผลกลางนี้ในบทที่ 5

สถาบันวิทยบริการ
จุฬาลงกรณ์มหาวิทยาลัย