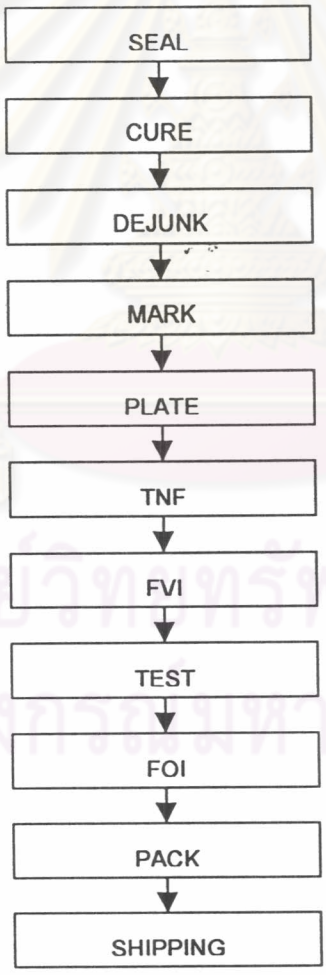
บทที่ 3

กระบวนการผลิตสำหรับชิ้นส่วนอิเล็กทรอนิกส์ประเภท IC

3.1 กระบวนการผลิต

ในโรงงานอุตสาหกรรมการผลิตชิ้นส่วนอิเล็กทรอนิกส์ประเภท IC นั้นแผนกที่สามารถทำให้เกิดความผิดปกติทางกายภาพที่มองเห็นได้จากภายนอกนั้น สามารถเกิดได้ตั้งแต่แผนก SEAL เป็นต้นมา ดังรูปที่ 3.1 ผังการไหลของกระบวนการผลิต



รูปที่ 3.1 ผังการไหลของกระบวนการผลิต

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

3.1.1 หน้าที่และความรับผิดชอบของแต่ละแผนก

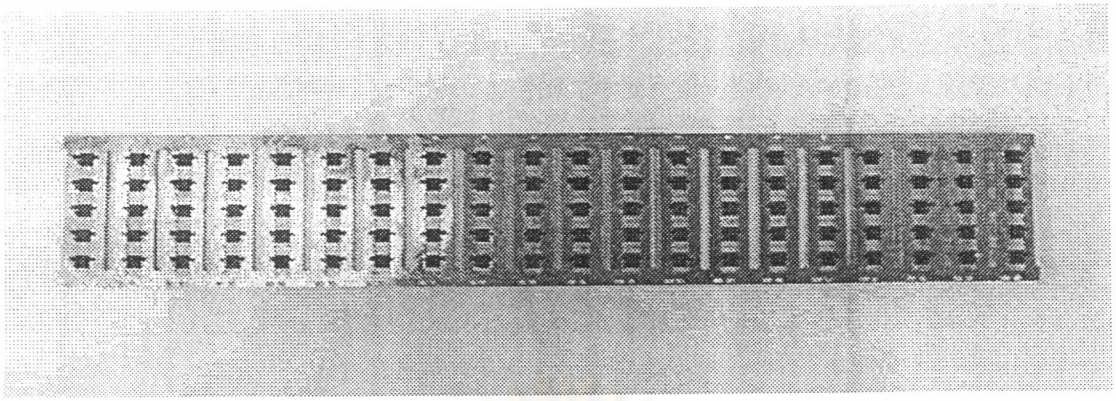
- SEAL ทำหน้าที่ หุ้มพลาสติกลงบนแผงวงจร เพื่อป้องกันไม่ให้แผงวงจรเสียหาย
- CURE ทำหน้าที่ อบพลาสติกให้คงสถานะ
- DEJUNK ทำหน้าที่ ตัดส่วนเกินของคอมปาวด์ (Compound) บริเวณขาลีดที่เกิดมาจากแผนก SEAL
- MARK ทำหน้าที่ กำหนดรูปแบบและข้อความที่ต้องการลงบนชิ้นงาน
- PLATE ทำหน้าที่ ชุบขาลีดด้วยตะกั่ว
- TNF ทำหน้าที่ ขึ้นรูปขาลีดให้ได้รูปร่างตามที่ต้องการ
- FVI ทำหน้าที่ คัดแยกของเสีย
- TEST ทำหน้าที่ ทดสอบวงจรทางไฟฟ้า
- FOI ทำหน้าที่ คัดแยกของเสียขั้นตอนสุดท้ายก่อนที่จะส่งมอบให้กับลูกค้า
- PACK ทำหน้าที่ แพคงานส่งให้กับลูกค้า ซึ่งขึ้นอยู่กับความต้องการว่าจะทำการแพคลักษณะใด จำนวนเท่าใด
- SHIPPING ทำหน้าที่ จัดส่งผลิตภัณฑ์ไปยังสถานที่ต่าง ๆที่ลูกค้ากำหนด

จากกระบวนการผลิตข้างต้น แผนก CURE ไม่สามารถทำให้เกิดความผิดปกติทางกายภาพได้ เนื่องจากเป็นการนำแพคเกจเข้าตู้อบเท่านั้น แผนก PACK และแผนก SHIPPING ไม่สามารถทำให้เกิดความผิดปกติทางกายภาพได้ เนื่องจากทำการแพคและจัดส่งเท่านั้น

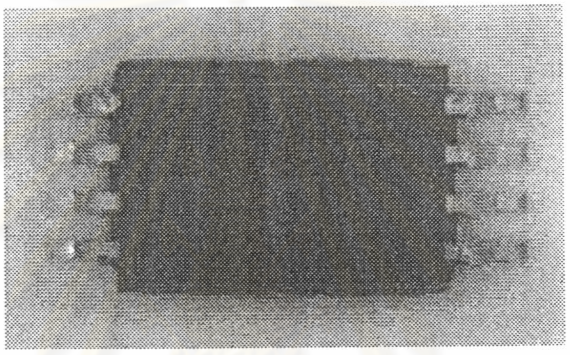
3.2 ประเภทของผลิตภัณฑ์

ชิ้นส่วนอิเล็กทรอนิกส์ประเภท IC นั้นสามารถแบ่งออกได้หลากหลายชนิด ซึ่งจะแตกต่างกันที่ลักษณะรูปร่างภายนอกและกระบวนการผลิตที่ใช้สำหรับแพคเกจแต่ละชนิด โดยผู้วิจัยจะขอเสนอแพคเกจ 3 ประเภท อ้างอิงจาก ภาคผนวก ข. ดังนี้

3.2.1 TSSOP (Thin Small Shrink Outline Package) ดังรูปที่ 3.2 เฟรม (Flame) ของแพคเกจ TSSOP และรูปที่ 3.3 แพคเกจ TSSOP

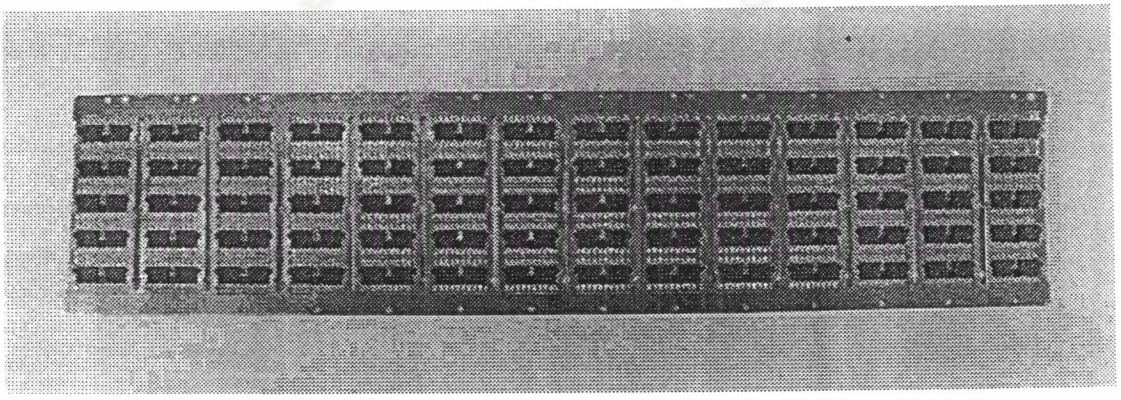


รูปที่ 3.2 เฟรม (Flame) ของแพคเกจ TSSOP



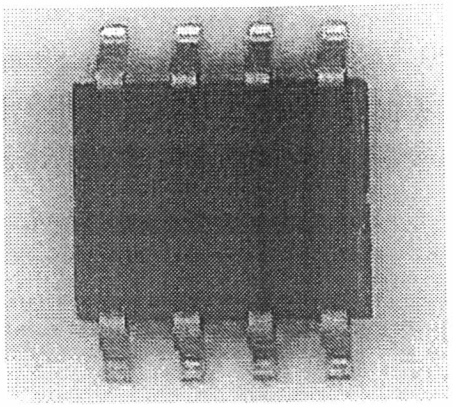
รูปที่ 3.3 แพคเกจ TSSOP

3.2.2 SOMT (Small Outline Integrated Circuit) ดังรูปที่ 3.4 เฟรม (Flame) ของแพคเกจ SOMT และรูปที่ 3.5 แพคเกจ SOMT



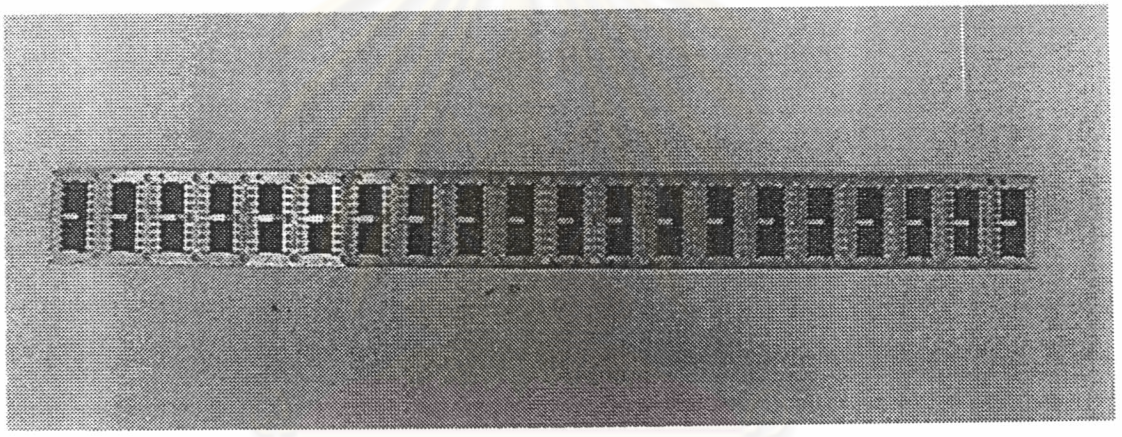
รูปที่ 3.4 เฟรม (Flame) ของแพคเกจ SOMT

I20698157X

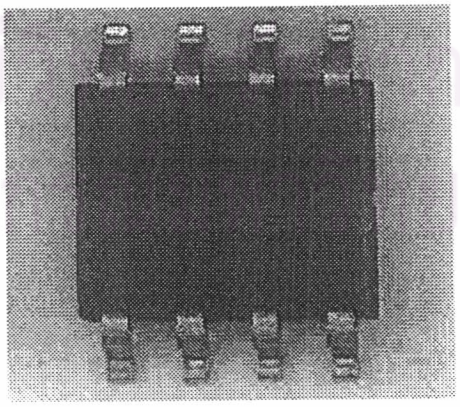


รูปที่ 3.5 แพคเกจ SOMT

3.2.3 SOIC (Small Outline Integrated Circuit) ดังรูปที่ 3.6 เฟรม (Flame) ของแพคเกจ SOIC และรูปที่ 3.7 แพคเกจ SOIC



รูปที่ 3.6 เฟรม (Flame) ของแพคเกจ SOIC



รูปที่ 3.7 แพคเกจ SOIC

3.3 เครื่องจักรที่ใช้ในแต่ละกระบวนการผลิตแยกตามประเภทของแพคเกจ

แพคเกจแต่ละชนิดจะมีกระบวนการผลิตหลายขั้นตอน ซึ่งในแต่ละขั้นตอนของแต่ละแพคเกจจะมีการใช้เครื่องจักรที่แตกต่างกันหลายประเภท ดังนี้

แพคเกจ TSSOP มีการใช้เครื่องจักรในแต่ละกระบวนการผลิต ตามตารางที่ 3.1 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ TSSOP ดังนี้

ตารางที่ 3.1 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ TSSOP

แพคเกจ / แผนก	TSSOP	
	Model	Number
SEAL	ASM	27
	DAI-ICHI	29, 30, 46
DEJUNK	FICO	21, 28
MARK	GPM	2, 4, 5, 6, 13, 14, 15, 17
	EVERTECH	9
PLATE	MECO	3
TNF	FICO	33
	GALLANT	45
FVI	MCV	11
TEST	MULTITEST	1, 2, 3, 4, 5, 9,10, 12, 13, 14, 15
	KUWANO 9730	12
	MCT5100	1, 2, 3, 4, 5, 6, 7, 8, 9, 10
FOI	NT116	2, 3, 4
	MCV	3, 9
	ST60-3	1

แพคเกจ SOMT มีการใช้เครื่องจักรในแต่ละกระบวนการผลิต ตามตารางที่ 3.2 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ SOMT ดังนี้

ตารางที่ 3.2 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ SOMT

แพคเกจ / แผนก	SOMT	
	Model	Number
SEAL	ASM	31
	DAI-ICHI	28
	FICO	32, 42
DEJUNK	GALLANT	20
	FICO	25
MARK	GPM	2, 4, 5, 6, 13, 14, 15 17
	EVERTECH	9
	MARKEM	3, 4, 7
PLATE	MECO	1
TNF	GALLANT	32
	FICO	41
FVI	MCV	1, 2, 3, 5, 6, 8
	TR 6KV	4, 5, 6, 7, 8, 9,13, 14
TEST	AET50T	3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 20
	AET50F	1, 2, 3, 4, 5, 6, 7, 11, 12, 13, 14, 15, 16, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30
	AET50DTS	1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26
	MULTITEST	6, 7, 8, 16, 17
	KUWANO 9730	7, 8, 9, 10, 11, 13, 14, 15, 16, 17
	KUWANO 930	1, 2, 3, 4, 5, 6
FOI	MCV	2, 3, 4, 5, 6, 7, 8, 9
	ST585	1, 2, 3, 4, 5, 6, 7, 8, 9, 10
	ST60	7, 11
	ST60-3	2
	TR 6KV	1, 2, 3, 4
	TR 10KV	2

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

แพคเกจ SOIC มีการใช้เครื่องจักรในแต่ละกระบวนการผลิต ตามตารางที่ 3.3 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ SOIC ดังนี้

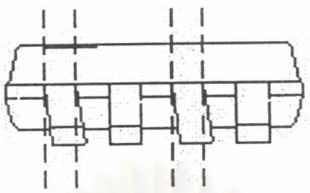
ตารางที่ 3.3 ตารางแสดงประเภทของเครื่องจักรแต่ละสายการผลิตของ แพคเกจ SOIC

แพคเกจ / แผนก	SOIC	
	Model	Number
SEAL	DAI-ICHI	13, 14, 40
DEJUNK	TOWAM	15
MARK	EVERTECH	7, 8, 10
	MARKEM	1, 2, 5
PLATE	TECHNIC	2
TNF	TOWAM	4, 5, 20
FVI	MCV	1, 2, 3, 5, 6, 8
	TR 6KV	4, 5, 6, 7, 8, 9,13, 14
TEST	AET50T	3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 20
	AET50F	1, 2, 3, 4, 5, 6, 7, 11, 12, 13, 14, 15, 16, 18, 19, 20, 21, 22, 23, 24, 25, 26, 27, 28, 29, 30
	AET50DTS	1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15, 16, 17, 18, 19, 20, 21, 22, 23, 24, 25, 26
	MULTITEST	6, 7, 8, 16, 17
	KUWANO 9730	7, 8, 9, 10, 11, 13, 14, 15, 16, 17
	KUWANO 930	1, 2, 3, 4, 5, 6
FOI	MCV	2, 3, 4, 5, 6, 7, 8, 9
	ST585	1, 2, 3, 4, 5, 6, 7, 8, 9, 10
	ST60	7, 11
	ST60-3	2
	TR 6KV	1, 2, 3, 4
	TR 10KV	2

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

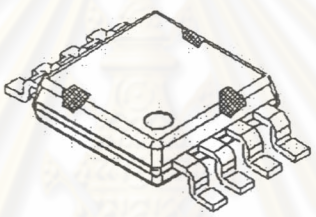
3.4 คำอธิบายและรูปภาพประกอบของแต่ละปัญหา

3.4.1 ขาลีดงอ (Bent Lead) คือ ขาลีดที่ถูกเปลี่ยนตำแหน่ง / รูปแบบไปจากเดิม ซึ่งปกติจะทำมุม 90 องศากับด้านยาวของแพคเกจ ดังรูปที่ 3.8 ขาลีดงอ



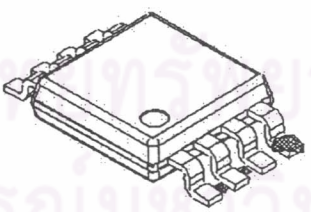
รูปที่ 3.8 ขาลีดงอ

3.4.2 แพคเกจบิ่น (Chip Package) คือ แพคเกจซึ่งมีบางส่วนหลุดหายไป/ไม่สมบูรณ์เนื่องมาจากการแตกหักหรือได้รับแรงกระทบ ดังรูปที่ 3.9 แพคเกจบิ่น



รูปที่ 3.9 แพคเกจบิ่น

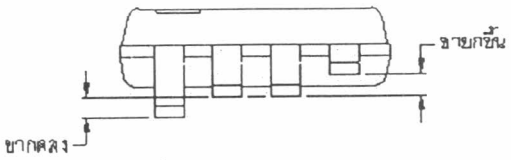
3.4.3 คราบสกปรกบนขาลีด (Contam Lead) คือ สิ่งแปลกปลอมหรือคราบสกปรกบนขาลีด ซึ่งไม่ได้เป็นส่วนหนึ่งส่วนใดของขาลีดตามแบบที่กำหนดมา ดังรูปที่ 3.10 คราบสกปรกบนขาลีด



รูปที่ 3.10 คราบสกปรกบนขาลีด

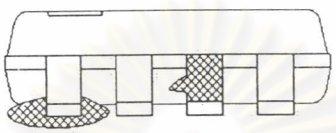
3.4.4 ลีดต่างระดับ (Coplanarity Lead) คือ ความเป็นระนาบของขาลีดเมื่อยูนิตวางอยู่บนพื้นราบ ดังรูป 3.11 ลีดต่างระดับ

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย



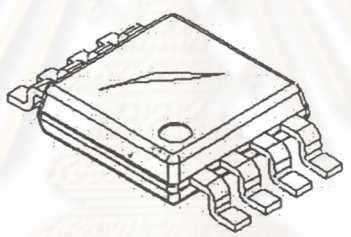
รูปที่ 3.11 ลีดต่างระดับ

3.4.5 ตะกั่วส่วนเกิน (Excessive Solder) คือ ส่วนของตะกั่วที่ยื่นออกมาทำให้ขาลีดมีความกว้าง ความยาวหรือความหนาเพิ่มขึ้นเมื่อเทียบกับขาลีดขาอื่นในแพคเกจเดียวกัน ดังรูปที่ 3.12 ตะกั่วส่วนเกิน



รูปที่ 3.12 ตะกั่วส่วนเกิน

3.4.6 รอยขีดข่วนบนแพคเกจ (Scratch on Package) คือ รอยขีดข่วนที่เกิดจากแรงกระทบซึ่งทำให้ผิวของแพคเกจไม่เรียบ ดังรูปที่ 3.13 รอยขีดข่วนบนแพคเกจ



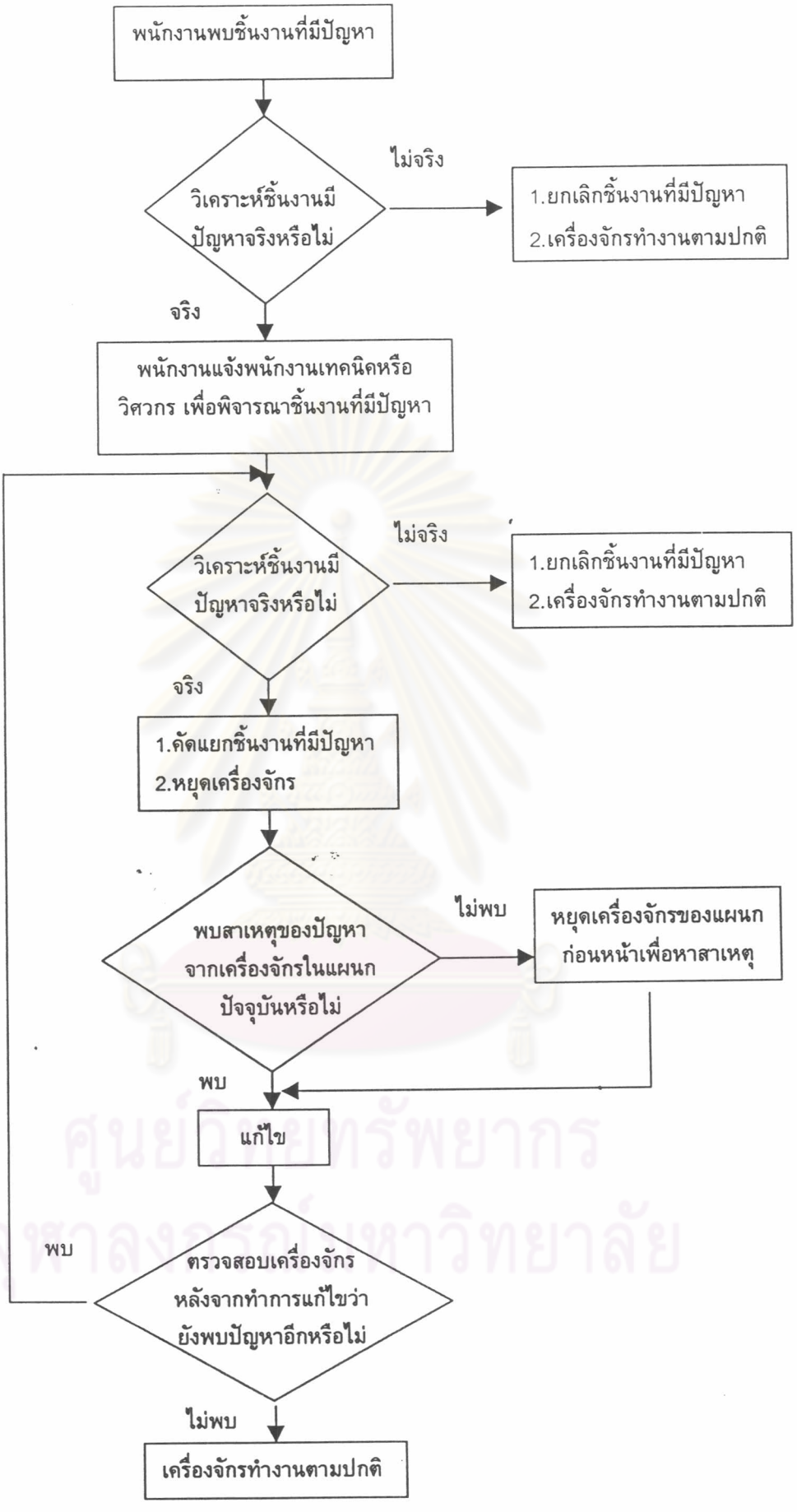
รูปที่ 3.13 รอยขีดข่วนบนแพคเกจ

3.5 ขั้นตอนการวินิจฉัยสาเหตุและหาวิธีการแก้ไขเมื่อพบปัญหา

ในแต่ละขั้นตอนการผลิตข้างต้นนั้น เมื่อพบปัญหาในขั้นตอนการผลิตแล้ว ทางพนักงานจะทำการคัดแยกชิ้นงานที่มีปัญหาออกและนำชิ้นงานที่มีปัญหานั้นไปให้ผู้รับผิดชอบ เพื่อทำการหาสาเหตุและแก้ไขต่อไป ผู้ที่รับผิดชอบนั้น สามารถแบ่งออกได้เป็น 2 กลุ่มคน คือ

1. วิศวกรในสายการผลิตนั้น
2. พนักงานเทคนิคประจำสายการผลิต

ซึ่งมีวิธีการพิจารณาดังรูปที่ 3.14 กระบวนการวินิจฉัยสาเหตุและหาวิธีการแก้ไขเมื่อพบปัญหา



รูปที่ 3.14 กระบวนการวินิจฉัยสาเหตุและหาวิธีการแก้ไขเมื่อพบปัญหา

3.6 สรุปกระบวนการผลิตสำหรับชิ้นส่วนอิเล็คโทรนิกส์ประเภท IC

ชิ้นส่วนอิเล็คโทรนิกส์ประเภท IC นั้นสามารถแบ่งออกได้หลากหลายชนิด โดยผู้วิจัยจะขอเสนอแพคเกจ 3 ประเภท อ้างอิงจาก ภาคผนวก ข. ดังนี้

1. TSSOP (Thin Small Shrink Outline Package)
2. SOMT (Small Outline Integrated Circuit)
3. SOIC (Small Outline Integrated Circuit)

ซึ่งแพคเกจแต่ละชนิดจะแตกต่างกันที่ลักษณะรูปร่างภายนอกและกระบวนการผลิตที่ใช้ โดยได้ทำการศึกษาและรวบรวมเครื่องจักรของแต่ละสายการผลิตทำให้ทราบว่าในแต่ละกระบวนการผลิตสามารถใช้เครื่องจักรที่แตกต่างกันได้หลากหลายชนิด หลังจากนั้นทำการรวบรวมคำอธิบายและรูปภาพประกอบของแต่ละปัญหาที่เกิดขึ้นเพื่อง่ายต่อการเข้าใจ เพื่อช่วยในการกำหนดรูปแบบและคุณลักษณะของปัญหาในบทถัดไป

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย