รุ่งเรือง โรจน์รุจิพงศ์ : การศึกษาผลกระทบของจำนวนแพลเลตต่อต้นทุนของการประกอบแผ่นวงจรไฟฟ้า. (A STUDY OF EFFECT OF NUMBER OF PALLETS ON COST OF PRINT CIRCUIT BOARD ASSEMBLY) อ.ที่ปรึกษา : รศ.ดร.ปารเมศ ชุติมา, 112 หน้า. ISBN 974-17-3723-8.

วิทยานิพนธ์ฉบับนี้เป็นการวิจัย เพื่อหาจำนวนแพลเลตที่เหมาะสมสำหรับสายการประกอบแผ่นวงจรไฟฟ้า โดยวิธีการจำลองแบบปัญหา เนื่องจากเหตุผลที่ว่าแพลเลตแต่ละชิ้นมีราคาแพง และสามารถใช้ได้กับผลิตภัณฑ์เฉพาะรุ่นที่สร้างขึ้นเท่านั้น

แบบจำลองที่สร้างขึ้นถูกสร้างโดยใช้โปรแกรม ARENA ซึ่งผลของแบบจำลองทำให้เราสามารถหาจำนวนแพลเลตที่เหมาะสมในสายการประกอบแผ่นวงจรไฟฟ้าได้เป็นจำนวน 24 แผ่น ลดลงจากการคำนวณด้วยมือ 8 แผ่น คิดเป็นเงินถึง 40,000 บาท และได้มีการทดสอบความถูกต้องของแบบจำลองโดยการทดลองด้วยการทำงานจริง ซึ่งพบว่าจำนวนผลผลิตที่ได้จากแบบจำลองเมื่อเทียบกับการทำงานจริง มี %ความผิดพลาดเฉลี่ย 2.11% จึงสรุปได้ว่าแบบจำลองที่สร้างขึ้นนั้นใช้แทนการทำงานจริงได้

แบบจำลองนี้ยังสามารถนำไปประยุกต์ใช้กับผลิตภัณฑ์อื่นๆ ได้ เพื่อใช้หาจำนวนแพลเลตที่เหมาะสม ก่อนที่จะจัดซื้อแพลเลต จึงเป็นการลดค่าใช้จ่ายที่ไม่จำเป็นต่อการประกอบแผ่นวงจรไฟฟ้าได้

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

ภาควิชา....วิศวกรรมอุตสาหการ..... ลายมือชื่อนิสิต.....

สาขาวิชา...วิศวกรรมอุตสาหการ..... ลายมือชื่ออาจารย์ที่ปรึกษา.....

ปีการศึกษา.....2546.....

##4371526921 : MAJOR INDUSTRIAL ENGINEERING
KEYWORD: PRINT CIRCUIT BOARD/PALLET

RUNGRUENG ROTRUCHIPHONG : A STUDY OF EFFECT OF NUMBER OF PALLETS ON COST OF PRINT CIRCUIT BOARD ASSEMBLY. THESIS ADVISOR : ASSOC. PROF. PARAMES CHUTIMA, Ph.D., 112 pp. ISBN 974-17-3723-8.

The propose of this thesis is to study the appropriate number of pallets for an electrical circuit boards assembly line. Full-scale experiment over a real-setting environment is prohibitive due to the pallets' high costs and their production nature, which is often custom-made for specific use, the method utilized, therefore, would be through a simulation.

We use the ARENA program to create the simulation, which show a result indicating the appropriate number of pallets to be 24. This is 8 pallets lesser than those calculated by hand, thus a saving of 40,000 baht. The simulation is then tested for adequacy by comparing it to an actual working setting. The simulation output is found to have an average error of only 2.11% from the output derived from the actual work setting. Accordingly, it is safe to conclude that the simulation conducted is reliable enough for practical use.

Moreover, this simulation may be applicable for use of other products in that it would help determine a suitable pallets quantity before an order is placed, thereby cutting costs unnecessary for circuit boards assembling process.

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

Department Industrial Engineering Student's signature .....
Field of study Industrial Engineering Advisor's signature .....
Academic year 2003

กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ สำเร็จลุล่วงได้ด้วยความช่วยเหลือเป็นอย่างดียิ่งของรองศาสตราจารย์ ดร.ปารเมศ ชุติมา อาจารย์ที่ปรึกษา ซึ่งท่านได้ให้คำแนะนำ และข้อคิดเห็นต่างๆ อันมีประโยชน์อย่างยิ่งต่อการวิจัยด้วยดีตลอดมา รวมถึงขอขอบพระคุณผู้ที่มีส่วนเกี่ยวข้องทุกคนในโรงงานกรณีศึกษาที่ให้ความอนุเคราะห์ในด้านข้อมูลและช่วยเหลือในการเก็บข้อมูลในอันที่เป็นประโยชน์ต่อการวิจัยอย่างยิ่ง

ท้ายที่สุดนี้ ผู้วิจัยขอกราบขอบพระคุณ บิดา มารดา ที่คอยสนับสนุนในด้านต่างๆ ให้กับผู้วิจัยมาโดยตลอด และผู้วิจัยขอขอบใจภรรยา ที่คอยเป็นกำลังใจและช่วยเหลือในทุกๆ ด้านให้แก่ผู้วิจัยตลอดมา และขอกราบขอบพระคุณคณาจารย์ทุกท่านที่ได้ประสิทธิ์ประสาทวิชาความรู้แก่ผู้วิจัยจนสามารถทำงานวิจัยนี้ลุล่วงได้ด้วยดี

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ

หน้า

บทคัดย่อภาษาไทย ..... ง

บทคัดย่อภาษาอังกฤษ ..... จ

กิตติกรรมประกาศ ..... ฉ

สารบัญตาราง ..... ฌ

สารบัญรูป ..... ฎ

บทที่

1. บทนำ 1

1.1 ความเป็นมาและความสำคัญของปัญหา 1

1.2 รายละเอียดของโรงงานกรณีศึกษา 2

1.3 ขั้นตอนการประกอบแผ่นวงจรไฟฟ้า 3

1.4 ชนิดของผลิตภัณฑ์ 8

1.5 ปัญหาที่เกิดขึ้นในโรงงานกรณีศึกษา 9

1.6 วัตถุประสงค์ของการวิจัย 9

1.7 ขอบเขตของการวิจัย 9

1.8 ประโยชน์ที่คาดว่าจะได้รับ 11

1.9 วิธีดำเนินการวิจัย 11

2. เอกสารและงานวิจัยที่เกี่ยวข้อง 12

2.1 ความหมายของการจำลองแบบปัญหา 12

2.2 วิธีการศึกษาการจำลองแบบปัญหา 13

2.3 ส่วนประกอบต่างๆ ของแบบจำลอง 15

2.4 รายงานการสำรวจงานวิจัย 18

3. การเก็บรวบรวมข้อมูลของกระบวนการประกอบแผ่นวงจรไฟฟ้า 19

3.1 ส่วนประกอบต่างๆ ในแบบจำลอง 21

3.2 ข้อมูลที่จำเป็นสำหรับแบบจำลอง 24

4. การนำข้อมูลที่รวบรวมได้ไปใช้ 52

4.1 สมมติฐานในการจำลองแบบปัญหา 52

4.2 การกำหนดข้อมูลในแบบจำลอง 53

4.3 การทดลองของแบบจำลอง 57

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญ (ต่อ)

บทที่	หน้า
4.4 ผลจากแบบจำลอง	59
4.5 นำผลจากแบบจำลองมาทดลองทางวิศวกรรม	65
4.6 การวิเคราะห์ความถูกต้องของตัวแบบ	73
4.7 การสร้างแบบจำลองการถดถอย	77
4.8 การทดสอบความถูกต้องของแบบจำลอง	82
4.9 การคำนวณต้นทุนที่เกิดจากจำนวนแพลเลตในสายการประกอบแผ่นวงจรไฟฟ้า	87
5. สรุปผลที่ได้จากการทดลองและข้อเสนอแนะ	91
5.1 สรุปผลการวิจัย	91
5.2 ประโยชน์ที่ได้จากการวิจัย	92
5.3 ข้อเสนอแนะ	93
รายการอ้างอิง	94
ภาคผนวก	95
การใช้งานของโปรแกรมสำเร็จรูป ARENA ซึ่งนำมาใช้เป็นแบบจำลองมาตรฐาน	96
ประวัติผู้เขียนวิทยานิพนธ์	112

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญตาราง

ตารางที่ หน้า

1.1 แสดงชนิดของเครื่องจักรในสายการผลิตของโรงงานกรณีศึกษา..... 3

1.2 แสดงชนิดของผลิตภัณฑ์ของโรงงานกรณีศึกษา 8

3.1 เวลาในการนำแผ่นวงจรไฟฟ้ายึดบนแพลเลต 25

3.2 ค่าจำนวนชั้นที่แนะนำสำหรับการสร้างตารางแจกแจงความถี่โดย Amsden et,al . 26

3.3 ตารางแจกแจงความถี่ของข้อมูลเวลาในการนำแผ่นวงจรไฟฟ้ายึดบนแพลเลต 27

3.4 แสดงวิธีการหาค่า Square Error กับการกระจายแบบ Triangular 29

3.5 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.1 . 30

3.6 วิธีการที่เหมาะสมสำหรับการทดสอบเทียบความกลมกลืน 32

3.7 เวลาที่แผ่นวงจรไฟฟ้าและแพลเลตไหลเข้าและออกจากกระบวนการพิมพ์ตะกั่ว . 33

3.8 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.7 . 34

3.9 เวลาที่เครื่องพิมพ์ตะกั่วทำความสะอาดใต้สกรีนอัตโนมัติ 36

3.10 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.9 . 36

3.11 เวลาที่เครื่องพิมพ์ตะกั่วทำความสะอาดใต้สกรีนด้วยมือ 38

3.12 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.11 39

3.13 เวลาในการตรวจสอบสภาพการพิมพ์ตะกั่วและปิดฝาประกบ 40

3.14 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.13 40

3.15 เวลาที่เครื่องจักรติดอุปกรณ์อิเล็กทรอนิกส์บนชิ้นงานแผ่นวงจรไฟฟ้า 42

3.16 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.15 42

3.17 เวลาในการเปลี่ยนฟีดเดอร์เมื่ออุปกรณ์อิเล็กทรอนิกส์บนเครื่องจักรหมด 44

3.18 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.17 44

3.19 เวลาในการแยกชิ้นงานที่สมบูรณ์แล้วออกจากแผ่นแพลเลตและแผ่นประกบ 46

3.20 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.19 47

3.21 เวลาในการนำแผ่นแพลเลตและแผ่นประกบไปคืนยังสายการผลิต 48

3.22 ค่า Square Error สำหรับรูปแบบการกระจายแบบต่างๆ ของข้อมูลตารางที่ 3.21 49

3.23 สรุปข้อมูลที่จำเป็นสำหรับแบบจำลอง 50

4.1 เวลาในการพิมพ์ตะกั่วเมื่อมีความเร็วแปรงปาดต่างๆ กัน 58

4.2 ตัวอย่างการหาเงื่อนไขที่เหมาะสมของแบบจำลองที่ความเร็วแปรงปาด
100 มม./ วินาที 61

สารบัญตาราง (ต่อ)

ตารางที่ หน้า

4.3 ตารางแสดงเงื่อนไขที่ทำให้มีจำนวนแพลเลตในสายการผลิตน้อยที่สุด และมีผลผลิตมากที่สุด 64

4.4 แสดงลำดับการสุ่มบริบูรณ์ของข้อมูล 67

4.5 ตารางแสดงจำนวนงานเสียต่อชิ้นงาน150 ชิ้น ที่มีความเร็วแปรงปาดตะกั่วและความถี่ในการทำความสะอาดใต้สกรีนค่าต่างๆ 5 ระดับ 68

4.6 ตารางแสดงการวิเคราะห์ความแปรปรวนของการทดลองเชิงแฟกทอเรียล 2 ตัวแปรแบบตัวอิทธิพลคงที่ 69

4.7 ตารางแสดงการวิเคราะห์ความแปรปรวนของจำนวนงานเสียระหว่างความเร็วแปรงปาดตะกั่วและความถี่ในการทำความสะอาดใต้สกรีน 70

4.8 ตารางแสดงการวิเคราะห์ความแปรปรวนเมื่อปัจจัยทั้งสองไม่มีอันตรกิริยาต่อกัน ... 72

4.9 ตารางแสดงการวิเคราะห์ความแปรปรวนของจำนวนงานเสียโดยความเร็วแปรงปาดตะกั่วและความถี่ในการทำความสะอาดใต้สกรีนไม่มีอันตรกิริยาต่อกัน 72

4.10 แสดงส่วนตกค้างของจำนวนงานเสีย 74

4.11 ตารางแสดงวิธีการวิเคราะห์ความแปรปรวนเพื่อทดสอบนัยสำคัญของการถดถอย . 80

4.12 ตารางแสดงการวิเคราะห์ความแปรปรวนเพื่อทดสอบนัยสำคัญของการถดถอยระหว่างตัวถดถอยความเร็วแปรงปาดตะกั่วกับผลตอบจำนวนงานเสีย 81

4.13 แสดงเงื่อนไขที่ทำให้ผลผลิตในสายการผลิตสูงสุดโดยมีจำนวนแพลเลตน้อยที่สุด .. 84

4.14 ข้อมูลจากการทำงานจริงเปรียบเทียบกับผลจากแบบจำลอง 85

ศูนย์วิทยทรัพยากร
จุฬาลงกรณ์มหาวิทยาลัย

สารบัญรูป

รูปที่ หน้า

1.1 แผนภูมิการเคลื่อนที่ของแพลเลตในการประกอบแผ่นวงจรไฟฟ้า 5

1.2 รูปแสดงขั้นตอนการประกอบแผ่นวงจรไฟฟ้า 6

2.1 ตัวอย่างระบบของกระบวนการพิมพ์ตะกั่ว 13

3.1 ส่วนประกอบของผลิตภัณฑ์ "R501 B301" 19

3.2 การวางแผ่นวงจรไฟฟ้าลงบนแพลเลต 20

3.3 การวางแผ่นประกบทับแผ่นวงจรไฟฟ้าหลังการพิมพ์ตะกั่ว 20

3.4 กราฟแสดงการหลอมละลายของตะกั่วยี่ห้อ TAMARA รุ่น RMA-020-FP 24

3.5 กราฟฮีสโตแกรมที่ได้จากข้อมูลเวลาในการวางแผ่นวงจรไฟฟ้าลงบนแพลเลต 27

4.1 แสดงการไหลของแผ่นแพลเลต 54

4.2 แผนภูมิขั้นตอนการทำงาน 55

4.3 แบบจำลองที่สร้างโดยโปรแกรมสำเร็จรูป ARENA 56

4.4 กราฟแสดงความสัมพันธ์จำนวนงานเสียระหว่างความเร็วแปรงปาดตะกั่วและความถี่ในการทำความสะอาดใต้สกรีน 71

4.5 แผนภูมิ I Chart 75

4.6 แสดงฮีสโตแกรมของส่วนตกค้าง 75

4.7 แสดงการพล็อตระหว่างส่วนตกค้างกับค่าฟิต 76

4.8 แสดงการพล็อตระหว่างส่วนตกค้างกับค่าฟิต กรณีสองปัจจัยไม่มีอันตรกิริยาต่อกัน . 77

4.9 แสดงความสัมพันธ์ระหวางมัชฌิมจำนวนงานเสียกับความเร็วแปรงปาดตะกั่ว 77

4.10 แสดงความสัมพันธ์ระหว่างความเร็วแปรงปาดตะกั่วกับจำนวนงานเสียในรูปแบบสมการถดถอย 79

4.11 กราฟแสดงความสัมพันธ์ระหว่างจำนวนชั่วโมงการทำงานกับ %ความผิดพลาด 86