

วงจรรองแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตรที่มอดสำหรับสัญญาณวิดีโอซึ่งถูกส่งที่  
ความถี่ 13.5 เมกะเฮิรตซ์



นาย ไพโรจน์ ศิรินามารัตนะ

ศูนย์วิทยทรัพยากร

วิทยานิพนธ์นี้เป็นส่วนหนึ่งของการศึกษาตามหลักสูตรปริญญาวิศวกรรมศาสตรมหาบัณฑิต

สาขาวิชาวิศวกรรมไฟฟ้า ภาควิชาวิศวกรรมไฟฟ้า


คณะวิศวกรรมศาสตร์ จุฬาลงกรณ์มหาวิทยาลัย

ปีการศึกษา 2546

ISBN 974-17-3616-9

ลิขสิทธิ์ของจุฬาลงกรณ์มหาวิทยาลัย

A 0.7 $\mu$ m CMOS CONTINUOUS-TIME FILTER FOR 13.5MHz SAMPLED VIDEO SIGNAL  
APPLICATIONS



Mr.Pairote Sirinamaratana

ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย

A Thesis Submitted in Partial Fulfillment of the Requirements  
for the Degree of Master of Engineering in Electrical Engineering

Department of Electrical Engineering

Faculty of Engineering

Chulalongkorn University

Academic Year 2003

ISBN 974-17-3616-9



ไพโรจน์ ศิรินามารัตนะ : วงจรกรองแบบต่อเนื่องทางเวลาในเทคโนโลยี 0.7 ไมโครเมตร  
ซีมอสสำหรับสัญญาณวิดีโอซึ่งถูกสุ่มที่ความถี่ 13.5 เมกะเฮิร์ตซ์. (A 0.7 $\mu$ m CMOS  
CONTINUOUS-TIME FILTER FOR 13.5MHZ SAMPLED VIDEO SIGNAL  
APPLICATIONS) อาจารย์ที่ปรึกษา : ผศ.ดร.นัยวุฒิ วงษ์โคเมท อาจารย์ที่ปรึกษาร่วม :  
ดร.วันเฉลิม โปธา, 86 หน้า. ISBN 974-17-3616-9.

วิทยานิพนธ์นี้นำเสนอการออกแบบวงจรกรองผ่านต่ำแบบต่อเนื่องทางเวลาในเทคโนโลยี  
0.7 ไมโครเมตรซีมอสสำหรับสัญญาณวิดีโอระบบ PAL ที่ถูกสุ่มด้วยความถี่ 13.5เมกะเฮิร์ตซ์ วงจร  
กรองนี้ทำหน้าที่ป้องกันการซ้อนทับของสัญญาณ (Anti-aliasing) เนื่องจากการสุ่มตัวอย่างสัญญาณ  
ของตัวแปลงสัญญาณแอนะล็อกเป็นดิจิทัล และสามารถปรับเปลี่ยนเป็นวงจรกรองสร้างสัญญาณกลับ  
(Reconstruction) สำหรับกรองสัญญาณที่ออกจากตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อก วงจรกรอง  
นี้ประกอบด้วย วงจรกรองผ่านต่ำชนิดเอลลิปติกอันดับ 5 วงจรปรับเฟส (Equalizer) อันดับ 3 วงจร  
ชดเชยสัญญาณความถี่สูงที่หายไปเนื่องจากการแปลงสัญญาณดิจิทัลกลับเป็นสัญญาณแอนะล็อก  
(sin(x)/x correction) รวมไปถึงวงจรรับสัญญาณขาเข้าและวงจรมายสัญญาณขาออก วงจรกรองที่ใช้  
มีโครงสร้างแบบทรานส์คอนดักเตอร์-ตัวเก็บประจุ (Gm-C) วงจรทรานส์คอนดักเตอร์เป็นแบบใหม่ซึ่งมี  
ผลตอบสนองทางความถี่และความเป็นเชิงเส้นสูง คุณสมบัติของวงจรกรองถูกกำหนดตามมาตรฐาน  
CCIR601 ซึ่งบังคับถึงการกระเพื่อมในแถบผ่าน การลดทอนในแถบหยุด อัตราส่วนสัญญาณต่อ  
สัญญาณรบกวน การประวิงกลุ่ม (group delay) ความแปรปรวนของความถี่หักมุม differential gain  
(DG) และ differential phase (DP) ผลการจำลองการทำงานซึ่งรวมถึงความแปรปรวนของกระบวนการ  
การผลิตและอุณหภูมิแสดงให้เห็นว่าวงจรกรองนี้ผ่านมาตรฐาน CCIR 601 ระดับ desktop ยกเว้นค่า  
DP ที่สูงกว่ามาตรฐานเล็กน้อยในกรณีกระบวนการผลิตแบบซ้ำ วงจรทั้งหมดถูกนำมาวางผัง (layout)  
แล้วนำมาจำลองการทำงานอีกครั้งโดยรวมผลของปรสิต (parasitics) ที่เกิดจากการวางผังวงจรเพื่อ  
ตรวจสอบการทำงานทั้งหมด วงจรกรองนี้ใช้พลังงาน 310 มิลลิวัตต์ จากไฟเลี้ยง 5 โวลต์

ภาควิชา.....วิศวกรรมไฟฟ้า.....ลายมือชื่อนิสิต.....ไพโรจน์ ศิรินามารัตนะ.....  
สาขาวิชา.....วิศวกรรมไฟฟ้า.....ลายมือชื่ออาจารย์ที่ปรึกษา.....ดร.วันเฉลิม โปธา.....  
ปีการศึกษา.....2546.....ลายมือชื่ออาจารย์ที่ปรึกษาร่วม.....

## 44704479121 : MAJOR ELECTRICAL ENGINEERING

KEY WORD : CONTINUOUS-TIME FILTER / ANTI-ALIASING FILTER / RECONSTRUCTION  
FILTER / PAL VIDEO / TRANSCONDUCTOR

PAIROTE SIRINAMARATANA : A  $0.7\mu\text{m}$  CMOS CONTINUOUS-TIME FILTER FOR  
13.5MHz SAMPLED VIDEO SIGNAL APPLICATIONS. THESIS ADVISOR :  
ASST.PROF.NAIYAVUDHI WONGKOMET, Ph.D., THESIS COADVISOR :  
WANCHALERM PORA, Ph.D., 86 pp. ISBN 974-17-3616-9.

This thesis presents a continuous-time lowpass filter in a  $0.7\mu\text{m}$  CMOS technology for 13.5MHz-sampled PAL video signals. The filter can function both as an anti-aliasing filter and a reconstruction filter. The filter consists of a fifth-order elliptic low-pass filter, a third-order equalizer, a  $\sin(x)/x$  correction circuit, and input and output buffers. The Gm-C topology with a new high bandwidth and high linearity transconductor is employed in this filter. The filter specifications follow the CCIR601 standard, which specifies the passband ripple, stopband attenuation, signal-to-noise-ratio, group delay, cut-off frequency variation, differential gain (DG), and differential phase (DP). The simulation, which includes fabrication process and temperature variation, demonstrates that the filter meets the desktop quality of CCIR 601 standard; the exception is the differential phase in slow process. The circuit was layouted and extracted with parasitics to verify its functionality and specifications. Power dissipation is estimated at 310mW from a single 5V power supply.

Department.....Electrical Engineering..... Student's signature.....  
Field of study...Electrical Engineering... Advisor's signature.....  
Academic year.....2003..... Co-advisor's signature.....

## กิตติกรรมประกาศ

วิทยานิพนธ์ฉบับนี้ สำเร็จลุล่วงไปได้ด้วยความช่วยเหลืออย่างดียิ่งของอาจารย์ ผศ.ดร. นัยวุฒิ วงษ์โคเมท อาจารย์ที่ปรึกษาวิทยานิพนธ์ ซึ่งท่านได้ให้คำแนะนำและข้อคิดเห็นต่างๆ ในการวิจัยด้วยดีตลอดมา

ขอขอบคุณ ศูนย์เทคโนโลยีอิเล็กทรอนิกส์ และคอมพิวเตอร์แห่งชาติ (NECTEC) และโครงการเงินกู้ยืมของจุฬาลงกรณ์มหาวิทยาลัย ที่ได้ให้ทุนวิจัยสนับสนุนโครงการนี้เป็นอย่างดี

ขอขอบคุณ พี่ณพงศ์ พี่กานต์ พี่วิศศักดิ์ พี่อาทิตย์ ที่ช่วยสอนการใช้โปรแกรมต่างๆตลอดจน ข้อเสนอแนะต่างๆในการออกแบบวงจร

นอกจากนี้ยังมีเพื่อนๆ พี่ๆ และน้องๆ ทุกคนในห้องปฏิบัติการวิจัยระบบเชิงเลขที่คอยห่วงใย ให้กำลังใจและความสนุกสนานต่างๆ มาโดยตลอด

ท้ายนี้ ผู้วิจัยใคร่ขอกราบขอพระคุณ บิดา-มารดา รวมทั้งคุณป้า คุณน้า ที่สนับสนุนในด้านการเงิน และให้กำลังใจแก่ผู้วิจัยด้วยดีเสมอมา

ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย

# สารบัญ

	หน้า
บทคัดย่อภาษาไทย .....	ง
บทคัดย่อภาษาอังกฤษ .....	จ
กิตติกรรมประกาศ .....	ฉ
บทที่ 1 บทนำ .....	1
1.1 แนวเหตุผลในการทำวิทยานิพนธ์.....	1
1.2 วัตถุประสงค์ของการวิจัย .....	2
1.3 ขอบเขตของการวิจัย.....	2
1.4 ประโยชน์ที่คาดว่าจะได้รับ .....	3
1.5 วิธีดำเนินการวิจัย .....	3
1.6 ลำดับขั้นตอนในการเสนอผลการวิจัย.....	3
บทที่ 2 ทัศนวิธานกรรมของวงจรรองสัญญาณวิดีโอ .....	5
2.1 สัญญาณวิดีโอ .....	5
2.2 สถาปัตยกรรมของวงจรรองแบบต่างๆ .....	6
2.2.1 สถาปัตยกรรมวงจรรองแบบขั้นบันไดชนิดไม่สูญเสีย.....	6
2.2.2 สถาปัตยกรรมแบบ cascade.....	6
2.2.3 สถาปัตยกรรมแบบ Integrator loop Inverse Follow-the-Leader Feedback (IFLF).....	7
2.3 ชนิดของตัวอินทิเกรตสำหรับวงจรรอง.....	8
2.4 ทหรานส์คอนดัคเตอร์ (Transconductor).....	9
2.4.1 ทหรานส์คอนดัคเตอร์บนกระบวนการผลิตแบบซีมอส.....	9
2.4.2 ทหรานส์คอนดัคเตอร์บนกระบวนการผลิตแบบไบซีมอส.....	10
2.5 ข้อกำหนดของวงจรรองตามมาตรฐาน CCIR 601 .....	11
2.6 โครงสร้างของวงจรรองสำหรับวิทยานิพนธ์ฉบับนี้.....	14
2.7 สรุป .....	15
บทที่ 3 ฟังก์ชันถ่ายโอนของวงจรรอง.....	16
3.1 ฟังก์ชันถ่ายโอนของวงจรรองผ่านตัว.....	16
3.2 ฟังก์ชันถ่ายโอนของ Equalizer.....	17
3.3 ฟังก์ชันถ่ายโอนของส่วนแก้ไข $\text{Sin}(x)/x$ ( $\text{Sin}(x)/x$ correction ) .....	20
3.4 สรุป .....	22

## สารบัญ (ต่อ)

	หน้า
บทที่ 4 สถาปัตยกรรมของวงจรรอง.....	23
4.1 สถาปัตยกรรมของวงจรรองผ่านตัวชนิดเอลลิปติกอันดับ 5.....	23
4.1.1 โครงสร้างวงจรรองแบบชั้นบันไดชนิดไม่สูญเสีย [6], [7] .....	23
4.1.2 สถาปัตยกรรมวงจรรองผ่านตัวแบบ cascade.....	28
4.2 สถาปัตยกรรมของ Equalizer.....	30
4.3 สถาปัตยกรรมของส่วนแก้ไข $\text{Sin}(x)/x$ ( $\text{Sin}(x)/x$ correction ) .....	33
4.4 สรุป .....	35
บทที่ 5 การออกแบบวงจรรอง.....	36
5.1 วงจรทรานส์คอนดักเตอร์ (Transconductor, $G_m$ ) .....	37
5.2 วงจรช่วยปรับค่าทรานส์คอนดักแตนซ์.....	43
5.3 สรุป .....	45
บทที่ 6 การออกแบบวงจรส่วนขาเข้า-ขาออกและวงจรไบอัส.....	46
6.1 วงจรรับสัญญาณขาเข้า .....	46
6.2 วงจรขยายสัญญาณขาออกสำหรับวงจรรองแก้การซ้อนทับ (Anti-aliasing filter) ...	47
6.3 วงจรขยายสัญญาณขาออกสำหรับวงจรรองสร้างสัญญาณกลับ (Reconstruction)	48
6.4 วงจรสร้างแรงดันอ้างอิง (Reference bandgap).....	50
6.5 วงจรสร้างกระแสอ้างอิง .....	53
6.6 สรุป .....	54
บทที่ 7 การวางผังวงจรรวมและผลการจำลองการทำงาน.....	55
7.1 การวางผังวงจรทรานส์คอนดักเตอร์.....	55
7.2 การวางผังวงจรรอง.....	59
7.3 การวางผังวงจรรวม .....	60
7.4 ผลการจำลองการทำงาน .....	62
7.5 ผลจากประสิทธิภาพการเดินสายเชื่อมต่อผังวงจร (routing) .....	67
7.6 สรุป .....	69
บทที่ 8 ข้อสรุปและข้อเสนอแนะ.....	71
8.1 ข้อสรุป .....	71
8.2 ข้อเสนอแนะ.....	71
รายการอ้างอิง .....	73



## สารบัญ (ต่อ)

หน้า

ภาคผนวก .....	75
ภาคผนวก ก	
การหาค่า $Z_n(s)$ ในโครงสร้างของวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสียจากฟังก์ชัน	
ถ่ายโอนของวงจรกรอง .....	76
ภาคผนวก ข	
การหาค่าตัวต้านทานและตัวเก็บประจุของฟังก์ชันถ่ายโอนต้นแบบชนิดเอลลิปติก	
อันดับที่ 5 ด้วยโปรแกรม MATLAB .....	78
ภาคผนวก ค	
บทความที่ได้รับการตีพิมพ์ใน	
2003 IEEE International Symposium on Circuits and Systems .....	81
ประวัติผู้เขียนวิทยานิพนธ์ .....	82



ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย

# สารบัญภาพ

	หน้า
รูปที่ 1.1 วัตถุประสงค์ของวงจรรองสำหรับวิทยานิพนธ์ฉบับนี้.....	2
รูปที่ 2.1 ลักษณะเส้นภาพของสัญญาณวิดีโอ.....	5
รูปที่ 2.2 โครงสร้างของวงจรรองแบบขั้นบันไดชนิดไม่สูญเสีย.....	6
รูปที่ 2.3 การสร้างตัวเหนี่ยวนำด้วยเทคนิคแบบ Gm-C.....	6
รูปที่ 2.4 แผนภาพแสดงการไหลของสัญญาณของวงจรรองอันดับ 1 [5].....	7
รูปที่ 2.5 แผนภาพแสดงการไหลของสัญญาณของวงจรรองอันดับ 2 [5].....	7
รูปที่ 2.6 โครงสร้างสถาปัตยกรรมแบบ IFLF โดยใช้ตัวอินทิเกรต.....	7
รูปที่ 2.7 ตัวอินทิเกรตแบบต่างๆ.....	8
รูปที่ 2.8 ตัวอย่างวงจรรานสคอนดักเตอร์โดยใช้มอสทรานซิสเตอร์.....	9
รูปที่ 2.9 ตัวอย่างวงจรรานสคอนดักเตอร์แบบไปซีมอส.....	10
รูปที่ 2.10 ตัวอย่างสัญญาณที่ไว้วัดค่า DG/DP [18].....	11
รูปที่ 2.11 แสดงข้อดีและข้อเสียแบบปรสิติที่ความถี่ต่ำและที่ความถี่สูงของตัวอินทิเกรต.....	13
รูปที่ 2.12 ตัวอย่างผลตอบทางเวลาของวงจรรองที่มีการประวิงกลุ่มและอัตราขยาย สัญญาณในเชิงความถี่เป็นค่าคงที่.....	14
รูปที่ 2.13 โครงสร้างของวงจรรอง.....	14
รูปที่ 2.14 แสดงอัตราขยายที่ขาออกของวงจรรองแบบ Anti-aliasing และที่ขาออก ของวงจรรองแบบ Reconstruction.....	15
รูปที่ 3.1 แสดงการซ้อนทับของสัญญาณเนื่องจากการสุ่มสัญญาณ.....	16
รูปที่ 3.2 กราฟฟังก์ชันถ่ายโอนต้นแบบชนิดเอลลิปติกอันดับที่ 5.....	17
รูปที่ 3.3 การประวิงกลุ่มของวงจรรองผ่านต่ำชนิดเอลลิปติกและ Equalizer ต้นแบบ.....	19
รูปที่ 3.4 ตัวอย่างสัญญาณที่ออกจากตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อก.....	20
รูปที่ 3.5 กราฟฟังก์ชันถ่ายโอนของส่วนแก้ไข Sin (x)/x.....	21
รูปที่ 4.1 แสดงโครงสร้างของวงจรรองแบบขั้นบันไดชนิดไม่สูญเสีย.....	23
รูปที่ 4.2 สถาปัตยกรรมแบบขั้นบันไดสำหรับวงจรรองผ่านต่ำแบบเอลลิปติกอันดับ 5.....	24
รูปที่ 4.3 แสดงโครงสร้างของวงจรรองชนิดเอลลิปติกอันดับที่ 5 แบบปลายเดี่ยว และ fully-differential.....	27
รูปที่ 4.4 การแทนตัวเหนี่ยวนำและตัวต้านทานด้วยตัวตัวทรานส์คอนดักเตอร์และตัวเก็บประจุ.....	27
รูปที่ 4.5 แสดงโครงสร้างของวงจรรองชนิดเอลลิปติกอันดับที่ 5 แบบ fully-differential ด้วยวิธี Gm-C.....	27

## สารบัญญภาพ (ต่อ)

	หน้า
รูปที่ 4.6 แสดงแรงดันแกว่งที่โนดต่างๆของวงจรกรองในรูปที่ 4.5 .....	28
รูปที่ 4.7 วงจรกรองอันดับที่ 1 สร้างโดยตัวอินทิเกรตแบบ Gm-C [5].....	28
รูปที่ 4.8 วงจรกรองอันดับที่ 2 สร้างโดยตัวอินทิเกรตแบบ Gm-C [5].....	28
รูปที่ 4.9 วงจรกรองอันดับที่ 2 สร้างโดยตัวอินทิเกรตแบบ Gm-C [6].....	29
รูปที่ 4.10 ผลเปรียบเทียบการจำลองการทำงานด้วยวิธี Monte Carlo ของตัว ทรานส์คอนดักเตอร์ในวงจรกรองสถาปัตยกรรมแบบต่างๆ.....	30
รูปที่ 4.11 ผลเปรียบเทียบการจำลองการทำงานด้วยวิธี Monte Carlo ของตัวเก็บประจุ ในวงจร กรองสถาปัตยกรรมแบบต่างๆ.....	30
รูปที่ 4.12 วงจร Equalizer ต้นแบบอันดับ 3 ด้วยสถาปัตยกรรม IFLF [8].....	31
รูปที่ 4.13 ตัวอินทิเกรตแบบปลายเดี่ยวและแบบ fully –differential .....	32
รูปที่ 4.14 ผลเปรียบเทียบอัตราขยายในแถบผ่านของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์คอนดักเตอร์ของ Equalizer..	33
รูปที่ 4.15 ผลเปรียบเทียบการประวิงกลุ่มของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์คอนดักเตอร์ของ Equalizer.....	33
รูปที่ 4.16 วงจรแก้ไข Sin(X)/X ด้วยสถาปัตยกรรมแบบ biquads.....	34
รูปที่ 4.17 ผลเปรียบเทียบอัตราขยายในแถบผ่านของการจำลองการทำงานด้วยวิธี Monte Carlo แบบก่อนและแบบหลังการจัดกลุ่มทรานส์คอนดักเตอร์ของวงจรแก้ไข Sin(X)/X.....	34
รูปที่ 4.18 ผลเปรียบเทียบการประวิงกลุ่มของการจำลองการทำงานด้วยวิธี Monte Carlo แบบ ก่อนและแบบหลังการจัดกลุ่มทรานส์คอนดักเตอร์ของวงจรแก้ไข Sin(X)/X.....	34
รูปที่ 4.19 โครงสร้างแบบ Gm-C ของวงจรกรองทั้งหมด .....	35
รูปที่ 5.1 ผลของขั้วและศูนย์แบบปรกติของทรานส์คอนดักเตอร์ต่ออัตราขยายสัญญาณของ วงจร กรองชนิดเอลลิปติกอันดับ 5.....	36
รูปที่ 5.2 วงจรทรานส์คอนดักเตอร์แบบซีมอสสำหรับวิทยานิพนธ์ฉบับนี้ .....	38
รูปที่ 5.3 ค่าทรานส์คอนดักต์แดนซ์เมื่อกวาดสัญญาณขาเข้าขนาดต่างๆ.....	40
รูปที่ 5.4 เปรียบเทียบการประวิงกลุ่มระหว่างวงจรถอดมคติดกับวงจรจริงที่เลือกค่า ตัวเก็บประจุใหม่ .....	42
รูปที่ 5.5 โครงสร้างของวงจรกรองทั้งหมด .....	42
รูปที่ 5.6 วงจรป้อนกลับแรงดันโหมดร่วมสำหรับทรานส์คอนดักเตอร์ .....	42
รูปที่ 5.7 วงจรช่วยปรับค่าทรานส์คอนดักต์แดนซ์.....	43

## สารบัญญภาพ (ต่อ)

	หน้า
รูปที่ 5.8 ความสัมพันธ์ระหว่าง $V_{t1}$ , $V_{t2}$ , $V_{t3}$ , $V_{t4}$ กับ $V_{cal}$ .....	43
รูปที่ 5.9 โครงสร้างของตัวแปลงแอนะล็อกเป็นดิจิทัลและตัวแปลงดิจิทัลเป็นแอนะล็อก .....	44
รูปที่ 5.10 ตัวเปรียบเทียบแรงดันที่มีคุณสมบัติฮิสเทอรีซิส (hysteresis).....	44
รูปที่ 5.11 วงจรออปแอมป์แบบ rail-to-rail [19] .....	45
รูปที่ 6.1 วงจรรับสัญญาณขาเข้า .....	46
รูปที่ 6.2 วงจรขยายสัญญาณขาออกสำหรับวงจรรองแก้การช้อนทับ.....	47
รูปที่ 6.3 วงจรขยายสัญญาณขาออกสำหรับวงจรรองสร้างสัญญาณกลับ.....	48
รูปที่ 6.4 วงจรออปแอมป์แบบต่างๆ.....	49
รูปที่ 6.5 วงจรขับโหลดแบบต่างๆ.....	49
รูปที่ 6.6 วงจรสร้างแรงดันอ้างอิง .....	50
รูปที่ 6.7 วงจรขยายแรงดันอ้างอิง .....	53
รูปที่ 6.8 วงจรสร้างกระแสอ้างอิงอย่างง่าย .....	53
รูปที่ 6.9 วงจรสร้างกระแสอ้างอิง .....	53
รูปที่ 7.1 วงจรทรานส์คอนดักเตอร์ .....	55
รูปที่ 7.2 การวางผังทรานซิสเตอร์ M8a, M9a, M8b, M9b, M8c, M9c ในวงจร ทรานส์คอนดักเตอร์.....	56
รูปที่ 7.3 การวางผังทรานซิสเตอร์ M1a, M5a, M1b, M5b ในวงจรทรานส์คอนดักเตอร์ .....	57
รูปที่ 7.4 การวางผังตัวต้านทานในวงจรทรานส์คอนดักเตอร์.....	58
รูปที่ 7.5 การวางผังวงจรของวงจรทรานส์คอนดักเตอร์.....	59
รูปที่ 7.6 การวางผังตัวทรานส์คอนดักเตอร์ในวงจรรอง .....	60
รูปที่ 7.7 การวางผังตัวเก็บประจุให้มีจุดศูนย์ถ่วงอยู่ที่เดียวกัน.....	60
รูปที่ 7.8 แสดงผังวงจรทั้งหมด .....	61
รูปที่ 7.9 การกระเพื่อมในแถบผ่านที่ขาออกของวงจรรองแก้การช้อนทับสัญญาณ.....	63
รูปที่ 7.10 การกระเพื่อมในแถบผ่านที่ขาออกของวงจรรองสร้างสัญญาณกลับ.....	63
รูปที่ 7.11 การกระเพื่อมของการประวิงกลุ่มที่ขาออกของวงจรรองแก้การช้อนทับสัญญาณ ....	63
รูปที่ 7.12 การกระเพื่อมของการประวิงกลุ่มที่ขาออกของวงจรรองสร้างสัญญาณกลับ.....	64
รูปที่ 7.13 แสดงโครงสร้างของวงจรรอง .....	64
รูปที่ 7.14 ค่า DP ของวงจรรองที่ความสว่างของสัญญาณ (luminance) ค่าต่างๆ .....	65
รูปที่ 7.15 ตัวเก็บประจุแบบผลิตที่โนดต่างๆจากการสายเชื่อมต่อกับทรานส์คอนดักเตอร์.....	67

## สารบัญญภาพ (ต่อ)

หน้า

รูปที่ 7.16 ผลจากตัวเก็บประจุแบบปรสิตที่โนดต่างๆจากการสายเชื่อมต่อวงจร ทรานส์คอนดักเตอร์(b) และผลการใช้ Cg ชดเชยกลับคืน(c).....	68
รูปที่ 7.17 ตัวอย่างความต้านทานชนิดปรสิตจากการเชื่อมต่อทรานส์คอนดักเตอร์กับ ตัวเก็บประจุ.....	68
รูปที่ 7.18 ผลจากตัวต้านทานแบบปรสิตที่เกิดจากการเชื่อมต่อวงจรกรอง .....	69



ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย

## สารบัญตาราง

	หน้า
ตารางที่ 2.1 คุณสมบัติของวงจรรองตามมาตรฐาน CCIR 601 [1].....	11
ตารางที่ 7.1 ความปรวนแปรของกระบวนการผลิตสำหรับวัดคุณสมบัติต่างๆของวงจรรอง.....	62
ตารางที่ 7.2 ค่า DP ที่โดดเด่นๆในวงจรรูปที่ 7.13 .....	64
ตารางที่ 7.3 สรุปผลการจำลองการทำงานของวงจรรอง .....	66



ศูนย์วิทยทรัพยากร  
จุฬาลงกรณ์มหาวิทยาลัย