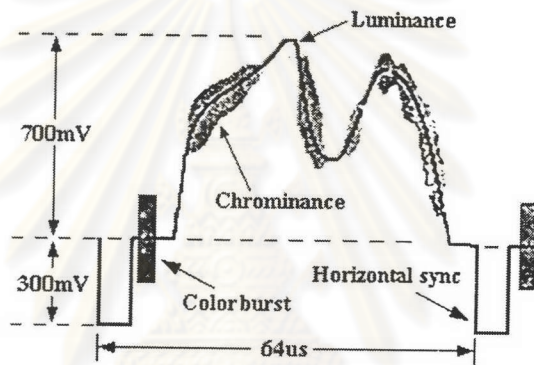


บทที่ 2

ปริทัศน์วรรณกรรมของวงจรของสัญญาณวิดีโอ

2.1 สัญญาณวิดีโอ

ภาพต่อเนื่องที่เห็นบนจอโทรทัศน์เกิดจากการแสดงภาพนิ่งติดต่อกันด้วยความถี่สูงกว่าที่ตาของคนเราจะมองเห็นได้ สำหรับสัญญาณวิดีโอระบบ PAL จะใช้อัตราเร็วในการแสดงภาพ 25 เฟรมต่อวินาที ภาพหนึ่งเฟรมเกิดจากเส้นภาพตามแนวนอนจำนวน 625 เส้นเรียงต่อกันโดยสัญญาณภาพหนึ่งเส้นดังรูปที่ 2.1 จะประกอบด้วย 3 ส่วน คือ



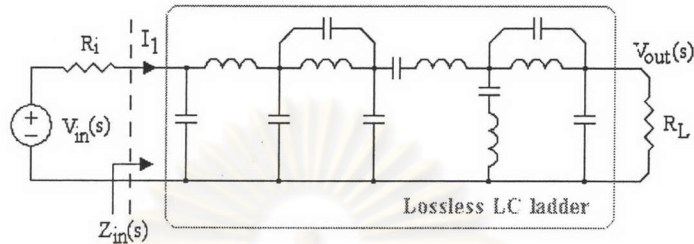
รูปที่ 2.1 ลักษณะเส้นภาพของสัญญาณวิดีโอ

1. สัญญาณซิงโครไนซ์ทางแนวราบ (horizontal sync) หรือสัญญาณซิงโครไนซ์ของเส้นภาพ ใช้บอกตำแหน่งเริ่มต้นของเส้นภาพหรือใช้ล็อกสัญญาณเส้นภาพให้ตรงกับขอบซ้ายของจอ
2. เบิร์สต์สี (color burst) ใช้บอกเฟสอ้างอิงของสัญญาณสี เนื่องจากสัญญาณสี (chrominance) ได้ถูกมอดูเลตไปอยู่ที่ความถี่พาหะรอง 4.43MHz การดีมอดูเลตต้องมีสัญญาณพาหะความถี่และเฟสตรงกันกับที่ใช้ในการมอดูเลต เบิร์สต์สีที่ส่งมานี้ใช้สำหรับสร้างสัญญาณที่มีความถี่และเฟสตรงกันดังกล่าวเพื่อใช้สำหรับการดีมอดูเลต โดยแอมพลิจูดของเบิร์สต์สีจะมีขนาด 300mVp-p
3. ส่วนของสัญญาณภาพ ประกอบด้วย 2 ส่วนคือ ส่วนสัญญาณความสว่าง (luminance) และส่วนสัญญาณสี (chrominance) สัญญาณสีมีลักษณะเป็นสัญญาณความถี่สูง (4.43MHz) ประกอบอยู่บนเส้นความสว่างอีกทีหนึ่งดังรูปที่ 2.1 โดยแอมพลิจูดของสัญญาณสีจะมีขนาดไม่เกิน 300mVp-p

2.2 สถาปัตยกรรมของวงจรกรองแบบต่างๆ

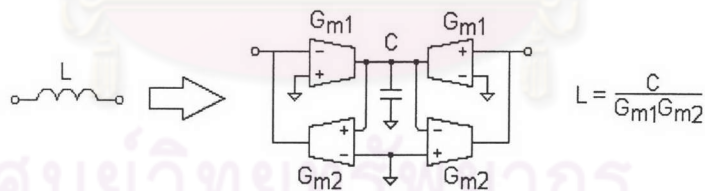
สถาปัตยกรรมของวงจรกรองมีมากมายหลายแบบ แต่สำหรับรายงานฉบับนี้จะขอกล่าวเฉพาะสถาปัตยกรรมที่เกี่ยวข้องกับวิทยานิพนธ์ ดังนี้

2.2.1 สถาปัตยกรรมวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสีย



รูปที่ 2.2 โครงสร้างของวงจรกรองแบบขั้นบันไดชนิดไม่สูญเสีย

วงจรกรองแบบขั้นบันได [6], [7] เป็นสถาปัตยกรรมที่มีความทนทานต่อความผิดพลาดของค่าอุปกรณ์ที่ใช้สร้างวงจรกรองสูง พบมากในวงจรกรองผ่านต่ำอันดับตั้งแต่ 3 เป็นต้นไป วงจรมีลักษณะโครงสร้างดังแสดงในรูปที่ 2.2 โดยส่วนที่ไม่เป็นแหล่งจ่ายพลังงานและโหลดจะเป็นตัวเหนี่ยวนำและตัวเก็บประจุเท่านั้นจึงไม่สูญเสียพลังงานในการส่งผ่านจากแหล่งจ่ายไปถึงโหลด สำหรับรายละเอียดจะกล่าวต่อไปในบทที่ 4 สำหรับตัวเหนี่ยวนำซึ่งสร้างจริงบนวงจรรวมได้ยาก อาจสร้างได้ด้วยอุปกรณ์ไวงาน ตัวอย่างเช่นการสร้างตัวเหนี่ยวนำด้วยเทคนิคแบบ Gm-C ดังรูปที่ 2.3

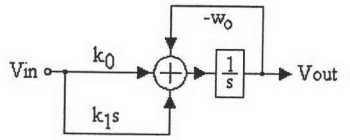


รูปที่ 2.3 การสร้างตัวเหนี่ยวนำด้วยเทคนิคแบบ Gm-C

2.2.2 สถาปัตยกรรมแบบ cascade

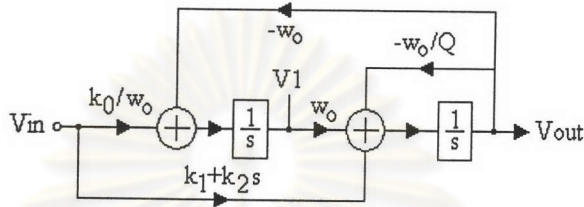
การต่อวงจรกรองแบบ cascade จะแบ่งวงจรกรองอันดับสูงออกเป็นวงจรกรองอันดับ 1 และอันดับ 2 แล้วนำมาเรียงต่อกันแบบ cascade ตัวอย่างเช่น ฟังก์ชันถ่ายโอนของวงจรกรองอันดับ 5 จะถูกแบ่งออกเป็นวงจรกรองอันดับ 1 และวงจรกรองอันดับ 2 สองวงจร เป็นต้น วงจรกรองอันดับ 1 มีแผนภาพแสดงการไหลของสัญญาณ (signal flow graph) ดังรูปที่ 2.4 ซึ่งใช้ตัวอินทิเกรต (1/s) เป็นอุปกรณ์หลักและมีฟังก์ชันถ่ายโอนดังสมการที่ (2-1) ส่วนวงจรกรองอันดับ 2 (Biquads filter) อาจถูกสร้างได้หลายรูปแบบ ตัวอย่างแบบหนึ่งมีแผนภาพแสดงการไหลของ

สัญญาณ (signal flow graph) ดังรูปที่ 2.5 ซึ่งใช้ตัวอินทิเกรตเป็นอุปกรณ์หลักและมีฟังก์ชันถ่ายโอนดังสมการที่ (2-2)



Integrator-based signal flow graph of 1st order continuous-time filter

รูปที่ 2.4 แผนภาพแสดงการไหลของสัญญาณของวงจรกรองอันดับ 1 [5]



Integrator-based signal flow graph of 2nd order continuous-time filter

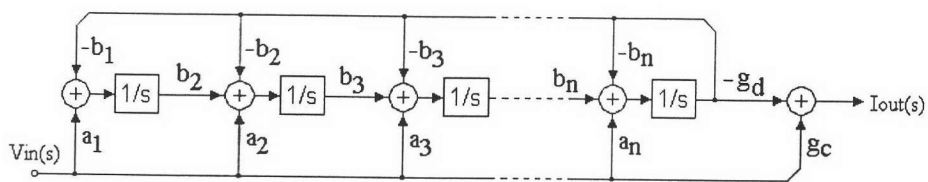
รูปที่ 2.5 แผนภาพแสดงการไหลของสัญญาณของวงจรกรองอันดับ 2 [5]

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{k_1s + k_0}{s + \omega_0} \tag{2-1}$$

$$T(s) = \frac{V_{out}(s)}{V_{in}(s)} = \frac{k_2s^2 + k_1s + k_0}{s^2 + (\frac{\omega_0}{Q})s + \omega_0^2} \tag{2-2}$$

2.2.3 สถาปัตยกรรมแบบ Integrator loop Inverse Follow-the-Leader Feedback(IFLF)

โครงสร้างแบบ IFLF [8] เป็นโครงสร้างที่ใช้จำนวนอุปกรณ์ในการสร้างวงจรกรองน้อยสุดแบบหนึ่ง มีโครงสร้างและฟังก์ชันถ่ายโอนดังรูปที่ 2.6 และสมการที่ (2-3) ตามลำดับ ในกรณีที่สร้างด้วยตัวอินทิเกรตแบบ Gm-C จะใช้ตัวเก็บประจุแบบต่อลงกราวด์เท่านั้น ซึ่งเป็นข้อได้เปรียบมากอันหนึ่ง เนื่องจากตัวเก็บประจุที่สร้างได้บนวงจรรวมมักจะมีตัวเก็บประจุแบบปรสิติดต่อกับ substrate ประมาณ 15%-50% ของค่าตัวเก็บประจุที่ใช้



n integrator loop inverse follow-the-leader feedback (IFLF) architecture

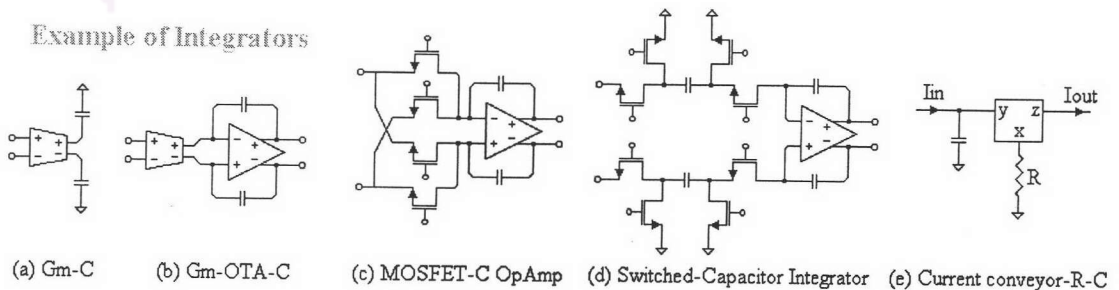
รูปที่ 2.6 โครงสร้างสถาปัตยกรรมแบบ IFLF โดยใช้ตัวอินทิเกรต

$$\frac{I_{out}(s)}{V_{in}(s)} = \frac{g_c s^n + (g_c b_n - g_d a_n) s^{n-1} + b_n (g_c b_{n-1} - g_d a_{n-1}) s^{n-2} + \dots + b_n b_{n-1} \dots b_2 (g_c b_1 - g_d a_1)}{s^n + b_n s^{n-1} + b_n b_{n-1} s^{n-2} + \dots + b_n b_{n-1} \dots b_1} \quad (2-3)$$

2.3 ชนิดของตัวอินทิเกรตสำหรับวงจรรอง

อุปกรณ์หลักของการสร้างวงจรรองคือตัวอินทิเกรต ซึ่งสามารถสร้างได้หลายลักษณะ เช่น แบบ Gm-C [1,2] ซึ่งนิยมใช้กันแพร่หลาย แบบ Gm-OTA-C [3,4] มี OTA (Operational Transconductance Amplifier) เพิ่มขึ้นเพื่อช่วยลดผลของตัวเก็บประจุแบบปรสิต (parasitic capacitor) ที่เกิดจากตัวเก็บประจุและที่ขาออกของตัว Gm MOSFET-C-Opamp [9] ใช้มอสทรานซิสเตอร์ในย่าน Triode ต่อไขว้กันในรูปแบบต่างๆ เพื่อกำจัดฮาร์โมนิกอันดับคู่ซึ่งเป็นคุณสมบัติเฉพาะของมอสทรานซิสเตอร์ แบบ MOSFET-C-Current amplifier [10] ซึ่งใช้ตัวขยายกระแสแทนออปแอมป์เพื่อปรับปรุงผลตอบทางความถี่ แบบ Switched-Capacitor [11] เป็นวิธีที่ให้ความเป็นเชิงเส้นสูงเพราะความเป็นเชิงเส้นของวงจรมุ่งขึ้นกับคุณสมบัติของมอสทรานซิสเตอร์เลย แต่จำเป็นต้องใช้สัญญาณนาฬิกาในการสุ่มสัญญาณจึงไม่เหมาะกับสัญญาณความถี่สูงเนื่องจากในวงจร Switched-Capacitor ต้องใช้ออปแอมป์ที่มีผลตอบสนองทางความถี่ที่สูงกว่าสัญญาณขาออกอย่างมาก แบบ Current conveyor-R-C [12] ซึ่งใช้เทคนิคการส่งผ่านสัญญาณในรูปกระแส (current mode) ในการออกแบบวงจรรอง และวิธีอื่นๆอีกมากมาย

ที่ผ่านมามีการออกแบบวงจรรองคุณภาพสูงสำหรับสัญญาณวิดีโอที่ใช้อัตราสุ่มสัญญาณแบบสุ่มไม่เกินไม่มากนัก ตัวอย่างเช่นบนกระบวนการผลิต 1.5 μm 4GHz BiCMOS [3] และ 2.5 μm 2.5GHz BiCMOS [4] สามารถออกแบบวงจรรองได้ตามมาตรฐาน CCIR 601 ถึงระดับ Broadcast และมาตรฐานของญี่ปุ่น (Japan Broadcasting Corporation's (NHK) MUSE system) ตามลำดับ โดยทั้ง 2 บทความนี้ใช้วิธี Gm-OTA-C ส่วนการออกแบบบนกระบวนการผลิตแบบ 2 μm CMOS [1] และ 1 μm CMOS [2] ซึ่งใช้เทคนิค Gm-C ยังคงมีปัญหาเกี่ยวกับความเป็นเชิงเส้น (DG/DP) ดังนั้นการสร้างวงจรรองดังกล่าวบนกระบวนการผลิตแบบซีมอสจึงเป็นหัวข้อที่น่าสนใจ



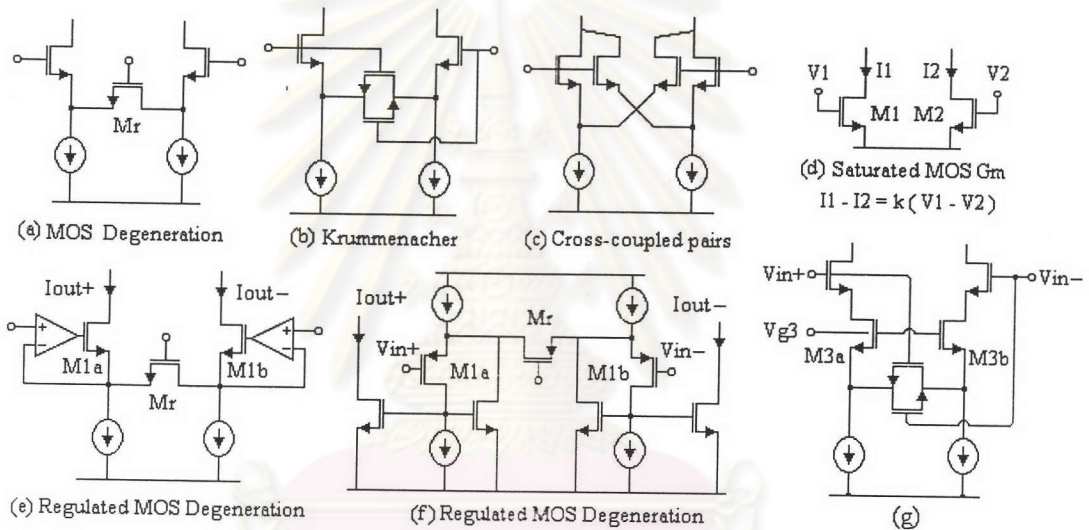
รูปที่ 2.7 ตัวอินทิเกรตแบบต่างๆ

วิทยานิพนธ์ฉบับนี้ใช้ตัวอินทิเกรตแบบ Gm-C เนื่องจากมีโครงสร้างที่มีผลตอบสนองความถี่สูงกว่าแบบ Gm-OTA-C, แบบ MOSFET-C-Opamp และแบบ Switched-Capacitor เป็นต้น และใช้โครงสร้างทรานส์คอนดักเตอร์แบบใหม่เพื่อปรับปรุงความเป็นเชิงเส้นของวงจรถ่าย

2.4 ทรานส์คอนดักเตอร์ (Transconductor)

สำหรับโครงสร้างแบบ Gm-C แล้วทรานส์คอนดักเตอร์เป็นอุปกรณ์หลักของวงจรถ่าย ดังนั้นประสิทธิภาพโดยรวมของวงจรถ่ายจึงขึ้นกับทรานส์คอนดักเตอร์เป็นสำคัญ วงจรถ่ายทรานส์คอนดักเตอร์มีโครงสร้างหลายรูปแบบดังต่อไปนี้

2.4.1 ทรานส์คอนดักเตอร์บนกระบวนการผลิตแบบซีมอส



รูปที่ 2.8 ตัวอย่างวงจรถ่ายทรานส์คอนดักเตอร์โดยใช้มอสทรานซิสเตอร์

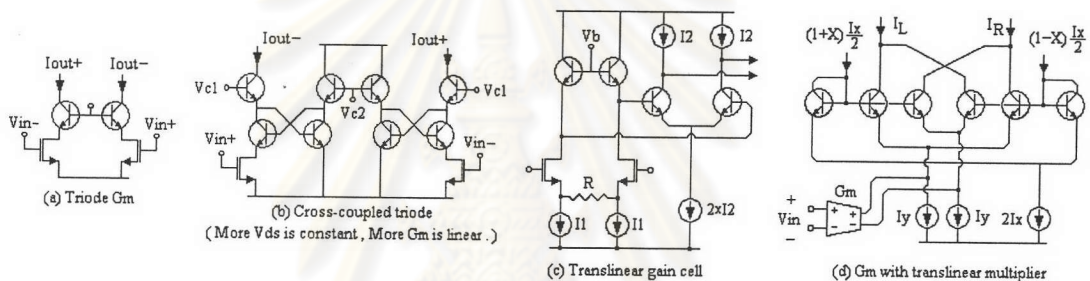
ทรานส์คอนดักเตอร์บนกระบวนการผลิตวงจรรวมจะต้องสามารถปรับค่าทรานส์คอนดักแตนซ์ได้ เนื่องจากความแปรปรวนในการผลิตวงจรรวมทำให้ค่าทรานส์คอนดักแตนซ์คลาดเคลื่อนไปจากการคำนวณ ทรานส์คอนดักเตอร์ดังรูปที่ 2.8(a) [4] สามารถปรับค่าปรับค่าทรานส์คอนดักแตนซ์ได้ที่เกิดของทรานซิสเตอร์ M_r สำหรับโครงสร้างแบบ (b) [13] และ (c) [5] ก็สามารถใช้กระแสไบอัสปรับค่าทรานส์คอนดักแตนซ์ได้

โครงสร้างแบบ (d) ใช้ทรานซิสเตอร์เพียง 2 ตัวจึงทำให้มีผลตอบสนองทางความถี่ที่สูงโดยทรานซิสเตอร์ M_1 และ M_2 ทำงานในย่านอิ่มตัว (saturated) และกระแส I_1 และ I_2 เป็นค่ากำลังสองของสัญญาณขาเข้าตามคุณสมบัติของมอสทรานซิสเตอร์แต่ผลต่างของ I_1 และ I_2 ยังคงเป็นเชิงเส้นกับสัญญาณขาเข้าและสามารถปรับค่าทรานส์คอนดักแตนซ์ได้จากแรงดันโหมดร่วมขาเข้าของทรานส์คอนดักเตอร์ แต่ผลจากกระแส I_1 และ I_2 เป็นค่ากำลังสองของสัญญาณขาเข้าตามคุณสมบัติของมอสทรานซิสเตอร์ทำให้วงจรถ่ายป้อนกลับแรงดันโหมดร่วมที่ขาออกของตัวทรานส์คอน

ดักเตอร์แบบ (d) นี้จะต้องรับช่วงกระแสแคว้งได้มากกว่าแบบอื่นๆ เพื่อคงค่าแรงดันโหมดร่วมที่ขาออกให้หนึ่งจึงเป็นโครงสร้างที่ไม่เหมาะกับสัญญาณขนาดใหญ่มาก ดังนั้นโครงสร้างแบบนี้จะเหมาะกับสัญญาณความถี่สูงขนาดเล็กดังเช่น วงจรกรองสำหรับตัวรับสัญญาณความถี่วิทยุ

โครงสร้างแบบ (e) และ (f) [5] ช่วยลดผลความไม่เป็นเชิงเส้นจากทรานซิสเตอร์กันชนขาเข้า (M1a และ M1b) แต่ความซับซ้อนของวงจรที่เพิ่มขึ้นทำให้ผลตอบแทนของทางความถี่ของทรานซิสคอนดักเตอร์ลดลง โครงสร้างแบบ (g) [14] มีผลตอบแทนของทางความถี่และความเป็นเชิงเส้นสูงแต่นำไปใช้จริงได้ยากเพราะว่าความเป็นเชิงเส้นของวงจรจะไวต่อการเปลี่ยนแปลงแรงดันที่ขาเกต (gate) ของ M3a และ M3b เป็นอย่างมากเนื่องจากทรานซิสเตอร์ตัวดังกล่าวจะต้องทำงานในช่วงระหว่างย่าน triode และย่านอิมิตัวจึงจะได้ความเป็นเชิงเส้นที่ต้องการ

2.4.2 ทรานซิสคอนดักเตอร์บนกระบวนการผลิตแบบไปซีมอส



รูปที่ 2.9 ตัวอย่างวงจรทรานซิสคอนดักเตอร์แบบไปซีมอส

วงจรกรองสัญญาณความถี่สูงบนกระบวนการผลิตแบบไปซีมอสมักใช้มอสทรานซิสเตอร์ในย่าน triode [15] สร้างตัวทรานซิสคอนดักเตอร์และใช้ไบโพลาร์ทรานซิสเตอร์คงค่า V_{ds} ของมอสทรานซิสเตอร์ให้ทำงานในย่าน triode ดังรูปที่ 2.9(a) ยิ่งไปกว่านั้นการใช้ไบโพลาร์ทรานซิสเตอร์ไขว้กัน [16] ดังรูปที่ 2.9(b) เพื่อคงค่าแรงดัน V_{ds} จะช่วยเพิ่มความเป็นเชิงเส้นของทรานซิสคอนดักเตอร์ให้ดียิ่งขึ้น วงจรที่ใช้มอสในย่าน triode ในลักษณะนี้สามารถปรับค่าทรานซิสคอนดักแทนซ์ได้โดยปรับแรงดัน V_{ds} ของมอสทรานซิสเตอร์

วงจрдังรูปที่ 2.9(c) ใช้หลักการแบบ Translinear gain cell [5] ช่วยปรับค่าทรานซิสคอนดักแทนซ์ ดังนั้นส่วนขาเข้าของทรานซิสคอนดักเตอร์จึงใช้เพียงตัวต้านทานเพื่อให้ความเป็นเชิงเส้นดีกว่าแบบ MOS degeneration ได้ สำหรับกระบวนการผลิตแบบซีมอสอาจใช้มอสในย่าน weak inversion ทำเป็น Translinear gain cell ได้ [17] แต่ใช้ได้ที่ความถี่ไม่สูงนัก วงจรดังรูปที่ 2.9(d) ใช้ไบโพลาร์ทรานซิสเตอร์ 6 ตัวต่อเป็น Translinear multiplier ช่วยปรับค่าทรานซิสคอนดักแทนซ์ [2] ดังนั้นทรานซิสคอนดักเตอร์อาจใช้โครงสร้างดังรูปที่ 2.8(f) แต่เปลี่ยนตัว M_r ให้เป็นตัวต้านทานเพื่อให้ความเป็นเชิงเส้นดียิ่งขึ้นได้

จากตัวอย่างที่ผ่านมาจะเห็นว่า วงจรทรานส์คอนดักเตอร์มีโครงสร้างมากมายหลายแบบ โครงสร้างที่ไม่ซับซ้อนทำให้มีผลตอบสนองทางความถี่สูงแต่ความเป็นเชิงเส้นก็ยังไม่ดีนัก หากต้องการความเป็นเชิงเส้นดีขึ้นโครงสร้างของทรานส์คอนดักเตอร์ก็จะซับซ้อนมากขึ้น ดังนั้นการเลือกโครงสร้างวงจรถานส์คอนดักเตอร์ซึ่งมีช่วงตอบสนองทางความถี่และความเป็นเชิงเส้นเหมาะสมกับโครงการจึงเป็นสิ่งสำคัญ

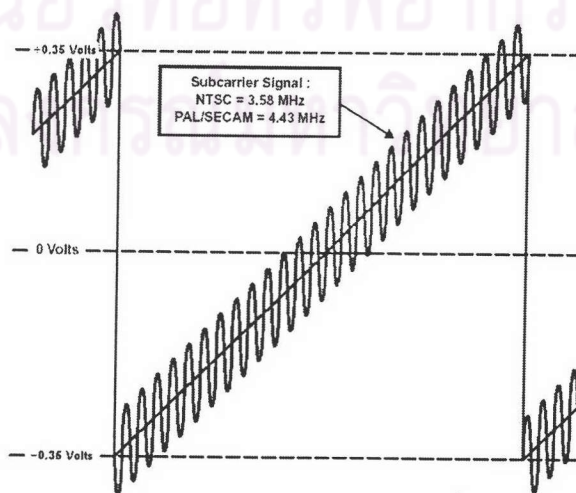
2.5 ข้อกำหนดของวงจรรองตามมาตรฐาน CCIR 601

ข้อกำหนดของวงจรรองสำหรับสัญญาณวิดีโอตามมาตรฐาน CCIR 601 สามารถแบ่งได้เป็น 4 ระดับดังตารางที่ 2.1

ตารางที่ 2.1 คุณสมบัติของวงจรรองตามมาตรฐาน CCIR 601 [1]

Parameter	Unit	Consumer	Desktop	Industrial	Broadcast
DG/DP	%/Deg	2	0.5	0.25	0.25
Corner Freq.	%(+,-)	10	10	5	2
Gain Flatness	dB(+,-)	1.5	0.5	0.25	0.15
Group Delay	ns(+,-)	80	35	20	10
Stopband Rej.	dB(+,-)	30	35	40	40 - 60
SNR	dB of peak/rms	40 - 45	50	55	> 60

- DG/DP (Differential Gain / Differential Phase) คือค่าที่บอกความเป็นเชิงเส้นของวงจรรอง (หรืออุปกรณ์ต่างๆที่ใช้กับสัญญาณวิดีโอ) วัดโดยใส่สัญญาณขาเข้ารูปฟันเลื่อยซึ่งแทนความสว่างของสัญญาณภาพและมีสัญญาณความถี่ 4.43MHz ขนาด 300mVp-p ซึ่งแทนสัญญาณสีของภาพซ้อนอยู่ ดังรูปที่ 2.10 แล้ววัดสัญญาณที่ขาออกของวงจร



รูปที่ 2.10 ตัวอย่างสัญญาณที่ใช้วัดค่า DG/DP [18]

DG (Differential Gain, %) คือ ผลต่างของอัตราขยายสัญญาณสี่ขาออกที่มากที่สุดตลอดช่วง -0.35 โวลต์ ถึง 0.35 โวลต์ ของสัญญาณความสว่าง

DP (Differential Phase, Degree) คือ ผลต่างของเฟสของสัญญาณสี่ขาออกที่มากที่สุดตลอดช่วง -0.35 โวลต์ ถึง 0.35 โวลต์ ของสัญญาณความสว่าง

สำหรับโครงสร้างวงจรแบบ fully differential หากกำหนดให้ที่ความสว่าง 0 โวลต์ เป็นจุดอ้างอิงมีค่า DG/DP เท่ากับ 0 (% , Degree) เนื่องจากความสมมาตรของวงจรทำให้ค่า DG/DP มากที่สุดอยู่ที่ความสว่าง -0.35 โวลต์ หรือ 0.35 โวลต์ ดังนั้นเพื่อให้การวัดค่า DG/DP ในการออกแบบวงจรด้วยการจำลองการทำงานเป็นไปได้รวดเร็วจึงอาจวัดค่า DG/DP เพียง 2 จุดที่ความสว่าง 0 โวลต์ และที่ -0.35 โวลต์ หรือ $+0.35$ โวลต์ ก็เพียงพอ

- Gain Flatness (หรือ Pass-band ripple, Rp) คือ คุณสมบัติความราบเรียบของอัตราขยายในแถบผ่าน หรืออาจมองเป็นการกระเพื่อมของอัตราขยายในแถบผ่านของสัญญาณสามารถพบได้ในวงจรกรองที่มีฟังก์ชันถ่ายโอนแบบเอลลิปติก (Elliptic) และแบบ Chebyshev ชนิดที่ 1 ยิ่งไปกว่านั้นในทางปฏิบัติอุปกรณ์ซึ่งใช้สร้างวงจรกรองที่มีผลตอบสนองทางความถี่ไม่เป็นอุดมคติจะทำให้วงจรกรองเกิดการกระเพื่อมของอัตราขยายในแถบผ่านของสัญญาณได้ ตัวอย่างเช่น

วงจรกรองผ่านต่ำอันดับ 2 ที่มีฟังก์ชันถ่ายโอนดังสมการที่ (2-5) ถ้าวงจรกรองนี้ถูกสร้างด้วยเทคนิคแบบ Gm-C จะสามารถประมาณได้ว่า $\omega_n = Gm/C$ และถ้าตัว Gm มีขั้ว (pole, P) แบบปรสิติกจะได้ฟังก์ชันถ่ายโอนใหม่ดังสมการที่ (2-6)

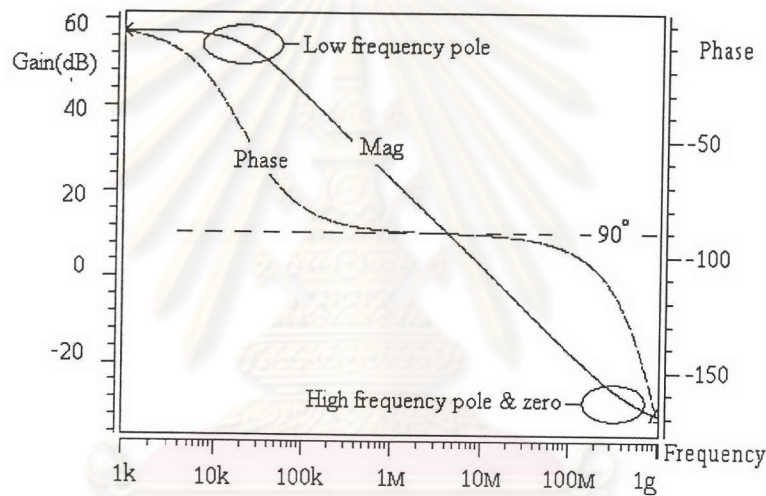
$$H_{ideal}(s) = \frac{1}{\left[\frac{s^2}{\omega_n^2} + \frac{s}{Q\omega_n} + 1\right]} \quad (2-5)$$

$$H_{non-ideal}(s) = \frac{1}{\left[\frac{s^2}{\omega_n^2} \left(\frac{s}{P} + 1\right)^2 + \frac{s}{Q\omega_n} \left(\frac{s}{P} + 1\right) + 1\right]} \quad (2-6)$$

เมื่อนำสมการที่ (2-5) มาลบกับสมการที่ (2-6) แล้วแทนค่า $s = j\omega_n$ เพื่อความง่ายของสมการ จะได้ค่าที่ผิดพลาดของฟังก์ชันถ่ายโอนเนื่องจากความไม่อุดมคติของขั้วแบบปรสิติกดังนี้

$$H_{ideal}(j\omega_n) - H_{non-ideal}(j\omega_n) = \frac{Q^2 \frac{\omega_n}{P} \left(2j + \frac{1}{Q} - \frac{\omega_n}{P}\right)}{1 + \frac{Q\omega_n}{P} \left(2j + \frac{1}{Q} - \frac{\omega_n}{P}\right)} \quad (2-7)$$

ในกรณีปกติที่ขั้วปรีลิตอยู่สูงกว่าแบนด์วิดท์มาก ค่า ω_n/P จะมีค่าน้อยมากๆ ดังนั้น ความผิดพลาดของฟังก์ชันถ่ายโอนจากความไม่อุดมคติของขั้วแบบปรีลิตจะแปรผกผันกับ P และแปรตาม Q^2 เป็นหลัก และเนื่องจากค่า Q จะแปรตามความชันในการลดทอนสัญญาณจากแถบผ่านไปแถบหยุด ดังนั้นถ้าวงจรองยังมีความคมในการแยกสัญญาณมากเท่าใดก็ยิ่งต้องการอุปกรณ์ที่มีผลตอบสนองทางความถี่สูงขึ้นเท่านั้น ในอีกแง่มุมหนึ่งจะสามารถพิจารณาได้ว่าขั้วแบบปรีลิตนี้จะทำให้ตัวอินทิเกรตเกิดเฟสคลาดเคลื่อน หรือ Phase error (ในอุดมคติตัวอินทิเกรตมีเฟส -90 องศาที่ความถี่ใดๆ) ซึ่งเฟสคลาดเคลื่อนนี้จะวัดที่ความถี่หักมุมของวงจรองเนื่องจากที่ความถี่หักมุมเป็นจุดที่เกิดการกระเพื่อมของอัตราขยายในแถบผ่านมากที่สุด นอกจากนี้เฟสคลาดเคลื่อนยังเกิดได้จากขั้วแบบปรีลิตที่ความถี่ต่ำซึ่งเป็นผลจากความต้านทานขาออกของตัวทรานซิสคอนดักเตอร์อีกด้วย



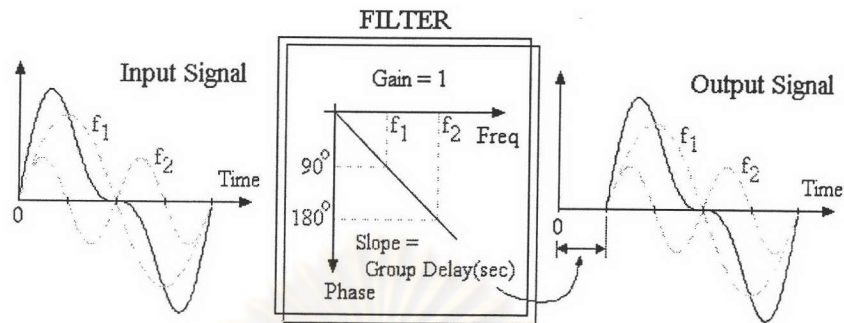
รูปที่ 2.11 แสดงขั้วและศูนย์แบบปรีลิตที่ความถี่ต่ำและที่ความถี่สูงของตัวอินทิเกรต

- การประวิงกลุ่ม (Group delay) มีนิยามดังสมการที่ (2-8) ซึ่งสำหรับอุปกรณ์ที่เกี่ยวข้องกับสัญญาณวิดีโอเช่น วงจรกรอง วงจรขยายสัญญาณ วงจรหน่วงสัญญาณ เป็นต้น ต้องการการประวิงกลุ่มเป็นค่าคงที่ หรือต้องการผลตอบสนองสัญญาณทางความถี่ที่มีเฟสเป็นเชิงเส้นนั่นเอง

$$\text{Group delay} = -\frac{d\theta}{d\omega}; \quad \theta = \text{phase} \quad (2-8)$$

ความต้องการการประวิงกลุ่มและอัตราขยายสัญญาณในเชิงความถี่เป็นค่าคงที่ของอุปกรณ์ที่เกี่ยวข้องกับสัญญาณวิดีโอเมื่อมองในแง่ผลตอบทางเวลาจะหมายถึงต้องการให้สัญญาณขาออกมีลักษณะเหมือนกับสัญญาณขาเข้านั่นเอง ตัวอย่างเช่น หากให้สัญญาณขาเข้าทางด้านซ้ายของรูปที่ 2.12 ประกอบด้วยสัญญาณรูปไซน์ 2 ความถี่ เมื่อนำมาผ่าน

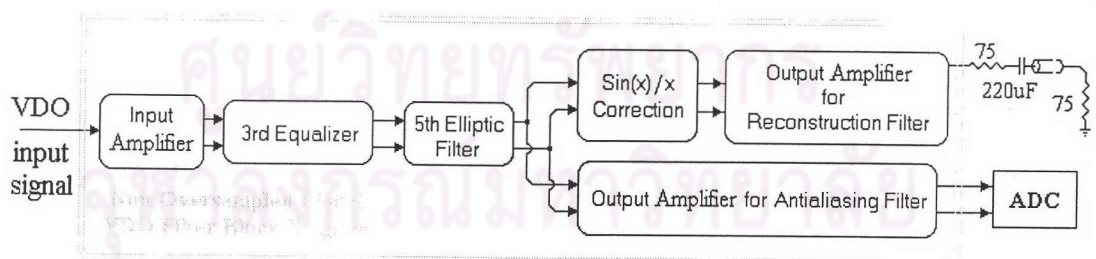
วงจรรองที่มีอัตราขยายเท่ากับ 1 คงที่และมีเฟสเป็นเชิงเส้นดังรูปกลางจะพบว่าสัญญาณ ไซน์ f_1 และ f_2 ที่ออกทางด้านขวาจะถูกหน่วงไป 90 และ 180 องศาตามลำดับจึงเป็นผลให้ สัญญาณขาออกมีรูปร่างเหมือนกับสัญญาณขาเข้าแต่ถูกหน่วงไปนั่นเอง



รูปที่ 2.12 ตัวอย่างผลตอบทางเวลาของวงจรรองที่มีการประวิงกลุ่มและอัตรา ขยายสัญญาณในเชิงความถี่เป็นค่าคงที่

สำหรับความแปรปรวนของความถี่หักมุม (Corner frequency variation) ซึ่งเกิดจากความแปรปรวนการผลิตวงจรรวมคงไม่เป็นปัญหาสำหรับโครงการนี้ เพราะวงจรจะออกแบบให้สามารถปรับความถี่หักมุมของวงจรรองได้จากภายนอกวงจรรวม แต่ผลจากการเปลี่ยนแปลงคุณสมบัติขณะใช้งานยังคงมีอยู่ ส่วนข้อมูลในการวัดอัตราส่วนสัญญาณต่อสัญญาณรบกวน (signal to noise ratio) ดังในตารางที่ 2.1 ไม่ได้บอกว่าให้วัดในช่วงความถี่ใด ดังนั้นในวิทยานิพนธ์ฉบับนี้จึงยึดตามข้อมูลการวัดคุณสมบัติวงจรรองสัญญาณวิดีโอของบริษัท Maxim ซึ่งวัดในช่วง 100Hz ถึง 100MHz

2.6 โครงสร้างของวงจรรองสำหรับวิทยานิพนธ์ฉบับนี้

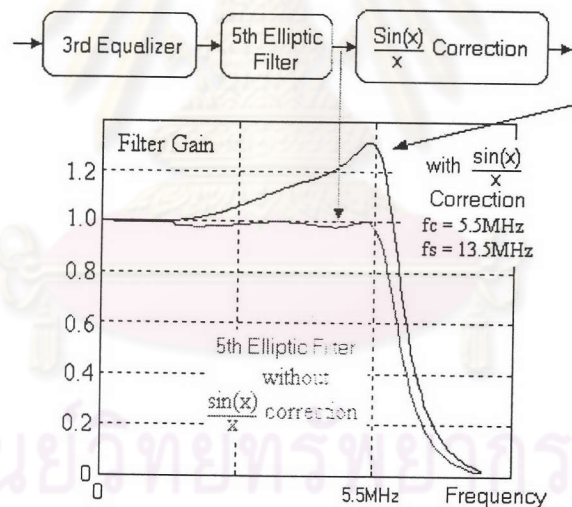


รูปที่ 2.13 โครงสร้างของวงจรรอง

โครงสร้างของวงจรรองสำหรับวิทยานิพนธ์ฉบับนี้ประกอบด้วยวงจรรายสัญญาณขาเข้า มีหน้าที่แปลงสัญญาณวิดีโอแบบปลายเดี่ยว (single-ended) ให้เป็นสัญญาณแบบ differential เพื่อใช้กับวงจรรองที่มีโครงสร้างแบบ fully differential เนื่องจากโครงสร้างดังกล่าวมีข้อดีหลายประการเช่น ช่วยลดสัญญาณรบกวนจากแหล่งจ่ายไฟ สัญญาณรบกวนชนิดใหม่โดยรวม

(common-mode rejection) และเพิ่มความแข็งเส้นของสัญญาณ เป็นต้น ส่วนกรองสัญญาณ ประกอบด้วยวงจรกรองผ่านต่ำชนิดเอลลิปติกอันดับที่ 5 ซึ่งให้ผลตอบสนองทางความถี่ที่คมได้ตามข้อกำหนด แต่ให้ผลตอบทางเวลาที่ไม่ดีนัก ดังนั้นจึงใช้ Equalizer อันดับที่ 3 ปรับการประวิงกลุ่ม (Group delay) ของวงจรกรองให้คงที่ตามมาตรฐาน CCIR 601

วิทยานิพนธ์ฉบับนี้ออกแบบให้มีส่วนขยายสัญญาณขาออก 2 แบบ วงจรขยายขาออกสำหรับแก้การซ้อนทับของสัญญาณ (Anti-aliasing) มีหน้าที่ขยายสัญญาณและเป็นวงจรกันชนสัญญาณ (Buffer) ให้กับตัวแปลงสัญญาณแอนะล็อกเป็นดิจิทัลต่อไป ส่วนวงจรขาออกของการสร้างสัญญาณกลับ (Reconstruction) จากตัวแปลงสัญญาณดิจิทัลเป็นแอนะล็อกต้องการการแก้ผลการลดทอนสัญญาณความถี่สูงเนื่องจากการสุ่มสัญญาณ ($\sin(x)/x$ roll off frequency response) เช่น สัญญาณที่มีความถี่ 5.5MHz จะถูกลดทอนไป 2.5dB สำหรับการสุ่มสัญญาณที่มีความถี่ 13.5MHz ดังนั้นจึงต้องมีส่วนแก้ไข $\sin(x)/x$ เพื่อชดเชยสัญญาณความถี่สูงที่หายไปให้กลับคืนมาดังรูปที่ 2.14 จากนั้นนำสัญญาณที่ได้ไปขยายแล้วเปลี่ยนกลับเป็นสัญญาณแบบปลายเดี่ยวอีกครั้งก่อนส่งให้กับจอภาพหรือสายส่งสัญญาณซึ่งเป็นโหลดขนาด 75 โอห์มหรือ 150 โอห์มตามลำดับ



รูปที่ 2.14 แสดงอัตราขยายที่ขาออกของวงจรกรองแบบ Anti-aliasing และที่ขาออกของวงจรกรองแบบ Reconstruction

2.7 สรุป

ในบทนี้กล่าวถึงลักษณะของสัญญาณวิดีโอที่จะนำมาผ่านวงจรกรอง และเทคนิคการทำวงจรกรองแบบต่างๆจากบทความทางวิชาการซึ่งประกอบด้วย สถาปัตยกรรมของวงจรกรอง ชนิดของตัวอินทิเกรต และทรานส์คอนดักเตอร์แบบต่างๆ รวมไปถึงข้อกำหนดของวงจรกรองตามมาตรฐาน CCIR601 และในท้ายบทยังกล่าวถึงโครงสร้างของวงจรกรองทั้งหมดเพื่อให้เห็นภาพรวมของวงจรก่อนเข้าสู่รายละเอียดในบทต่อไป