บทที่ 5

หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย

วงจรเครื่องวิเคราะห์ 1024 ช่อง

1. ชุดเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล

เมื่อสัญญาณอนาลอกถูกส่งเข้าไปยังวงจรบัฟเฟอร์ (Q1 และ Q2) และตัวหน่วงเวลาสัญญาณส่วนที่ผ่านวงจรบัฟเฟอร์จะป้อนเข้าที่วงจรโลเวอร์ เลเวล ดีสคริมิเนเตอร์ (IC.2) ถ้าสัญญาณที่มีขนาดความสูงอยู่เหนือระดับแรงดันอ้างอิงที่ตั้งไว้ก็จะผ่านเข้าไปสั่งให้ลิเนียร์เกท (IC.7) วงจรขยายสัญญาณ (IC.1, Q3 และQ4) จะขยายสัญญาณจากตัวหน่วงเวลาและยกระดับแรงดันไฟตรงของสัญญาณนี้ จากนั้นป้อนสัญญาณผ่านลิเนียร์เกทเข้าสู่วงจรพีคดีเทคเตอร์ (IC.8,Q7 และ Q.10) ซึ่งใช้ไดโอด (D9 และD10) และตัวเก็บประจุ (C28 และ C29) สำหรับรับการประจุจากสัญญาณที่เข้ามาจนถึงแรงดันสูงสุด เมื่อสัญญาณนี้ลดขนาดลง ทำให้แรงดันเอาท์พุทจะเปลี่ยนเป็นลบ ดังนั้นวงจรคอนเวอร์ชัน ดีสคริมิเนเตอร์ (IC.10) จะเปลี่ยนลอจิกที่เอาท์พุท เป็น "1" แล้วป้อนผ่านวงจรหน่วงเวลาแบบดิจิตอล (IC.11) ได้สัญญาณ CBSD

ขณะเดียวกันสัญญาณ OGD จะควบคุมการคายประจุของตัวเก็บประจุให้ไหลผ่านวงจรจ่ายกระแสคงที่ (Q11 ถึง Q13 และIC.9) ขณะเริ่มคายประจุวงจรนับไบนารีแอดเดรส จะเริ่มนับสัญญาณความถี่ 56 เมกะเฮิรตซ์ เมื่อการคายประจุเสร็จสิ้นลงพร้อมกับวงจรนับไบนารีแอดเดรสจะหยุดนับ จำนวนที่นับได้นี้จะเป็นสัดส่วนกับขนาดความสูงของสัญญาณอนาลอก

1.1 วงจรขยายสัญญาณ จากวงจรรูปที่ 1 มีการทำงานดังนี้ เมื่อสัญญาณอนาลอกที่เข้ามาจะต้องเป็นสัญญาณแบบเนกาทีพ ยูนิโพลาร์ มีขนาดแรงดันตั้งแต่ 0 ถึง 8 โวลต์ สัญญาณนี้จะป้อนผ่านตัวหน่วงเวลา (DL) ซึ่งมีเวลาหน่วง 0.55 ไมโครวินาที ตัวต้านทาน R7 และ R8 เป็นแมทชิง อิมพิแดนซ์ (matching impedance) เพื่อป้องกันการเกิดรีเฟลกชั่น (reflection) สำหรับวงจรขยายสัญญาณนี้ประกอบด้วย IC.1 และทรานซิสเตอร์ Q3 กับ Q4 สามารถปรับอัตราขยายสัญญาณด้วย VR3 ซึ่งเป็นทริมพอท (trimpot)

ที่ระดับแรงดันไฟตรงของ Zero และ Fine Zero สามารถปรับได้ด้วย VR1 และ VR2 ซึ่งเป็น โพเทนชิโอมิเตอร์ติดอยู่บนแผงหน้าปัทม์ ทำหน้าที่ปรับช่องที่ศูนย์ให้ตรงกับพลังงานศูนย์ (พลังงานศูนย์ได้จากการเขียนกราฟ) ส่วนระดับแรงดันไฟตรงของ Conversion Gain สามารถปรับได้โดยการเปลี่ยนค่าของตัวต้านทาน R12 ถึง R15 ซึ่งติดอยู่กับ SSW.1 ซึ่งเป็นสวิตช์แบบเลือกอยู่บนแผงหน้าปัทม์ ทำหน้าที่เลือกขนาดจำนวนช่อง

สัญญาณอนาลอกเมื่อผ่านตัวหน่วงเวลาจะทำให้ขนาดถูกปั่นทอนลงบางส่วน ดังนั้นจึงต้องขยายสัญญาณให้มีขนาดเท่าเดิม โดยใช้วงจรขยายสัญญาณ ซึ่งจะขยายสัญญาณอนาลอก และผลรวมของระดับแรงดันไฟตรง เนื่องจากวงจรขยายสัญญาณนี้ ขยายสัญญาณแบบกลับเฟส ทำให้ได้สัญญาณ DAS มีขั้วเป็นบวก

วงจรบัฟเฟอร์ ประกอบด้วยทรานซิสเตอร์ Q1 และ Q2 ซึ่งให้ค่าเอาท์พุทอิมพิแดนซ์ต่ำ ทรานซิสเตอร์ Q1 เป็นแบบ NPN และ Q2 เป็นแบบ PNP ทำให้ระดับแรงดันไฟตรงที่เอาท์พุทมีค่าเท่ากับที่อินพุท สัญญาณที่เอาท์พุทคือ BADS ซึ่งจะมีขนาดและขั้วเหมือนเดิม

1.2 <u>วงจรลิเนียร์เกท</u> จากวงจรรูปที่ 2 แสดงการทำงานของวงจรลิเนียร์เกท ดังนี้คือ ที่วงจรโลเวอร์ เลเวล ดิสคริมิเนเตอร์ (IC.2) ซึ่งทำหน้าที่ไม่ให้สัญญาณที่มีขนาดต่ำกว่าระดับแรงดันอ้างอิง ที่กำหนดไว้ผ่าน ถ้าสัญญาณ BADS เข้ามามีขนาดสูงกว่าระดับแรงดันอ้างอิงที่ขา 3 จะมีสัญญาณออกจากเอาท์พุทไปเปลี่ยนสถานะ เจเค ฟลิบฟลอบ (IC.4) ซึ่งจะทริก วงจรโมโนสเตเบิ้ล (IC.5.a) ได้สัญญาณพัลส์กว้าง 0.01 ไมโครวินาที ซึ่งหาได้จากสมการ (5.1)[8]

$$T = 0.32\ RC \qquad (5.1)$$

T เป็นความกว้างของพัลส์

วงจรโมโนสเตเบิ้ลตัวต่อมา (IC.5.b) จะถูกทริกด้วยสัญญาณพัลส์กว้าง 0.01 ไมโครวินาที เพื่อให้สัญญาณ CBSD เข้ามาเคลียร์ได้ หรือจะเปลี่ยนสถานะเองในเวลา 4.96 ไมโครวินาที วงจรบัฟเฟอร์ (IC.6) จะยกระดับแรงดันเป็น 12 โวลต์ที่เอาท์พุท เพื่อทำให้สวิตช์อนุกรมเชื่อมต่อกัน ส่วนสวิตช์ขนานแยกออกจากกัน (IC.7) ดังนั้นลิเนียร์เกทจะเปิดให้สัญญาณผ่าน

เมื่อสัญญาณอนาลอกถูกวิเคราะห์เสร็จแล้วจะมีสัญญาณ CNP มาเคลียร์เจเค ฟลิบฟลอบ (IC.4) ทำให้ลิเนียร์เกทพร้อมจะวิเคราะห์สัญญาณตัวใหม่ที่เข้ามา

1.3 วงจรพีคดีเทคเตอร์ จากวงจรรูปที่ 3 แสดงการทำงานของวงจรพีคดีเทคเตอร์ ซึ่งประกอบด้วย วงจรขยายสัญญาณแตกต่างที่ใช้ เฟท (FET) ต่อแบบซอสซ์ตาม (source - follower) พร้อมทั้งไดโอดและตัวเก็บประจุ เมื่อลิเนียร์เกทเปิดระดับแรงดันไฟตรงจาก Conversion Gain รวมทั้ง Zero และ Fine Zero จะเข้าไปประจุที่ตัวเก็บประจุ C 28 และ C29ก่อน ต่อมาเมื่อเวลาผ่านไปประมาณ 0.55 ไมโครวินาที สัญญาณ SSLG จึงจะไปประจุที่ตัวเก็บประจุ โดยผ่านทรานซิสเตอร์ Q10 ซึ่งเป็นวงจรขยายแบบอิมิตเตอร์ตาม (emitter follower) แล้วผ่านไดโอด D9 และ D 10

ดังนั้นแรงดันที่ขั้วของตัวเก็บประจุจะถูกป้อนกลับไปที่ขาอินเวอร์ติ้งของวงจรขยายสัญญาณแตกต่าง (ที่ Q8.b) เมื่อตัวเก็บประจุได้รับการประจุจนถึงแรงดันสูงสุด จะทำให้ที่อินพุททั้งสองของวงจรขยายสัญญาณแตกต่าง (ที่ Q8.a และ Q8.b) มีค่าแรงดันเท่ากัน เกิดอัตราส่วนการปั่นทอนเมื่อโหมดร่วม (common mode rejection) ซึ่งทำให้สัญญาณ PDSO มีค่าแรงดันลดลงมาเป็นศูนย์ และเมื่อขนาดของสัญญาณ SSLG ลดลงจะทำให้สัญญาณ PDSO มีค่าแรงดันเป็นลบ

1.4 วงจรคอนเวอร์ชัน ดีสคริมิเนเตอร์ จากวงจรรูปที่ 5 แสดงการทำงานของวงจรคอนเวอร์ชัน ดีสคริมิเนเตอร์ อันประกอบด้วย IC.10 และ D.18 ซึ่งเป็นทันเนลไดโอด(tunnel dio

เมื่อสัญญาณ PDSO ถูกส่งมาทริก ทันเนล ไดโอด ซึ่ง ทันแนล ไดโอด นี้ถูกไบแอสด้วยตัวต้านทาน R 68 และ ไดโอด D 17 เมื่อสัญญาณ PDSO ลดค่าแรงดันจนเป็นลบ จะทำให้เอาท์พุทของ IC. 10 จะเปลี่ยนสถานะลอจิกเป็น "1" และป้อนผ่านอินเวอร์เตอร์ (IC.3) ไปยังขุดของ NAND เกท (IC.11) ซึ่งทำหน้าที่หน่วงเวลาแบบดิจิตอล แล้วได้สัญญาณ CBSD ที่เอาท์พุท

สัญญาณ CBSD จะป้อนไปยังวงจรซันโครไนซ์ ทำให้ได้สัญญาณ OGD ซึ่งเป็นสัญญาณที่ใช้ไปเปิดเกทของวงจรจ่ายกระแสคงที่ เพื่อให้ตัวเก็บประจุคายประจุผ่าน

1.5 วงจรจ่ายกระแสคงที่ จากวงจรรูปที่ 4 แสดงการทำงานของวงจรจ่ายกระแสคงที่ ซึ่งประกอบด้วย IC.9 และทรานซิสเตอร์จาก Q 11 ถึง Q 13 สำหรับตัวต้านทาน R 60 ถึง 64 จะทำหน้าที่เลือกขนาดของกระแสที่ไหลผ่านวงจรจ่ายกระแสคงที่

เมื่อสัญญาณ OGD มี ลอจิกเป็น "1" ทำให้เอาท์พุทของวงจรยกระดับแรงดัน ซึ่งประกอบด้วย IC.6 และ R 66 มีค่าแรงดันเป็น 12 โวลต์ไปขับให้เกท (IC.7) เปิด สัญญาณ FCD จะผ่านไปที่วงจรจ่ายกระแสคงที่ ดังนั้นตัวเก็บประจุ C28 และ C29 จะมีอัตราการคายประจุในลักษณะเชิงเส้น

1.6 วงจรออสซิลเลเตอร์ จากวงจรรูปที่ 6 แสดงการทำงานของวงจรออสซิลเลเตอร์ ซึ่งประกอบด้วย คริสตอล และ IC.12 วงจรนี้ผลิตความถี่ 56 เมกะเฮิรตซ์ และป้อนไปยังดีฟลิป-ฟลอปทั้ง 2 ตัว (IC.13) เพื่อทำให้สัญญาณ CBSD ผ่านดีฟลิปฟลอบแล้วมาเปิด NAND เกท (IC.11 ขา 9) พร้อมกับสัญญาณความถี่ 56 เมกะเฮิรตซ์ อีกส่วนหนึ่งมาถึง NAND เกท (IC.11 ขา 10) ในลักษณะ ซินโครไนซ์ (synchronize) กัน ขณะเดียวกัน เจเค ฟลิบฟลอบ(IC.4.b) ถูกทริก แล้วให้สัญญาณ OGD ซึ่งไปเปิดเกทให้มีการคายประจุผ่านวงจรจ่ายกระแสคงที่

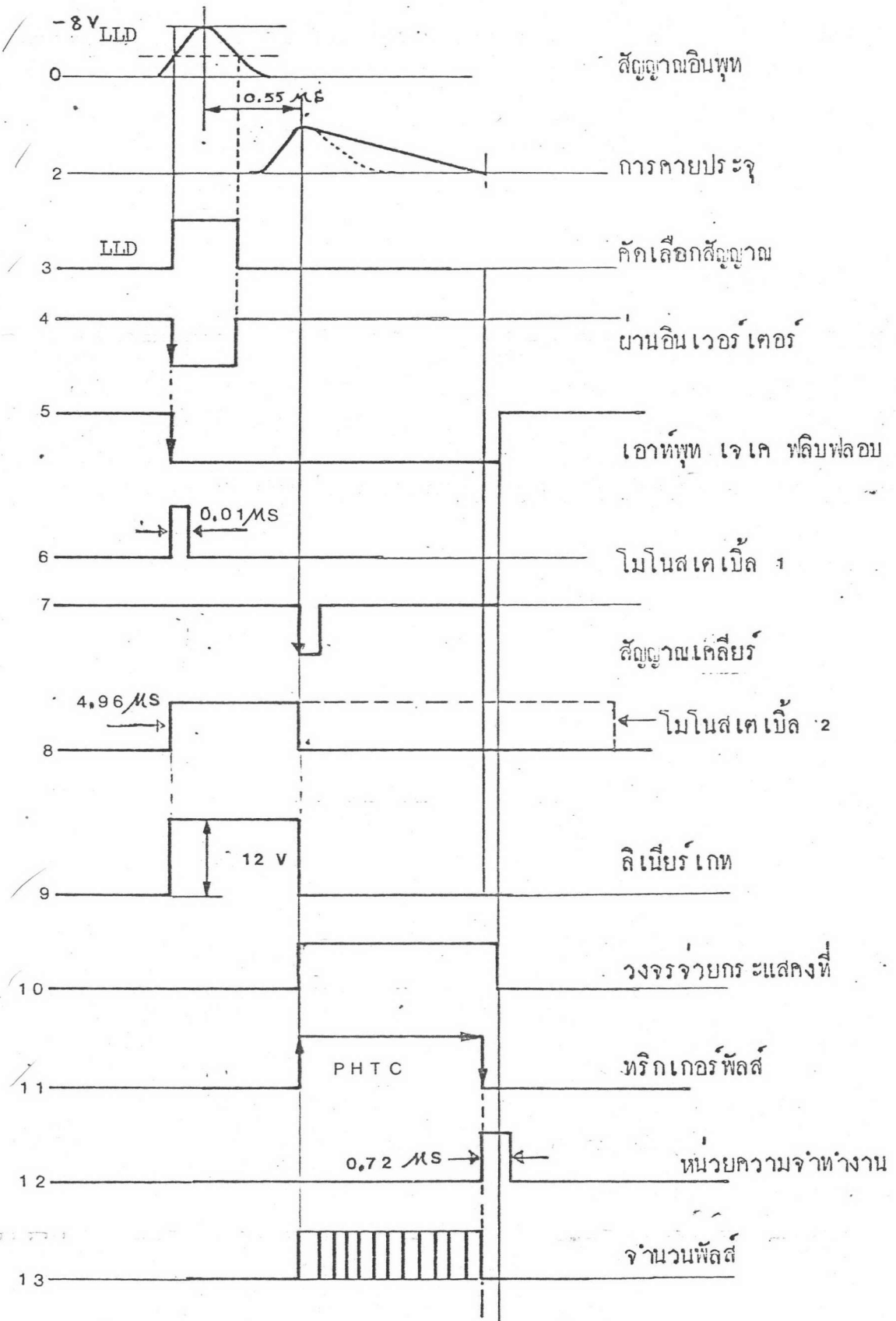
ในขณะนี้สัญญาณ PHTC มีสถานะลอจิกเป็น "1" ส่วนสัญญาณ DPT เป็นจำนวนพัลส์ของสัญญาณความถี่ 56 เมกะเฮิรตซ์ ซึ่งจำนวนพัลส์นี้จะเท่ากับความกว้างของสัญญาณ PHTC ขณะมีลอจิกเป็น "1"

สัญญาณความถี่ 56 เมกะเฮิรตซ์ อีกส่วนหนึ่งจะป้อนไปวงจรหาร 4 ซึ่งเป็น เจเค ฟลิบฟลอบ (IC.14) ได้สัญญาณความถี่เป็น 14 เมกะเฮิรทซ์

1.7 ไดอะแกรมเวลา (timing diagram) การทำงานของวงจรเปลี่ยนสัญญาอนาลอกเป็นสัญญาณดิจิตอล สามารถแสดงด้วยไดอะแกรมเวลา ดังรูปที่ 5.1 ซึ่งประกอบด้วยสัญญาณต่าง ๆ คือ

(1) สัญญาณอนาลอกที่เข้ามา มีขนาดแรงดันจาก 0 ถึง 8 โวลต์ แบบ เนกาทีพ ยูนิโพลาร์

(2) เมื่อผ่านตัวหน่วงเวลา แล้วเข้าไปประจุแก่ตัวเก็บประจุจนถึงแรงดันสูงสุด ต่อมาตัวเก็บประจุ ได้คายประจุซึ่งมีอัตราการคายประจุในลักษณะเชิงเส้น



รูปที่ 5.1 ไดอะแกรมเวลาการทำงานของชุดเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล

(3) สัญญาณเอาท์พุทของวงจรโลเวอร์ เลเวล ดีล่ครมิเนเตอร์ เมื่อสัญญาณอนาลอกมีขนาดสูงกว่าระดับแรงดันอ้างอิงที่กำหนดไว้

(4) สัญญาณเอาท์พุทของ NAND เกท (IC.3 ขา 3) ซึ่งทำหน้าที่เป็นอินเวอร์เตอร์

(5) สัญญาณเอาท์พุทของเจเคฟลิบฟลอบ (IC.4) มีสถานะลอจิกเป็น "0" ตลอดต้องรอสัญญาณ CNP มาเคลียร์ จึงจะได้ลอจิกเป็น "1"

(6) โมโนสเตเบิ้ลตัวแรก (IC.5.a) ซึ่งให้เอาท์พุทเป็นพัลส์แคบ ๆ

(7) สัญญาณ CBSD เข้ามาเคลียร์โมโนสเตเบิ้ลตัวที่สอง (IC.5.b) เมื่อสัญญาณอนาลอกประจุแก่ตัวเก็บประจุจนถึงแรงดันสูงสุด

(8) สัญญาณที่เอาท์พุทของโมโนสเตเบิ้ลตัวที่สอง เมื่อถูกเคลียร์ ถ้าไม่ถูกเคลียร์จะถูกเปลี่ยนสถานะเองเมื่อเวลาผ่านไป 4.96 ไมโครวินาที

(9) สัญญาณขับให้ลิเนียร์เกทเปิด

(10) สัญญาณ OGD ที่ไปเปิดเกทให้มีการคายประจุผ่านตัวจ่ายกระแสคงที่

(11) สัญญาณ PHTC ได้จากเอาท์พุทของดีฟลิบฟลอบ (IC.13.b) ทำหน้าที่เปิดและปิด NAND เกท (IC.11 ขา9)

(12) ช่วงเวลาที่ชุดหน่วยความจำและหน่วยนับทำงาน ซึ่งใช้เวลา 0.72 ไมโครวินาที

(13) สัญญาณ DPT ซึ่งเป็นจำนวนพัลส์ ที่เข้าไปในวงจรนับไบนารีแอดเดรส

2. <u>ชุดหน่วยความจำและหน่วยนับ</u>

เมื่อสัญญาณจากชุดเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอล ป้อนเข้ามา ทำให้วงจรนับไบนารีแอดเดรส กำหนดแอดเดรสแก่วงจรแรม ข้อมูลจะถูกอ่านออกมาและจะถูกโหลดเข้าวงจรหน่วยนับ ซึ่งจะนับเพิ่มขึ้นอีกหนึ่ง ได้เป็นข้อมูลใหม่แล้วป้อนกลับไปเก็บในตำแหน่งเดิมของวงจรแรม

2.1 <u>วงจรนับไบนารีแอดเดรส</u> จากวงจรรูปที่ 8 แสดงการทำงานของวงจรนับไบนารีแอดเดรส ซึ่งประกอบด้วย IC.24 ถึง 26 เอาท์พุทที่ได้เป็นรหัสไบนารีขนาด 10 บิท กรณีที่นับจำนวนบิทเกิน ซึ่งเกิดจากสัญญาณอนาลอกมีขนาดสูงกว่าปกติ จะทำให้เอาท์พุทขา 9 ของ IC.24 ส่งสัญญาณไปทริกเจเคฟลิบฟลอบ (IC.28) ดังนั้นที่เอาท์พุทของเจเค ฟลิบฟลอบจะเปลี่ยนสถานะลอจิก ทำให้ไปเคลียร์วงจรแลทช์ (IC.29 และ IC.30) นั่นคือสัญญาณ A – 0 ถึง A – 9 จึงมีลอจิกเป็น

"0" หมด วงจรแรมจะเก็บข้อมูลนี้ไว้ ซึ่งช่องที่ 0 นี้จะบอกถึงจำนวนครั้งที่สัญญาณอนาลอกเข้ามามีขนาดความสูงของสัญญาณสูงกว่าปกติ ซึ่งจะทำให้สีเนียร์เกทเสียหายได้

วงจรไตรสเตทเกท (tristate gate) ประกอบด้วยเกท 3 ตัวของ IC.23 มีเอาท์พุทต่อร่วมกัน ทำหน้าที่เป็นตัวเลือกสัญญาณแล้วส่งให้วงจรนับไบนารีแอดเดรส วงจรไตรสเตทเกทมีคุณสมบัติคือเมื่อขาควบคุมเกท อยู่ในลักษณะฮีนาเบิล จะยอมให้สัญญาณจากอินพุทผ่านไปที่เอาท์พุทได้ ถ้าขาควบคุมเกทอยู่ในลักษณะอินฮิบิท จะให้เอาท์พุทมีความต้านทานสูงมาก จึงไม่มีสัญญาณออกมารบกวนเอาท์พุทตัวอื่น

2.2 <u>วงจรเมนโหมดคอนโทรล</u> จากวงจรรูปที่ 7 แสดงการทำงานของวงจรเมนโหมดคอนโทรล ซึ่งประกอบด้วย IC.15, 16, 18, 21 และ22 เมื่อมีสัญญาณเข้ามาทริก เจเคฟลิบฟลอบ (IC.16.a) ทำให้เอาท์พุท Q (ขา 9) มีสถานะลอจิกเป็น "1" ซึ่งจะไปเปิด NAND เกท (IC.18) ให้สัญญาณความถี่ 14 เมกะเฮิรตซ์ ผ่านเข้าไปยังวงจรนับ (IC.21) ที่เอาท์พุทของวงจรนับจะให้สัญญาณแบบไบนารีขนาด 4 บิทแก่วงจรถอดรหัส (IC.22) ซึ่งจะเปลี่ยนรหัสไบนารีเป็นเลขฐาน 10 ดังนั้นวงจรถอดรหัสจะให้สัญญาณ MMC – 1 ถึง MMC – 10 ในลักษณะเลขฐาน 10 เพื่อใช้ในการควบคุมการทำงานของชุดหน่วยความจำและหน่วยนับสัญญาณ MMC นี้แต่ละตัวมีความกว้างของพัลส์เท่ากับ 0.072 ไมโครวินาที ดังนั้นวงรอบการทำงานของชุดหน่วยความจำ (memory cycle) จะใช้เวลาเท่ากับ 0.72 ไมโครวินาที

สัญญาณความถี่ 14 เมกะเฮิรตซ์ ถูกป้อนไปที่วงจรหาร 16 (IC.19) ที่เอาท์พุท Q_B (ขา 9) ให้สัญญาณความถี่ 3.5 เมกะเฮิรตซ์ เพื่อนำไปใช้ในการเลื่อนข้อมูลของวงจรชิฟท์รีจิสเตอร์ ส่วนเอาท์พุท Q_D (IC.19ขา 11) ป้อนผ่านวงจรหาร 16(IC.20) ไปที่วงจรหาร 2 (IC.16.b) จะได้สัญญาณความถี่ 27.3 กิโลเฮิรตซ์ เพื่อนำไปใช้ในวงจรเมนโหมดคอนโทรล และวงจรนับไบนารีแอดเดรส ในขณะแสดงผลข้อมูลและขณะเคลียร์ข้อมูลในวงจรแรม

เมื่อสัญญาณ CLS มาทริกวงจรโมโนสเตเบิล (IC.17) จะได้สัญญาณ MOCL ที่เอาท์พุท ซึ่งความกว้างของสัญญาณ MOCL ในสภาวะลอจิก "1" เท่ากับ 1.65 วินาที ซึ่งหาได้จากสมการ (5.2)[7] โดยที่ T คือ ความกว้างของพัลส์

$$T = 1.1\ RC \qquad (5.2)$$

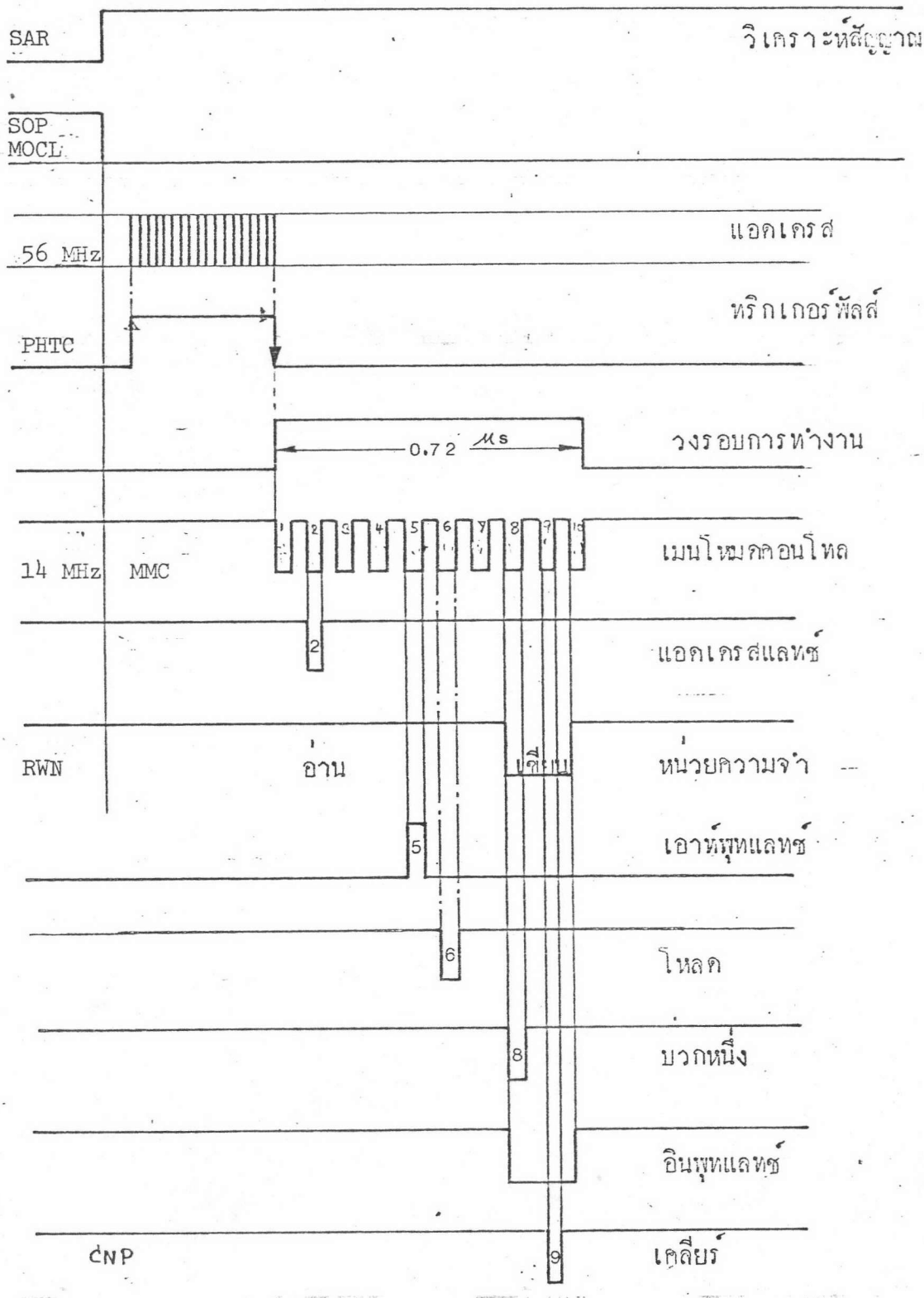
สัญญาณ MOCL นี้ ใช้สำหรับเคลียร์วงจรแรม โดยวิธีส่งไปเคลียร์วงจรหน่วยนับเพื่อให้วงจรแรม นำข้อมูลลอจิก "0" จากวงจรหน่วยนับเข้าไปเก็บ

2.3 วงจรแรม และหน่วยนับ จากวงจรรูปที่ 8 และ 9 แสดงการทำงานของวงจรแรม ซึ่งประกอบด้วย IC.31 ถึง 33 และ IC.43 ถึง 45 โดยมีแอดเดรสต่อร่วมกัน เพื่อรับสัญญาณ A - 0 ถึง A - 9 ได้พร้อมกัน เนื่องจากวงจรแรมนี้ใช้อินพุทและเอาท์พุทของข้อมูลอยู่บนขาเดียวกัน เพื่อสะดวกในการป้อนข้อมูลเข้าและเอาข้อมูลออก จึงใช้วงจรเอาท์พุท-แลทช์ ซึ่งประกอบด้วย IC.35, 37, 39, 47, 49 และ 51 ทำหน้าที่นำข้อมูลออกและเก็บรักษาที่เอาท์พุท ส่วนวงจรอินพุทแลทช์ ประกอบด้วย IC.34, 36, 38, 46, 48 และ 50 ทำหน้าที่นำข้อมูลจากชุดหน่วยนับป้อนให้แก่วงจรแรม

วงจรหน่วยนับประกอบด้วย IC.40 ถึง 42 และ IC.52 ถึง 54 สามารถพรีเซทได้ มีการทำงานคือ โหลดข้อมูลที่อินพุทเข้าไปแล้วบวกเพิ่มอีกหนึ่ง จะได้ข้อมูลใหม่ที่เอาท์พุท วงจรหน่วยนับนี้สามารถนับข้อมูลได้ถึง $10^6 - 1$ ถ้านับเกินจากนี้จะทำให้หลอดแอลอีดีเปล่งแสง แสดงว่าอย่างน้อยจะมีข้อมูลในช่องหนึ่งช่องใดของวงจรแรมมีการนับเกิน วงจรหน่วยนับนี้เป็นวงจรนับสิบ ดังนั้นเอาท์พุทจะมีรหัสแบบบีซีดี

2.4 การวิเคราะห์สัญญาณ จากวงจรรูปที่ 7 ถึง 10 แสดงการทำงานของชุดหน่วยความจำและหน่วยนับขณะวิเคราะห์สัญญาณ เมื่อสัญญาณอนาลอกถูกเปลี่ยนเป็นดิจิตอล โดยวงจรเปลี่ยนสัญญาณ อนาลอกเป็นสัญญาณดิจิตอล ซึ่งจะให้สัญญาณ PHTC และสัญญาณ DPT แก่วงจรหน่วยความจำและหน่วยนับ ดังรูปที่ 5.2 ซึ่งแสดงไดอะแกรมเวลา ขณะวิเคราะห์สัญญาณ ซึ่งมีขั้นตอนดังนี้

เมื่อสัญญาณ SOP และ MOCL จากวงจรควบคุมระบบ อยู่ในสภาวะลอจิก "0" ทำให้ขาควบคุมเกท (ขา 13 และขา 1ของ IC.23) อยู่ในสภาพอินฮิบิท ส่วนสัญญาณ SAR อยู่ในสภาวะลอจิก "1" ซึ่งขาควบคุมเกท (ขา 10 ของIC.23) อยู่ในสภาพอีนาเบิล ดังนั้นสัญญาณ DPT จึงผ่านเข้าไปยังวงจรนับไบนารีแอดเดรส ได้เอาท์พุทขนาด 10 บิท ขณะเดียวกันสัญญาณ PHTC จะผ่านวงจรไตรสเตทเกท (IC.15) เข้าไปทริกเจเคฟลิบฟลอบ (IC.16.a) เพื่อสั่งให้วงจรเมนโหมดคอนโทรลทำงานซึ่งจะได้สัญญาณ MMC - 1 ถึง MMC - 10



รูปที่ 5.2 ไดอะแกรมเวลาการทำงานของชุดหน่วยความจำและหน่วยนับ ขณะวิเคราะห์สัญญาณ

สัญญาณ MMC – 2 จะควบคุมให้วงจรแอดเดรสแลทช์ (IC.29 และ 30) นำข้อมูลแอดเดรสจากวงจรนับไบนารีแอดเดรสมาเก็บรักษาไว้ที่เอาท์พุท ได้เป็นสัญญาณ A – 0 ถึง A – 9 ในขณะนี้สัญญาณ RWE มีสภาวะลอจิกเป็น "1" คือ อยู่ในสภาพอ่านข้อมูล ดังนั้นวงจรแรมจะให้ข้อมูลออกมาตามที่สัญญาณ A – 0 ถึง A – 9 กำหนด

สัญญาณ MMC – 5 ผ่านอินเวอร์เตอร์ (IC.27 ขา 12) ได้สัญญาณ ENR ซึ่งสัญญาณ ENR นี้จะทำหน้าที่ควบคุมวงจรเอาท์พุทแลทช์ ให้นำข้อมูลจากเอาท์พุทของวงจรแรม มาเก็บรักษาไว้ที่เอาท์พุท ได้สัญญาณ D –1 ถึง D – 24

สัญญาณ MMC – 6 จะสั่งให้วงจรหน่วยนับโหลด สัญญาณ D – 1 ถึง D – 24 เข้าไปเก็บไว้ที่เอาท์พุท

สัญญาณ MMC – 8 จะป้อนไปที่ขา 5 ของ IC.42 เป็นการบวกหนึ่งเข้ากับข้อมูลเดิม ได้เป็นข้อมูลชุดใหม่ปรากฏที่เอาท์พุทของวงจรหน่วยนับ

สัญญาณ MMC – 8 อีกส่วนหนึ่งป้อนไปเคลียร์ เจเค ฟลิบฟลอบ (IC.28) ได้สัญญาณที่เอาท์พุท $\bar{Q}$ (ขา 13) แล้วให้สัญญาณนี้ผ่านอินเวอร์เตอร์ (IC.27) ไปอีนาเบิล วงจรอินพุทแลทช์ ทำให้ข้อมูลชุดใหม่จากวงจรหน่วยนับผ่านเข้าไปยังอินพุทของวงจรแรม ขณะเดียวกันที่เอาท์พุท Q (ขา 12 ของ IC.28) มีสภาวะลอจิก "0" ซึ่งทำให้สัญญาณ RWE อยู่ในสภาพเขียนข้อมูล ดังนั้นวงจรแรมจะเก็บข้อมูลชุดใหม่ไว้

สัญญาณ MMC – 9 ป้อนไปเคลียร์วงจรนับไบนารีแอดเดรส โดยผ่านชุดของอินเวอร์เตอร์ (IC.27) และ NAND เกท (IC.18) เพื่อให้พร้อมที่จะนับจำนวนพัลส์ชุดใหม่ ในขณะเดียวกันสัญญาณ CNP (IC.18 ขา11) จะถูกส่งไปเคลียร์เจเคฟลิบฟลอบ (IC.4 ขา 2) ซึ่งอยู่ในวงจรควบคุมเกท ดังนั้น ชุดเปลี่ยนสัญญาณอนาลอกเป็นสัญญาณดิจิตอลพร้อมที่จะรับสัญญาณอนาลอกตัวใหม่ มาวิเคราะห์

สัญญาณ MMC – 10 จะไปทริกเจเคฟลิบฟลอบ (IC.28 ขา 1) ทำให้เอาท์พุทเปลี่ยนสถานะ จะได้สัญญาณ RWE มีสภาวะลอจิกเป็น "1" ดังนั้น วงจรแรมอยู่ในสภาพอ่านข้อมูลอีกครั้ง

2.5 <u>การแสดงผลข้อมูล</u> จากวงจรรูปที่ 7 ถึง 10 แสดงการทำงานของชุดหน่วยความจำและหน่วยนับ ขณะแสดงผลข้อมูล ซึ่งในสภาวะนี้ สัญญาณอนาลอกจะไม่ถูกวิเคราะห์ เนื่องจากสิเนียร์เกทปิด

เมื่อสัญญาณ SAR และ MOCL จากวงจรควบคุมระบบ อยู่ในสภาวะลอจิก "0" ส่วนสัญญาณ SOP มีลอจิกเป็น "1" ซึ่งขาควบคุมเกท (IC.23 ขา 13) อยู่ในสภาพอินาเบิ้ลดังนั้นสัญญาณ $\bar{Q}$ 27.3 kHz จะผ่านเข้าไปยังวงจรนับไบนารีแอดเดรส ได้เอาท์พุทขนาด 10 บิท ส่วนสัญญาณ Q 27.3 kHz จะไปทริกให้วงจรแมนโหมดคอนโทรลทำงาน โดยจะให้สัญญาณ MMC – 1 ถึง MMC – 10

สัญญาณ MMC – 2 จะไปควบคุมให้วงจรแอดเดรสแลทช์ นำข้อมูลแอดเดรสมาเก็บรักษาที่เอาท์พุท ได้เป็นสัญญาณ A – 0 ถึง A – 9

สัญญาณ RWE อยู่ในสภาวะลอจิกเป็น "1" คือ อยู่ในสภาพอ่านข้อมูล ดังนั้นวงจรแรมจะให้ข้อมูลออกมาตามที่สัญญาณ A – 0 ถึง A – 9 กำหนด

สัญญาณ MMC – 5 ผ่านอินเวอร์เตอร์ (IC.27 ขา 12) ได้สัญญาณ ENR ซึ่งสัญญาณ ENR นี้จะทำหน้าที่ควบคุมวงจรเอาท์พุทแลทช์ ให้นำข้อมูลจากเอาท์พุทของวงจรแรม มาเก็บรักษาไว้ที่เอาท์พุทได้สัญญาณ D – 1 ถึง D – 24 และสัญญาณนี้จะถูกส่งไปแสดงผลโดย ชุดเปลี่ยนสัญญาณดิจิตอล เป็น สัญญาณอนาลอกและหน่วยแสดงผล

วงรอบการทำงานของสัญญาณจะดำเนินต่อไปแบบเดียวกับการวิเคราะห์สัญญาณ แต่มีบางตอนที่ต่างกันคือ

สัญญาณ SFD มาจากวงจรควบคุมระบบ มีสภาวะลอจิกเป็น "0" ทำให้ MMC – 8 ไม่สามารถเข้าไปเคลียร์เจเคฟลิบฟลอบ (IC.28) ได้ ทำให้สัญญาณ RWE มีสภาวะลอจิกเป็น "1" ตลอด ดังนั้นวงจรแรมจะอยู่ในสภาพอ่านอย่างเดียว

สัญญาณ MMC – 9 ไม่สามารถเข้าไปเคลียร์วงจรนับไบนารีแอดเดรสได้ เนื่องจากสัญญาณ SAR มีสภาวะลอจิก "0" ดังนั้นวงจรนับไบนารีแอดเดรสจะนับสะสมของข้อมูลแอดเดรสเพิ่มขึ้นเรื่อย ๆ เพื่อใช้ในการแสดงผลข้อมูลทุก ๆ ช่องของวงจรแรม

สัญญาณ CNP จะอยู่ในสภาวะลอจิก "1" ตลอด ทำให้วงจรควบคุมสเนียร์ เกทไม่ถูกเคลียร์ ดังนั้นสเนียร์เกทจะปิดตลอด สัญญาณอนาลอกจึงไม่สามารถเข้ามาวิเคราะห์ได้

2.6 <u>การเคลียร์ข้อมูลของหน่วยความจำ</u> จากวงจรรูปที่ 7 ถึง 10 แสดงการทำงาน

ของชุดหน่วยความจำ และหน่วยนับ ขณะเคลียร์ข้อมูลของหน่วยความจำ วิธีการคือ ให้วงจรแรมเอาข้อมูลที่มีลอจิกเป็น "0" เข้าไปเก็บ ส่วนการทำงานต่าง ๆ เหมือนกับตอนวิเคราะห์สัญญาณ มีบางตอนที่ต่างกัน คือ

สัญญาณ SAR และ SOP มีสถานะลอจิกเป็น"0" ส่วนสัญญาณ MOCL มีสถานะลอจิกเป็น "1" การทริกให้วงจรเมนโหมดคอนโทรลทำงานโดยสัญญาณ $\overline{Q}$ 27.3 kHz และสัญญาณ Q 27.3 kHz เข้าไปยังวงจรนับไบนารีแอดเดรส โดยที่สัญญาณ MMC - 9 ไม่สามารถเคลียร์วงจรนับไบนารีแอดเดรสได้ ดังนั้นวงจรนับไบนารีแอดเดรสจะนับสะสมของข้อมูลแอดเดรสเพิ่มขึ้นเรื่อย ๆ เป็นการให้ทุก ๆ ช่องได้รับการเคลียร์จนหมด ส่วนสัญญาณ CNP มีลอจิก "1" ตลอดซึ่งทำให้ชุดควบคุมเกทไม่ถูกเคลียร์ ดังนั้นลิเนียร์เกทเปิดตลอด

เนื่องจากสัญญาณ MOCL อยู่ในสภาวะลอจิก "1" ซึ่งทำให้ขา 14 ของชุดหน่วยนับมีลอจิกเป็น "1" ด้วย ซึ่งสภาวะเช่นนี้ชุดหน่วยนับอยู่ในสภาพเคลียร์ คือ ให้เอาท์พุทเป็นลอจิก "0" ตลอด ดังนั้นวงจรแรมจะนำข้อมูลลอจิก "0" เข้าไปเก็บ

ในหนึ่งวงรอบการทำงานมีการเคลียร์เพียงช่องเดียวเท่านั้น ดังนั้นเมื่อวงจรนับไบนารีแอดเดรสนับสะสมขึ้นอีกหนึ่งช่อง จะทำให้เริ่มวงรอบการทำงานใหม่และช่องต่อมาจะถูกเคลียร์ จนในที่สุดทุกช่องจะถูกเคลียร์หมด

3. <u>ชุดเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอกและหน่วยแสดงผล</u>

การแสดงผลข้อมูลสามารถแสดงด้วยตัวเลขที่อยู่บนแผงหน้าปัทม์ และแสดงด้วยภาพบนจอของออสซิลโลสโคป สำหรับการแสดงด้วยตัวเลขนั้นจะแสดงผลข้อมูลจำนวนนับด้วยตัวเลข 6 หลัก และแสดงผลจำนวนช่อง ด้วยตัวเลข 4 หลัก เนื่องจากข้อมูลของจำนวนนับใช้รหัสแบบบีซีดี จึงสามารถใช้แสดงผลได้โดยตรง ส่วนข้อมูลของจำนวนช่องหรือข้อมูลแอดเดรสนั้นใช้รหัสแบบไบนารี ซึ่งไม่สามารถนำไปแสดงเป็นตัวเลขได้โดยตรง ดังนั้นจึงต้องเปลี่ยนเป็นรหัสแบบบีซีดีก่อน โดยใช้วิธีนับเปรียบเทียบ

การแสดงผลด้วยภาพบนจอของออสซิลโลสโคปนั้นจะต้องใช้สัญญาณอนาลอก ป้อนไปที่แกนแนวตั้ง และแกนแนวนอนของออสซิลโลสโคป สำหรับแกนแนวนอนใช้ข้อมูลแอดเดรสขนาด 10 บิท เปลี่ยนเป็นสัญญาณอนาลอกได้โดยตรง ส่วนแกนแนวตั้งใช้ข้อมูลของจำนวนนับซึ่งมีขนาด 24 บิท

แต่วงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก สามารถแสดงผลที่มีบิทน้ำหนักสำคัญมากที่สุดได้เพียง 12 บิท ของรหัสบีซีดี หรือเป็นตัวเลข 3 หลัก ดังนั้นจึงต้องเลือกขนาดที่ต้องการแสดงผลโดยใช้วงจรชิฟท์รีจิสเตอร์ สำหรับการแสดงผลด้วยภาพสามารถแสดงผลเป็นแบบเชิงเส้น หรือ แบบลอการิทึมิคได้

3.1 วงจรชิฟท์รีจิสเตอร์ จากวงจรรูปที่ 11 และ 12 แสดงการทำงานของวงจรชิฟท์-รีจิสเตอร์ ซึ่งประกอบด้วย IC.59, 60, 61, 63, 64 และ 65 เมื่อสัญญาณ MC มีสภาวะลอจิกเป็น "1" และสัญญาณ 3.5 MHz มาทริกที่ขา 8 ทำให้วงจรชิฟท์รีจิสเตอร์โหลดข้อมูล D - 1 ถึง D - 24 เข้าไปไว้ที่เอาท์พุท

เมื่อสัญญาณ MMC - 7 มาทริกเจเคฟลิบฟลอบ (IC.55) ทำให้เอาท์พุท Q (ขา 12) ไปเปิด NAND เกท (IC.56) ยอมให้สัญญาณ 3.5 MHz ผ่านเข้าไปได้เป็นสัญญาณ CSS ซึ่งส่วนหนึ่งป้อนไปที่วงจรนับ (IC.57) ในขณะนั้นสัญญาณ MC เปลี่ยนสถานะลอจิกมาเป็น "0" และสัญญาณ CSS อีกส่วนหนึ่งป้อนไปยังวงจรชิฟท์รีจิสเตอร์ ดังนั้นข้อมูลจะถูกเลื่อน

จำนวนการเลื่อนข้อมูลตั้งจากตัวสวิตช์แบบเลือก (SSW.2) และที่เอาท์พุทของวงจรนับจะป้อนไปควบคุมวงจรตัวเลือกข้อมูล (IC.58) ให้นำข้อมูลที่อินพุท ไปที่เอาท์พุท ถ้าอินพุทเป็นลอจิก "0" ตามที่ SSW.2 ตั้งไว้ เมื่อวงจรนับป้อนเอาท์พุทมาควบคุมวงจรตัวเลือกข้อมูล จนอินพุทลอจิก "0" นี้ถูกป้อนไปที่เอาท์พุทกลายเป็นลอจิก "1" ได้เป็นสัญญาณ SXY

สัญญาณ SXY จะเคลียร์ เจเค ฟลิบฟลอบ การเลื่อนข้อมูลจะหยุด จำนวนสัญญาณ CSS ที่ถูกนับโดยวงจรนับจะเท่ากับจำนวนบิทของข้อมูลที่ถูกเลื่อน ซึ่งจะตรงกับที่ SSW.2 ตั้งไว้

กรณีที่ตั้งจำนวนการเลื่อนข้อมูลมากไป ข้อมูลจะถูกเลื่อนขึ้นไปที่ IC.62 และมีวงจรเปรียบเทียบ (IC.66) ซึ่งตั้งค่าเปรียบเทียบไว้ที่ศูนย์ เมื่อเอาท์พุทของ IC.62 มีค่ามากกว่าศูนย์ จะทำให้วงจรเปรียบเทียบขับให้หลอดแอลอีดี เปล่งแสงออกมา

เมื่อการเลื่อนข้อมูลเสร็จแล้ว สัญญาณ SXY จะควบคุมให้วงจรแลทช์ ซึ่งประกอบด้วย IC.67 ถึง 69 เก็บรักษาข้อมูลที่ถูกเลื่อนมานี้ไว้ที่เอาท์พุท และให้เป็นสัญญาณ F - 1 ถึง F - 12

3.2 วงจรเปลี่ยนรหัสจากไบนารีเป็นบีซีดี จากวงจรรูปที่ 13 ถึง 15 แสดงการทำงานของวงจรเปลี่ยนรหัสจากไบนารีเป็นบีซีดี โดยใช้วิธีการนับเปรียบเทียบ คือ ป้อนจำนวนสัญญาณนาฬิกาที่เท่า ๆ กัน ให้แก่วงจรนับแบบบีซีดีและวงจรนับแบบไบนารี ดังนั้นแต่ละวงจรให้เอาท์พุทด้วยรหัสที่ต่างกัน แต่มีค่าเท่ากัน

วงจรนับแบบบีซีดี ประกอบด้วย IC.71 ถึง 74 ส่วนวงจรนับแบบไบนารี ประกอบด้วย IC.80 ถึง 82 วงจรทั้ง 2 นี้จะถูกเคลียร์ด้วยสัญญาณ CBT พร้อมกัน เพื่อจะเริ่มต้นนับด้วยค่าเท่ากัน โดยจะนับสัญญาณ SHD ด้วยจำนวนที่เท่ากันตลอด

วงจรเปรียบเทียบซึ่งประกอบด้วย IC.83 ถึง 85 จะทำหน้าที่เปรียบเทียบสัญญาณ A - 0 ถึง A - 9 กับสัญญาณที่ได้จากเอาท์พุทของวงจรนับแบบไบนารี ถ้าหากสัญญาณทั้งสองมีค่าเท่ากัน จะได้สัญญาณ BBC มีสภาวะลอจิกเป็น "1" ซึ่งสัญญาณนี้จะไปควบคุมให้ข้อมูลของจำนวนนับจากวงจรแรม ออกแสดงผลแบบตัวเลขซึ่งจะตรงกับวงจรนับแบบบีซีดี ซึ่งแสดงผลตัวเลขของจำนวนช่อง

ในการแสดงผลเป็นตัวเลขของข้อมูล D - 1 ถึง D - 24 จะใช้วงจรแลทช์ซึ่งประกอบด้วย IC.95 ถึง 100 เมื่อสัญญาณ BBC ควบคุมให้แลทช์นี้ เก็บรักษาข้อมูล D - 1 D - 24 ไว้ที่เอาท์พุท วงจรไตรสเตทเกทประกอบด้วย IC.89 ถึง 94 ซึ่งเอาท์พุทมีขาต่อร่วมกันในลักษณะของน้ำหนัก (weighted) คือ ABCD ดังวงจรรูปที่ 15 มีสัญญาณ MDD มาควบคุมไอซีแต่ละตัวของวงจรไตรสเตทเกท โดยจะมีไอซีอีนาเบิ้ลเพียงตัวเดียว นอกนั้นจะอยู่ในสภาพอินฮิบิท สภาพอีนาเบิ้ลจะเกิดเรียงลำดับตามสัญญาณ MDD - 1 ถึง MDD - 6 สุดท้ายจะได้สัญญาณ BCDD ขนาด 4 บิท

ในทำนองเดียวกัน การแสดงผลแบบตัวเลขของข้อมูลแอดเดรสหรือจำนวนช่อง ดังวงจรรูปที่ 13 วงจรไตรสเตทเกทประกอบด้วย IC.76 ถึง 79 รับสัญญาณจากเอาท์พุทของวงจรนับแบบบีซีดี โดยมีสัญญาณ MCN - 1 ถึง MCN - 4 ทำหน้าที่ควบคุมไอซีแต่ละตัว และจะได้สัญญาณ BCCN ขนาด 4 บิท

วงจรอะสเตเบิ้ล (IC.70) เป็นวงจรกำเนิดสัญญาณนาฬิกา ซึ่งจะป้อนสัญญาณนี้ให้แก่วงจรหาร 2 (IC.75) เพื่อได้เอาท์พุทเป็นสัญญาณ SHD สำหรับป้อนไปที่วงจรนับทั้งสอง การ

กำหนดความถี่ของวงจรอะสเตเบิ้ล ตั้งโดย VR5 ซึ่งเป็น โพเทนชิโอมิเตอร์ ตั้งอยู่บนแผงหน้าปัทม์

วงจรแลทช์ประกอบด้วย IC.87 และ 88 ดังวงจรรูปที่ 14 จะรับข้อมูล A – 0 ถึง A – 9 ซึ่งเป็นข้อมูลแอดเดรส นำไปเก็บที่เอาท์พุท ได้เป็นสัญญาณ B – 0 ถึง B – 9 โดยการควบคุมของสัญญาณ SXY ซึ่งมาจากวงจรยีฟท์รีจิสเตอร์

3.3 วงจรเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอก จากวงจรรูปที่ 16 และ 17 ตัวต้านทาน R 98 ถึง 109 ต่อแบบแบ่งน้ำหนักคือบิทที่มีนัยสำคัญมากที่สุด จะมีค่าความต้านทานน้อย บิทที่รองลงมาจะมีความต้านเพิ่มขึ้น เมื่อสัญญาณ F –1 ถึง F – 12 ซึ่งมาจากวงจรยีพท์รีจิสเตอร์มาป้อนเข้าที่ตัวต้านทานโดยที่สัญญาณ F – 12 เป็นบิทที่มีนัยสำคัญมากที่สุด มีสวิตช์สำหรับเลือกการแสดงผลแบบเชิงเส้น หรือแบบลอการิทช์มิค ถ้าเลือกแสดงแบบลอการิทช์มิค วงจรขยายลอการิทช์มิคประกอบด้วย IC.101 และ 102 และทรานซิสเตอร์ Q 14 และ Q 15 มีตัวต้านทานแบบทริมพอท (VR7) เป็นตัวปรับอัตราขยายสัญญาณ ส่วน IC.102 ทำหน้าที่เป็นบัฟเฟอร์

เมื่อเลือกแสดงแบบเชิงเส้น วงจรขยายสัญญาณประกอบด้วย IC.106 ซึ่งเป็นวงจรรวมสัญญาณ และ IC.107 เป็นวงจรบัฟเฟอร์ มีตัวเก็บประจุ C 59, 60, 62 และ63 ทำหน้าที่เป็นดีคัปปลิ้ง (decoupling) เพื่อป้องกันสัญญาณรบกวนที่มากับไฟเลี้ยง

ดังนั้นจะได้สัญญาณอนาลอกสำหรับใช้ต่อกับแกนแนวตั้งหรือแกน Y ของออสซิลโลสโคป

สำหรับการเปลี่ยนสัญญาณดิจิตอลเป็นสัญญาณอนาลอกของแอดเดรส หรือจำนวนช่อง เมื่อสัญญาณ B – 0 ถึง B – 9 ป้อนเข้าไปที่ตัวต้านทาน R 119 ถึง 141 ซึ่งต่อแบบวงจรขั้นบันได ซึ่งใช้ตัวต้านทานเพียง 2 ค่า คือ 1 kΩ และ 2kΩ มี IC.104 เป็นวงจรขยายและทำหน้าที่รวมสัญญาณด้วยให้เอาท์พุทแบบกลับเฟส ส่วน IC.105 เป็นวงจรขยายแบบกลับเฟส ซึ่งปรับอัตราขยายด้วยทริมพอท (VR6) จะได้สัญญาณอนาลอกที่ไปขับแกนแนวนอนหรือแกน X ของออสซิลโลสโคป

3.4 วงจรกำเนิดสัญญาณมัลติเพลกซ์ จากวงจรรูปที่ 18 และ 19 แสดงการทำงานของวงจรกำเนิดสัญญาณมัลติเพลกซ์ โดยวงจรอะสเตเบิ้ล (IC.108) จะให้สัญญาณนาฬิกามีความถี่ประมาณ 1.4 กิโลเฮิรตซ์ และป้อนเข้าวงจรนับ (IC.109) จะได้เอาท์พุทแบบไบนารีขนาด 4 บิท วงจรถอดรหัส (IC.110) จะรับสัญญาณจากเอาท์พุทของวงจรนับมาเปลี่ยนเป็นเลข

ฐาน 10 ได้เป็นสัญญาณ MDD – 1 ถึง MDD – 6 และนำ IC.111 ซึ่งเป็นวงจรบัฟเฟอร์มาช่วยจ่ายแฟนเอาท์ให้วงจรถอดรหัส จะได้สัญญาณ MCN – 1 ถึง MCN – 4 ส่วนสัญญาณ MDD นี้ยังไปขับ ทรานซิสเตอร์ Q 16 ถึง Q 21 ทีละตัวโดยเริ่มจาก Q 16 ในสภาวะปกติสัญญาณ MDD – 1 จะมีลอจิกเป็น "1" จะทำให้ทรานซิสเตอร์ Q 16 ไม่นำกระแส ดังนั้นสัญญาณ DD – 1 มีสภาวะลอจิก "0" เมื่อสัญญาณ MDD – 1 เปลี่ยนลอจิก "0" ทำให้ทรานซิสเตอร์ Q 16 นำกระแส ดังนั้นสัญญาณ DD – 1 มีสภาวะลอจิกเป็น "1" และพร้อมจะขับหลอดแอลอีดี ในทำนองเดียวกันทรานซิสเตอร์ทุกตัวจะนำกระแสตามลำดับ

ตัวถอดรหัส (IC.112) รับสัญญาณ BCCN ขนาด 4 บิท แล้วเปลี่ยนเป็นสัญญาณ SSC ขนาด 7 บิท แล้วป้อนไปที่ตัวเลขแอลอีดีแบบ 7 ส่วน จำนวน 4 ตัว เพื่อแสดงข้อมูลจำนวนช่อง

ในทำนองเดียวกัน สัญญาณ BCDD จะป้อนไปที่ตัวถอดรหัส (IC.113) สุดท้ายจะได้ตัวเลข 6 ตัว ใช้แสดงข้อมูลของจำนวนนับ

วงจรดีฟลิบฟลอบ (IC.114) ใช้ในการกำจัดเลขศูนย์ที่อยู่หน้าตัวเลข โดยจะไปควบคุมวงจรถอดรหัส IC.112 และ IC.113 ให้ ตับเลขศูนย์ หน้าตัวเลข

การทดสอบหลอดแอลอีดีแบบ 7 ส่วนได้ โดยกดปุ่มสวิตช์ที่อยู่บนแผงหน้าปัทม์ ทำให้หลอดแอลอีดีจะสว่างทุกส่วน แสดงเป็นเลข 8 ทุกตัว

4. <u>ชุดกำหนดเวลาและหน่วยจ่ายไฟเลี้ยง</u>

วงจรกำหนดเวลา ใช้ในการควบคุมการทำงานทั้งระบบของเครื่องวิเคราะห์ 1024 ช่อง เช่น ในการวิเคราะห์สัญญาณอนาลอก การแสดงผลของข้อมูล และการเคลียร์ข้อมูลของวงจรแรม

ช่วงระยะเวลาในการวิเคราะห์สัญญาณอนาลอก สามารถตั้งเป็นนาที หรือ วินาที ด้วยตัวเลข 2 หลัก

4.1 <u>วงจรหน่วยฐานเวลา</u> จากวงจรรูปที่ 20 แสดงการทำงานของวงจรหน่วยฐานเวลาซึ่งประกอบด้วย IC.115 ถึง IC.120 เมื่อสัญญาณไฟฟ้ากระแสสลับมีความถี่ 50 เฮริทซ์ จากแรงดันไฟฟ้า 220 โวลต์ ถูกแปลงให้ลดค่าแรงดันลงเหลือ 6 โวลต์ โดย ทรานสฟอร์เมอร์ (transformer) แล้วป้อนสัญญาณ 50 เฮิรตซ์ นี้ ผ่านตัวไดโอด (D 19) ซึ่งทำหน้าที่เป็น

ตัวเรคติฟายเออร์ (rectifier) โดยมีซีเนอร์ไดโอด (D 20) เป็นตัวจำกัดแรงดันไม่ให้เกิน 5.1 โวลต์ จากนั้นป้อนผ่าน NAND เกท ชนิด ชมิท (Schmitt)(8) ได้เอาท์พุทเป็นสัญญาณดิจิตอล แล้วป้อนเข้าไปที่วงจรโมโนสเตเบิล (IC.116) สัญญาณที่เอาท์พุทของวงจรโมโนสเตเบิลจะถูกป้อนผ่าน IC.117 และ 118 ซึ่งต่อเป็นวงจรหาร 5 และ 10 ตามลำดับ ได้สัญญาณมีความถี่ 1 เฮิรตซ์ ซึ่งป้อนไปที่ SW.1 และสัญญาณความถี่ 1 เฮิรตซ์นี้ยังป้อนผ่าน IC.119 และ 120 ซึ่งเป็นวงจรหาร 10 และหาร 6 ตามลำดับ ได้สัญญาณเป็นนาที สวิตซ์ (SW.1) ทำหน้าที่เลือกสัญญาณเป็นนาทีหรือวินาที

4.2 วงจรควบคุมระบบ จากวงจรรูปที่ 21 เมื่อกดปุ่มสวิตซ์ของ Start ทำให้ทรานซิสเตอร์ Q 26 หยุดนำกระแส และที่คอลเลคเตอร์ (collector) ให้สัญญาณลอจิก "1" แล้วป้อนผ่านอินเวอร์เตอร์ (IC.121) ไปทริกเจเคฟลิบฟลอบ (IC.122) ให้เอาท์พุทQ (ขา12 เป็นลอจิก "1" แล้วป้อนผ่านชุด NAND เกท และอินเวอร์เตอร์ สุดท้ายได้สัญญาณ SAR มีสภาวะลอจิกเป็น "1" ส่วนวงจรถอดรหัส (IC.123) จะรับสัญญาณที่ขา 14 และ 15 แล้วให้หลอดแอลอีดีสีเขียวเปล่งแสง ซึ่งแสดงว่าระบบกำลังวิเคราะห์สัญญาณอนาลอกอยู่

เมื่อกดปุ่มสวิตซ์ของ Stop ในทำนองเดียวกันที่เอาท์พุท $\bar{Q}$ (IC.122 ขา8) ของเจเคฟลิบฟลอบ มีสภาวะลอจิกเป็น "0" ทำให้สัญญาณ SOP อยู่ที่สภาวะลอจิก "1" และสัญญาณ SAR มีสภาวะลอจิกเป็น "0" หลอดแอลอีดี สีแดงจะเปล่งแสงซึ่งแสดงว่าระบบกำลังอยู่ในช่วงแสดงผล

เมื่อกดปุ่มสวิตซ์ของ Clear จะได้สัญญาณ TCL มีลอจิกเป็น "1" ซึ่งใช้ในการเคลียร์วงจรนับของวงจรกำหนดเวลา ส่วนสัญญาณ CLS มีลอจิกเป็น "0" ซึ่งใช้ในการเคลียร์ชุดหน่วยความจำและหน่วยนับหลอดแอลอีดี สีเหลือง จะเปล่งแสงซึ่งแสดงว่าข้อมูลต่าง ๆ ได้ถูกเคลียร์แล้ว และพร้อมที่จะวิเคราะห์สัญญาณอนาลอกชุดใหม่

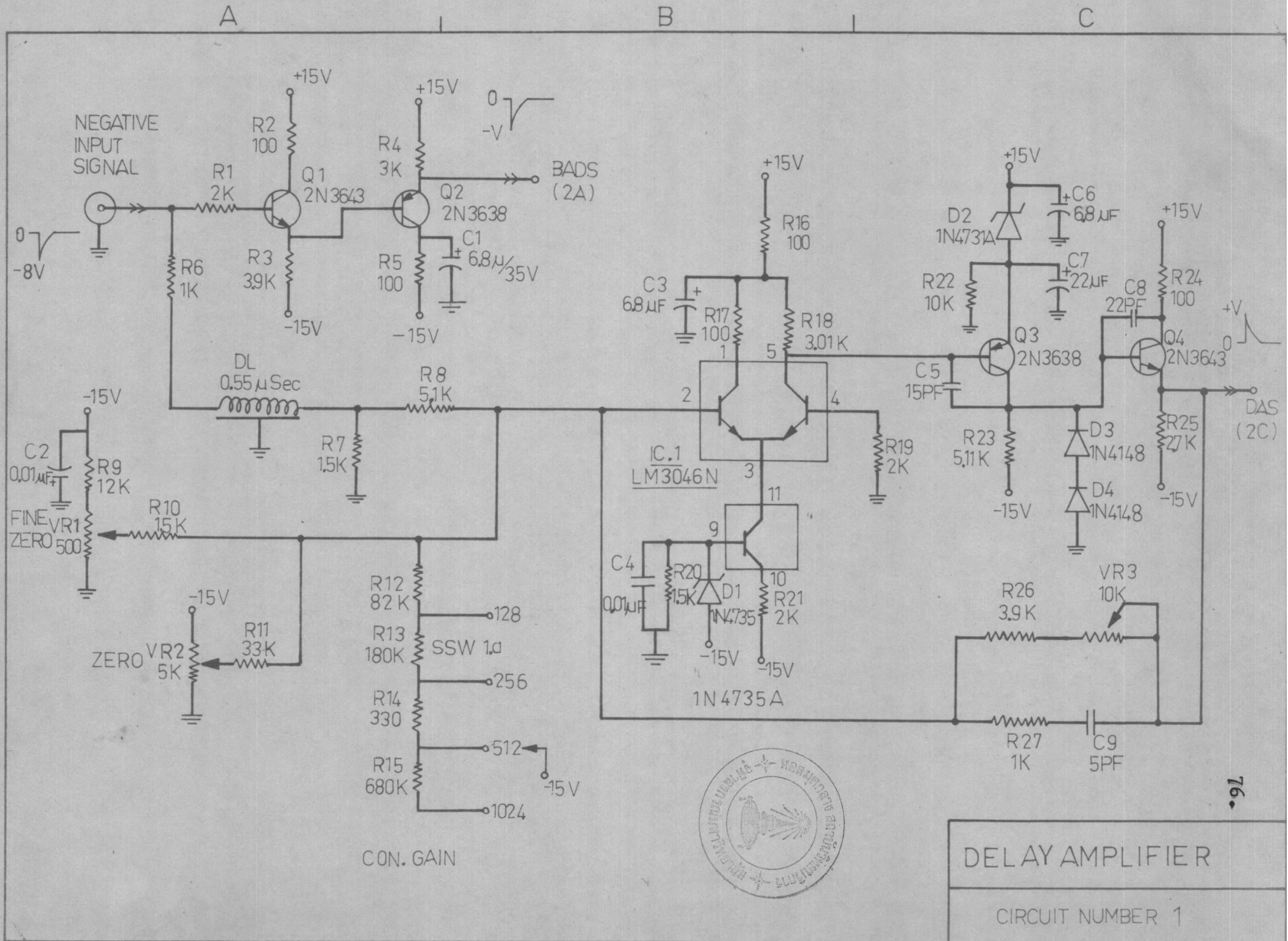
4.3 วงจรตั้งเวลา จากวงจรรูปที่ 22 แสดงการทำงานของวงจรตั้งเวลา ซึ่งประกอบด้วย IC.124 ถึง129 การตั้งเวลาโดยตั้งสวิตซ์แบบเลือก (SWW.3 และ SWW.4) ไปยังตำแหน่งที่ต้องการ สัญญาณ TMS จะถูกป้อนผ่าน IC.127 ไปที่ IC.126 ซึ่งทั้งคู่นี้เป็นวงจรหาร 10 ที่เอาท์พุทของวงจรนับทั้งสอง ป้อนไปควบคุมการเลือกของวงจรตัวเลือกข้อมูล IC.128 และ 129

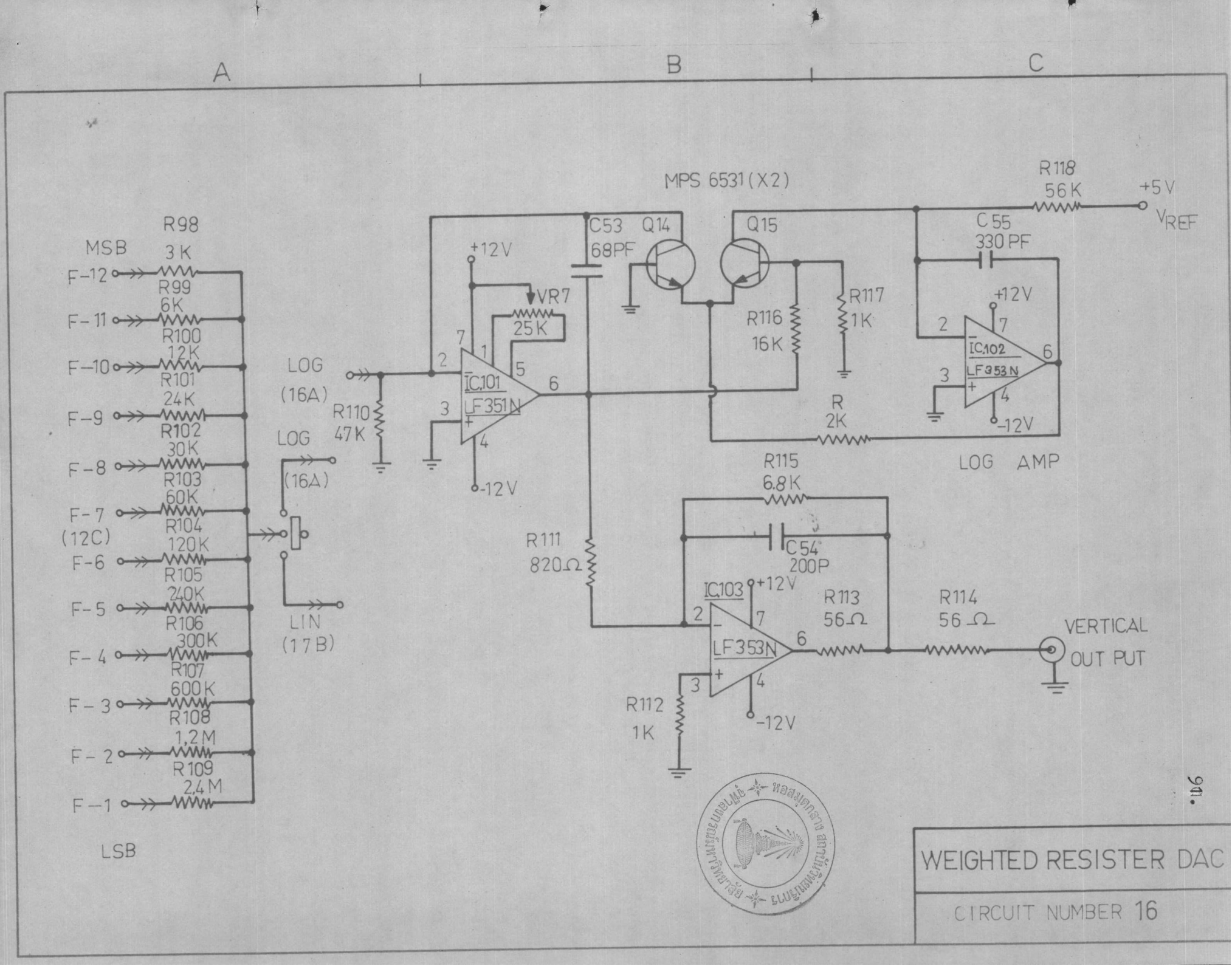
ถ้าวงจรนับทั้งสองนี้ให้เอาท์พุทมาควบคุมการเลือกตรงกับอินพุทที่ตั้งไว้ ทำให้วงจรตัวเลือกข้อมูลจะให้สัญญาณ PTL – 1 และ PTL – 2 ซึ่งมีลอจิกเป็น "1" ทั้งคู่ ส่งไปที่วงจรควบคุมระบบทำให้สัญญาณ SOP มีลอจิกเป็น "1"

สัญญาณเอาท์พุทของวงจรนับทั้งสองนี้ ยังป้อนไปที่ตัวถอดรหัส (IC.124 และ 125) เพื่อเปลี่ยนรหัสไบนารีเป็นภาคแสดง 7 ส่วน ซึ่งแสดงค่าเป็นตัวเลขได้ด้วยหลอดแอลอีดี ชนิด 7 ส่วน

4.4 <u>วงจรเรกูเลเตอร์</u> จากวงจรรูปที่ 23 แสดงการทำงานของหน่วยจ่ายแรงดันคงที่ซึ่งมีส่วนประกอบดังนี้ คือ ทรานส์ฟอร์เมอร์ , ไดโอด , ทรานซิสเตอร์ และไอซีชนิดเรกูเลเตอร์

กระแสไฟฟ้าสลับ 220 โวลต์ ผ่านทรานส์ฟอร์เมอร์ได้ค่าแรงดันลดลงนำไปใช้ในชุดเรคติฟายเออร์ ซึ่งประกอบด้วยชุดไดโอด เนื่องจากวงจรเรกูเลเตอร์ของแต่ละแรงดันมีลักษณะการทำงานของวงจรเหมือนกัน จึงจะกล่าวเฉพาะแรงดัน + 12 โวลต์ จากแรงดันกระแสไฟฟ้าสลับ 16 โวลต์ป้อนไปที่ไดโอด (D 22) และตัวเก็บประจุ C 69 และ C 70 เป็นตัวกรองแรงดันให้เรียบแล้วป้อนไปยังวงจรเรกูเลเตอร์ ซึ่งประกอบด้วย IC.131 ทรานซิสเตอร์ (Q.38) และไดโอด (D 25) วงจรสามารถจ่ายกระแสได้ 5 แอมป์ โดย IC.131 จะจ่ายกระแสได้ 1 แอมป์ และทรานซิสเตอร์จ่ายกระแสได้ 4 แอมป์ โดยมีตัวต้านทาน R 236 และ 237 เป็นตัวแบ่งกระแส

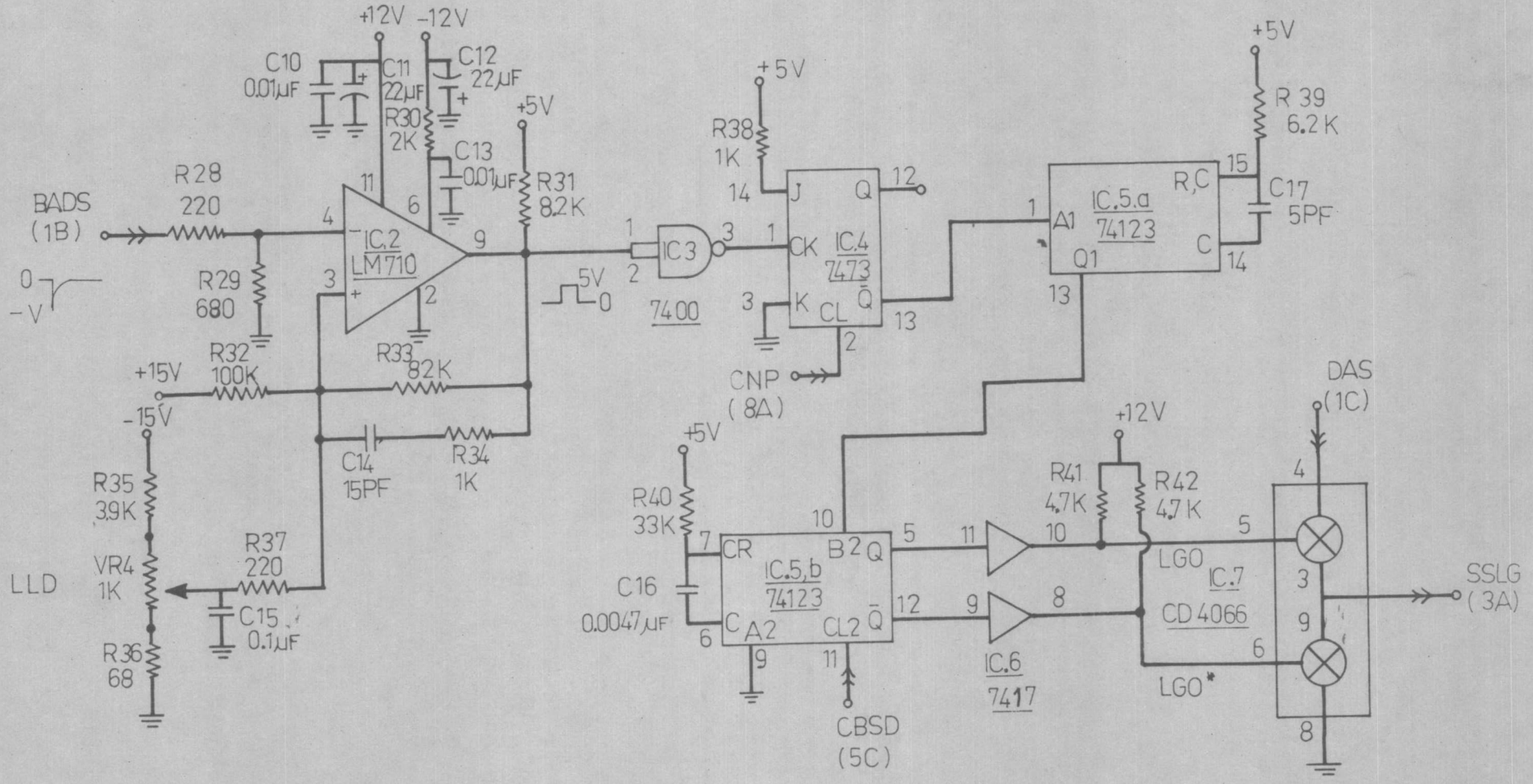

A
B
C
NEGATIVE INPUT SIGNAL
0
-8V
R1 2K
R2 100
+15V
Q1 2N3643
R3 3.9K
-15V
R4 3K
+15V
Q2 2N3638
R5 100
-15V
C1 6.8μ/35V
0
-V
BADS (2A)
R6 1K
DL 0.55μ Sec
R7 1.5K
R8 5.1K
-15V
C2 0.01μF
R9 12K
FINE ZERO VR1 500
R10 15K
-15V
ZERO VR2 5K
R11 33K
R12 82K
128
R13 180K
SSW 1.0
256
R14 330
512
R15 680K
1024
-15V
CON. GAIN
+15V
R16 100
C3 6.8μF
R17 100
R18 3.01K
IC.1 LM3046N
1
2
3
4
5
9
10
11
R19 2K
C4 0.01μF
R20 15K
D1 1N4735
R21 2K
-15V
-15V
1N4735A
+15V
D2 1N4731A
C6 6.8μF
R22 10K
C7 22μF
C8 22PF
R24 100
+15V
+V
0
Q3 2N3638
Q4 2N3643
C5 15PF
R23 5.11K
-15V
D3 1N4148
D4 1N4148
R25 27K
-15V
DAS (2C)
R26 3.9K
VR3 10K
R27 1K
C9 5PF
DELAY AMPLIFIER
CIRCUIT NUMBER 1



สงวนลิขสิทธิ์ ภาควิชาวิศวกรรมไฟฟ้า

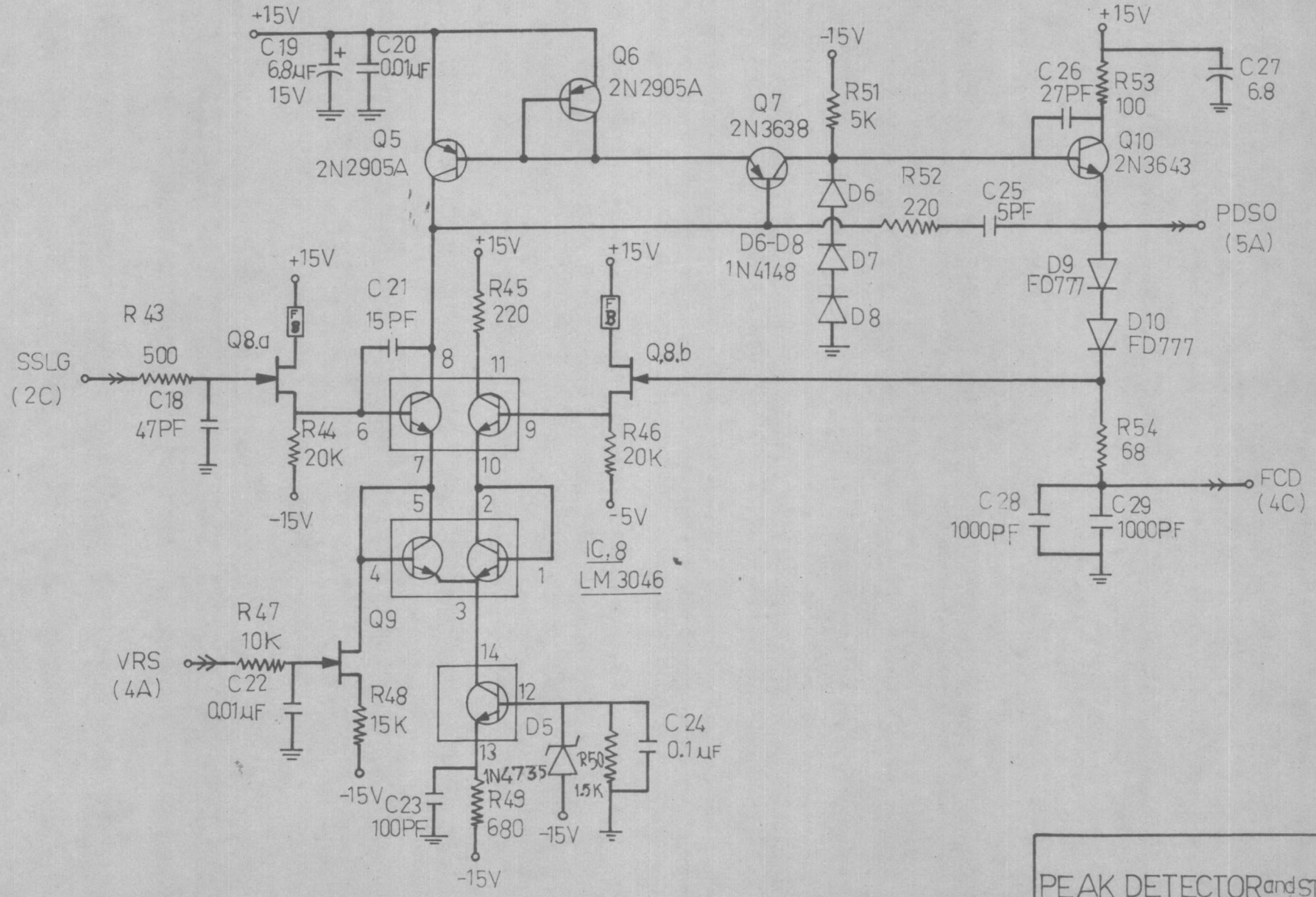
WEIGHTED RESISTER DAC

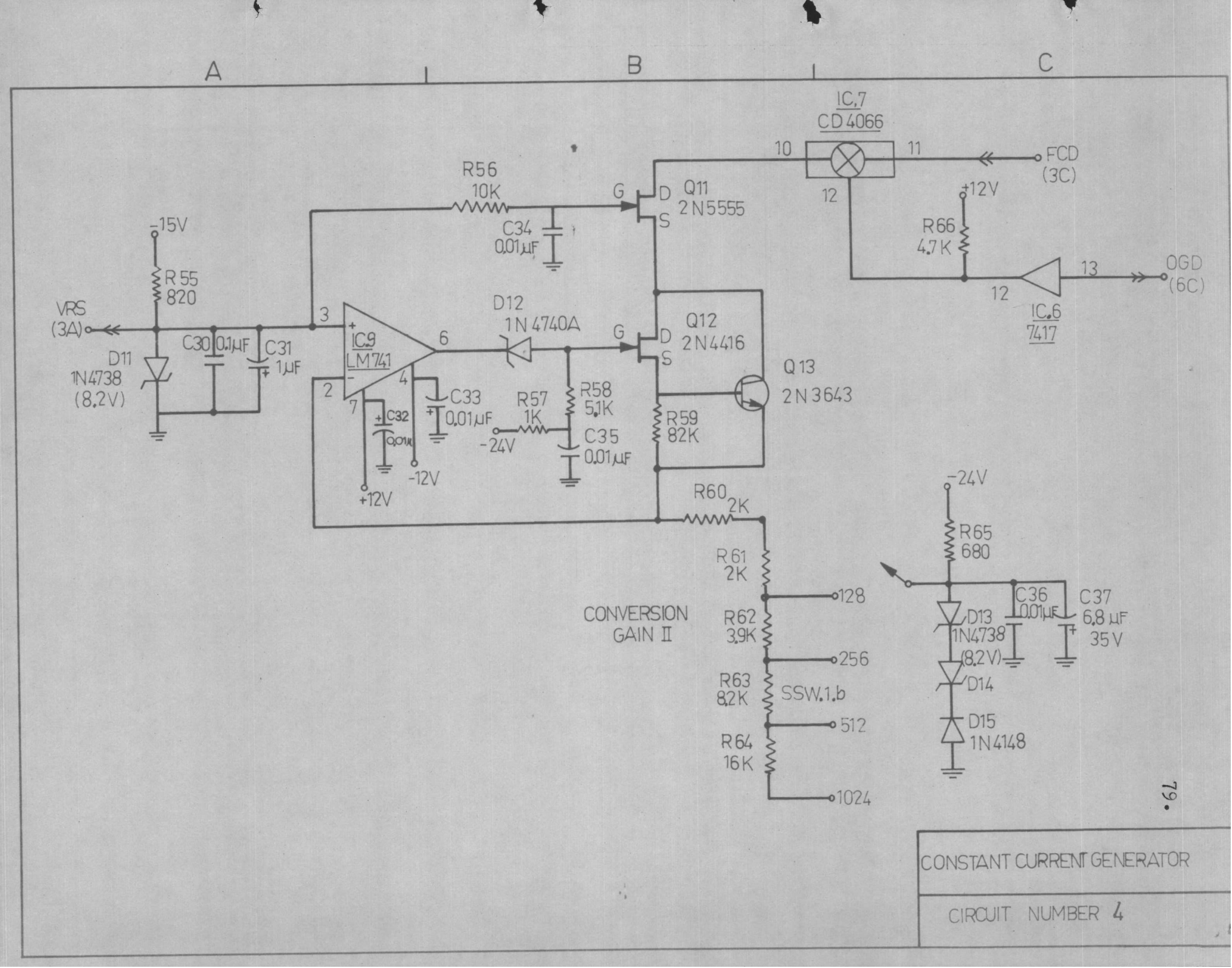
CIRCUIT NUMBER 16

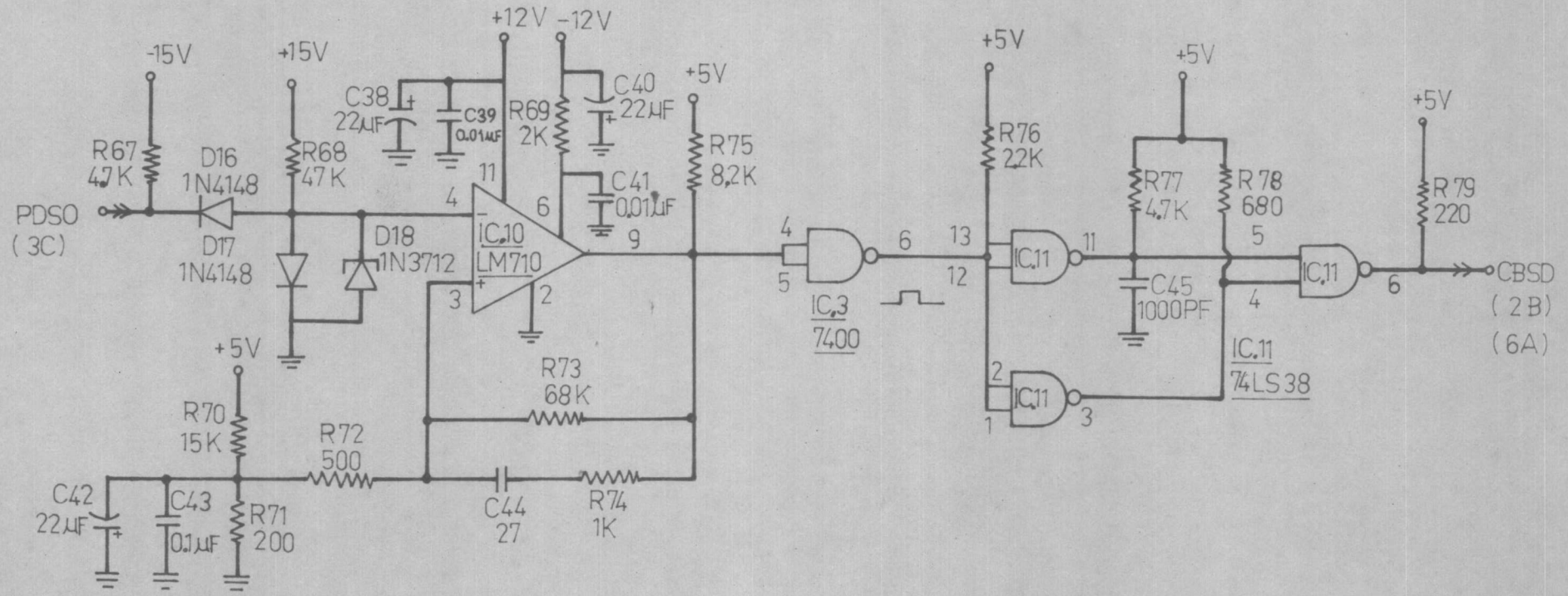


LLD & LINEAR GATE

CIRCUIT NUMBER 2


A
B
C
+15V
C19
6.8µF
15V
C20
0.01µF
Q6
2N2905A
Q5
2N2905A
Q7
2N3638
-15V
R51
5K
+15V
C26
27PF
R53
100
C27
6.8
Q10
2N3643
R52
220
C25
5PF
PDSO
(5A)
D6
D6-D8
1N4148
D7
D8
D9
FD777
D10
FD777
R54
68
FCD
(4C)
C28
1000PF
C29
1000PF
+15V
R43
500
SSLG
(2C)
C18
47PF
Q8.a
C21
15PF
R44
20K
-15V
+15V
R45
220
+15V
Q8.b
R46
20K
-5V
IC,8
LM 3046
R47
10K
VRS
(4A)
C22
0.01µF
Q9
R48
15K
-15V
D5
1N4735
R50
1.5K
C24
0.1µF
C23
100PF
R49
680
-15V
-15V
PEAK DETECTOR and STRETCHER
CIRCUIT NUMBER 3
78.

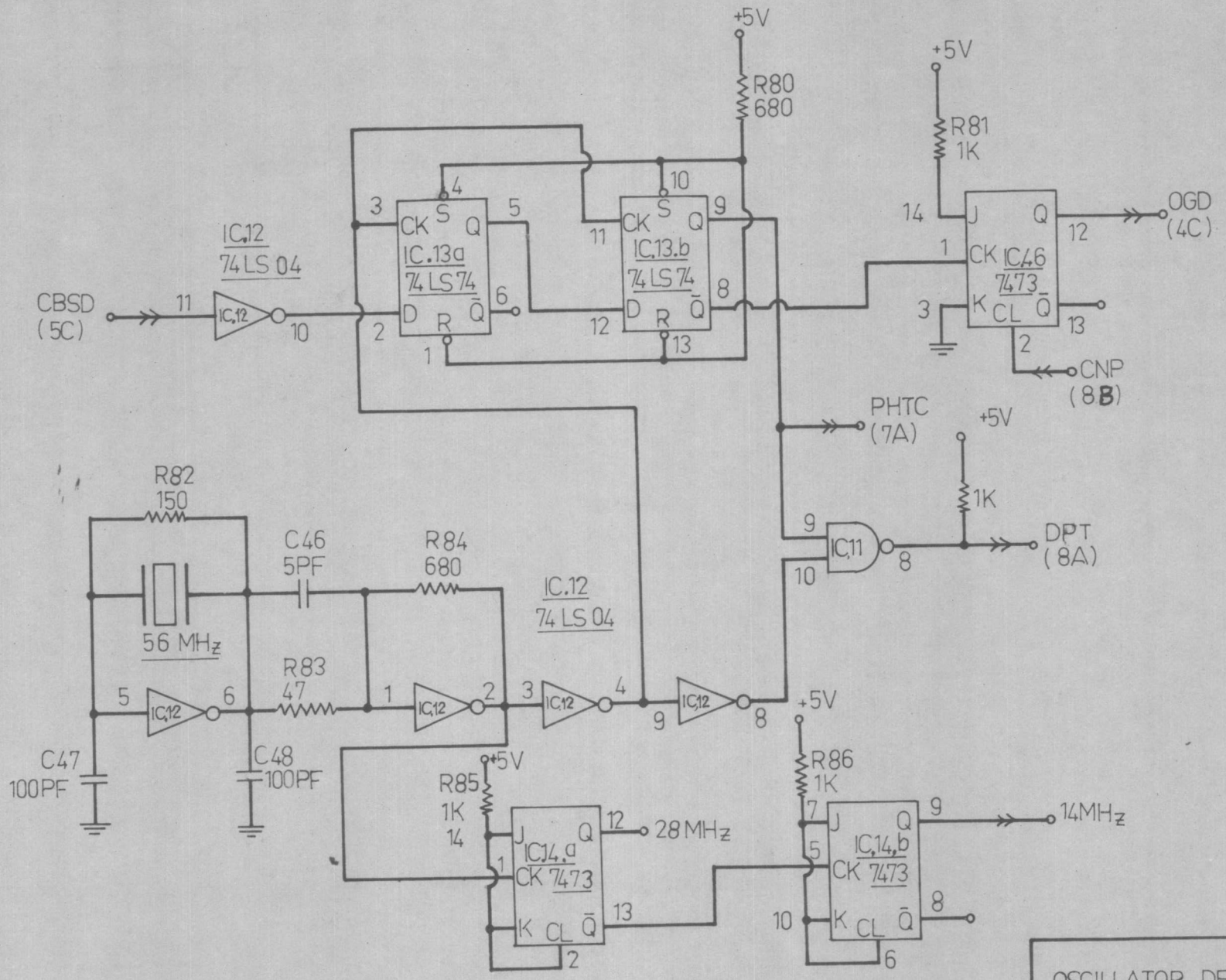

A
B
C
IC,7
CD4066
10
11
12
FCD
(3C)
+12V
R66
4.7K
13
OGD
(6C)
12
IC.6
7417
R56
10K
G
D
S
Q11
2N5555
C34
0.01µF
-15V
R55
820
VRS
(3A)
D11
1N4738
(8.2V)
C30 0.1µF
C31
1µF
3
2
7
4
6
IC.9
LM741
+12V
-12V
C32
0.01µ
C33
0.01µF
D12
1N4740A
G
D
S
Q12
2N4416
Q13
2N3643
R57
1K
-24V
R58
5.1K
C35
0.01µF
R59
82K
R60
2K
-24V
R65
680
C36
0.01µF
C37
6.8µF
35V
D13
1N4738
(8.2V)
D14
D15
1N4148
R61
2K
128
CONVERSION
GAIN II
R62
3.9K
256
R63
8.2K
SSW.1.b
512
R64
16K
1024
79.
CONSTANT CURRENT GENERATOR
CIRCUIT NUMBER 4



80.

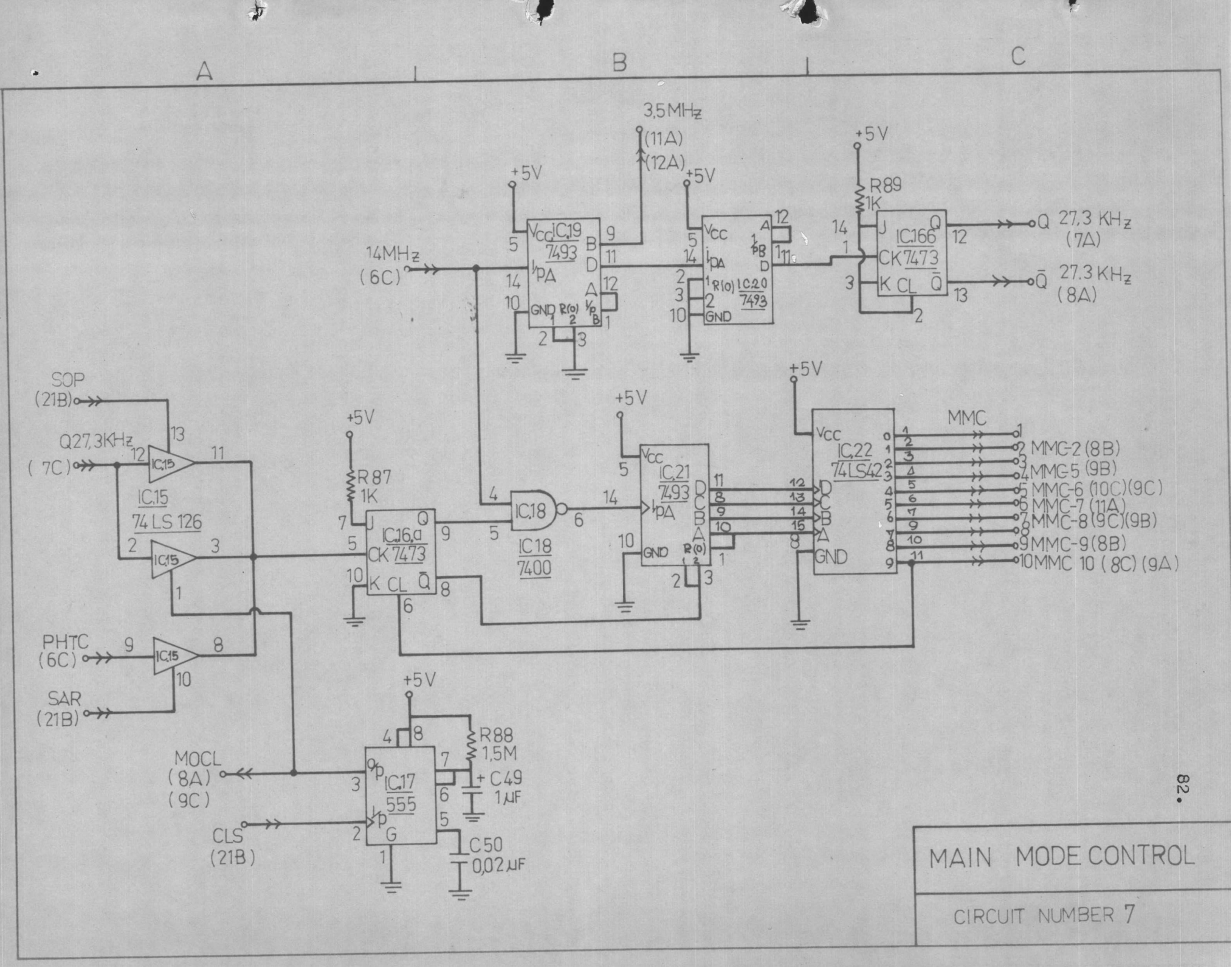
CONVERSION DISCRIMINATOR

CIRCUIT NUMBER 5



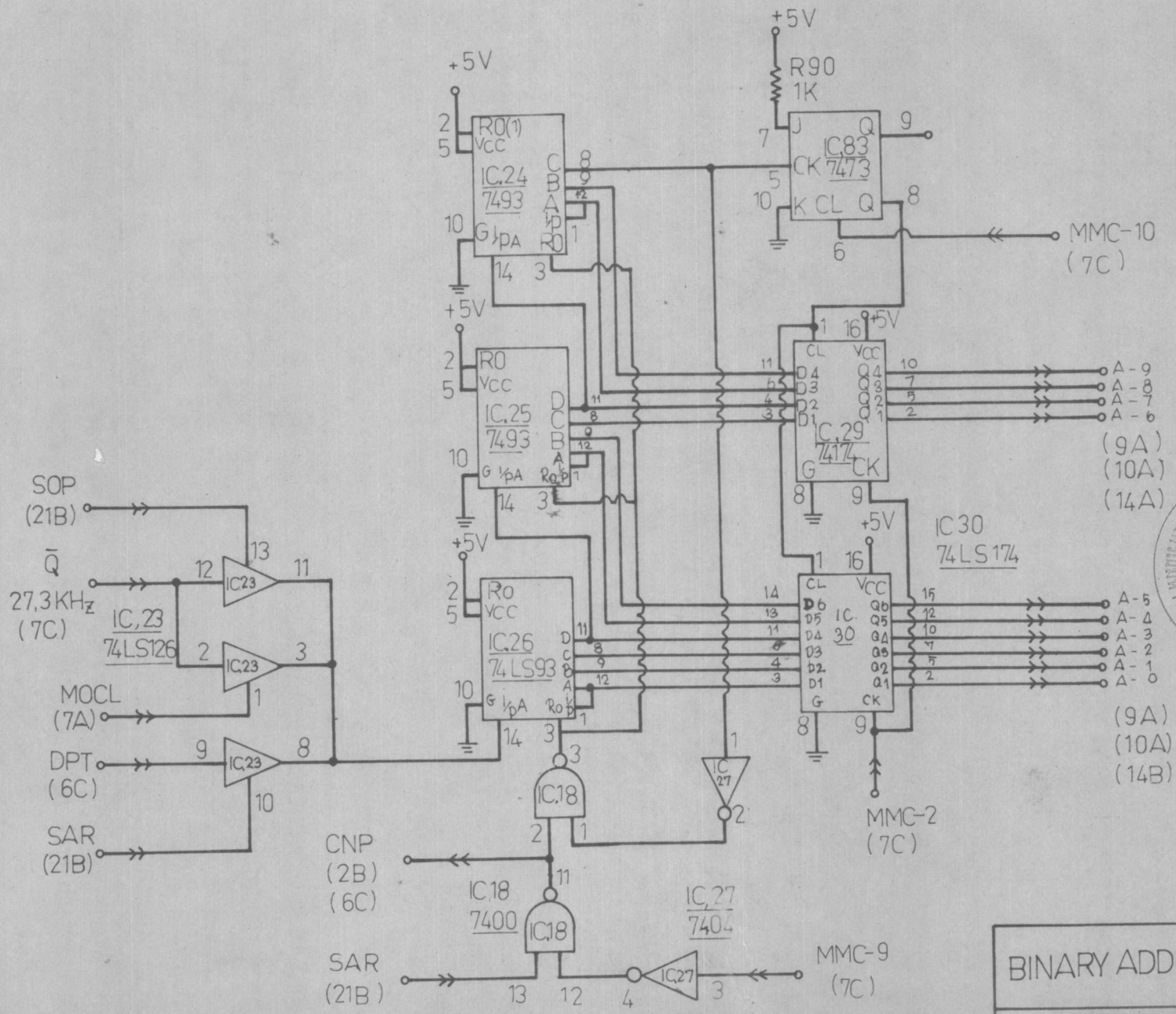
OSCILLATOR DERANDOMIZER

CIRCUIT NUMBER 6



MAIN MODE CONTROL

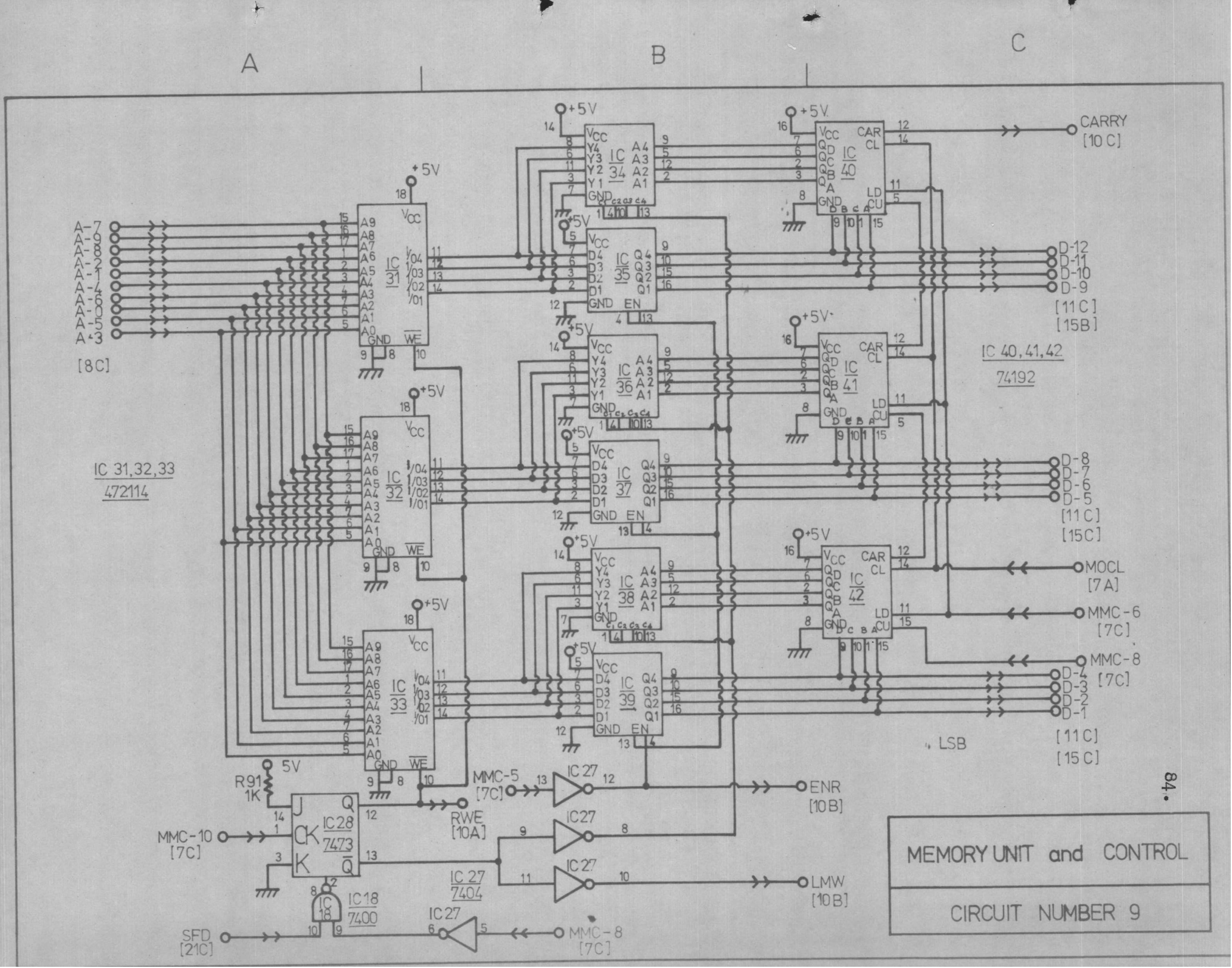
CIRCUIT NUMBER 7

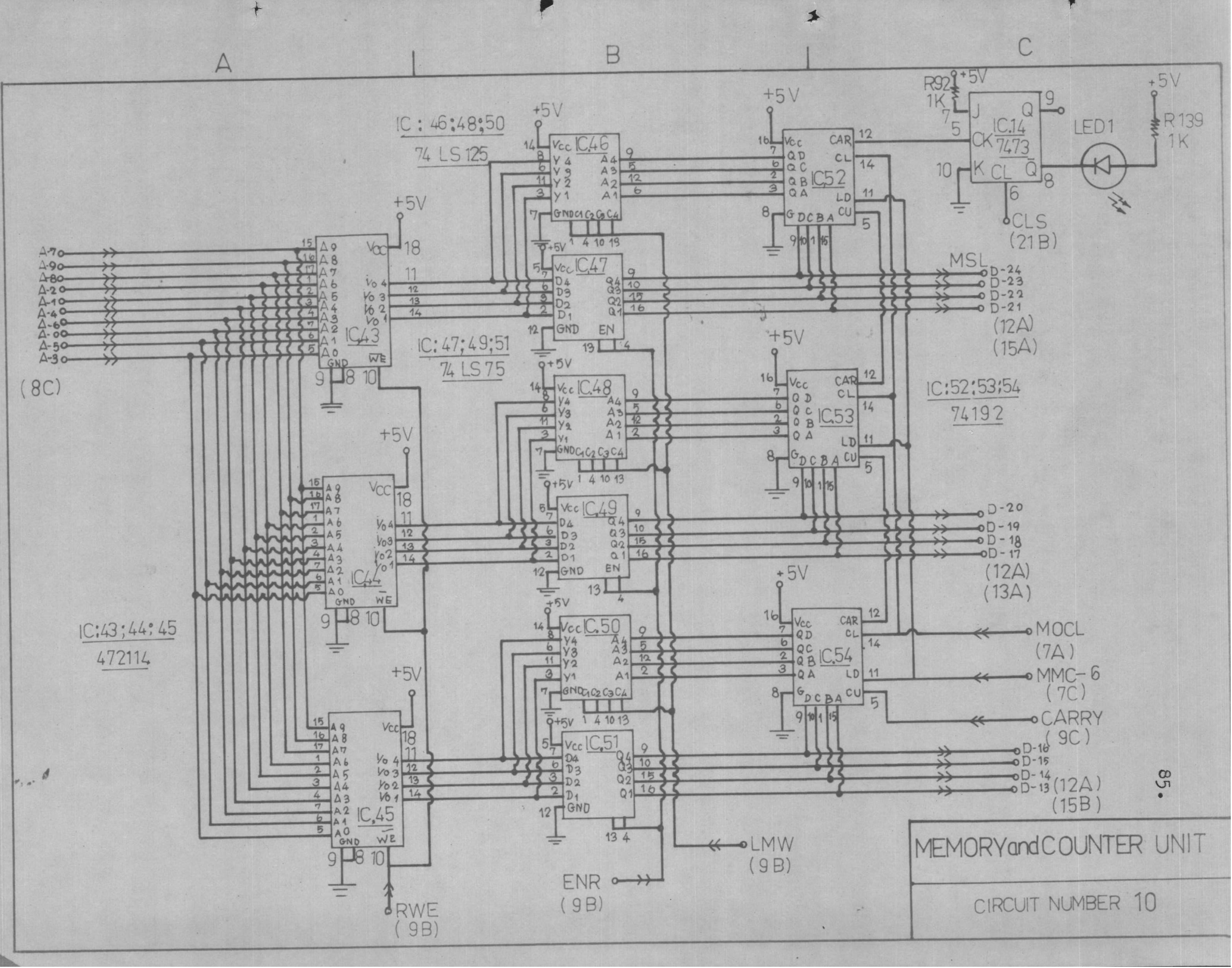


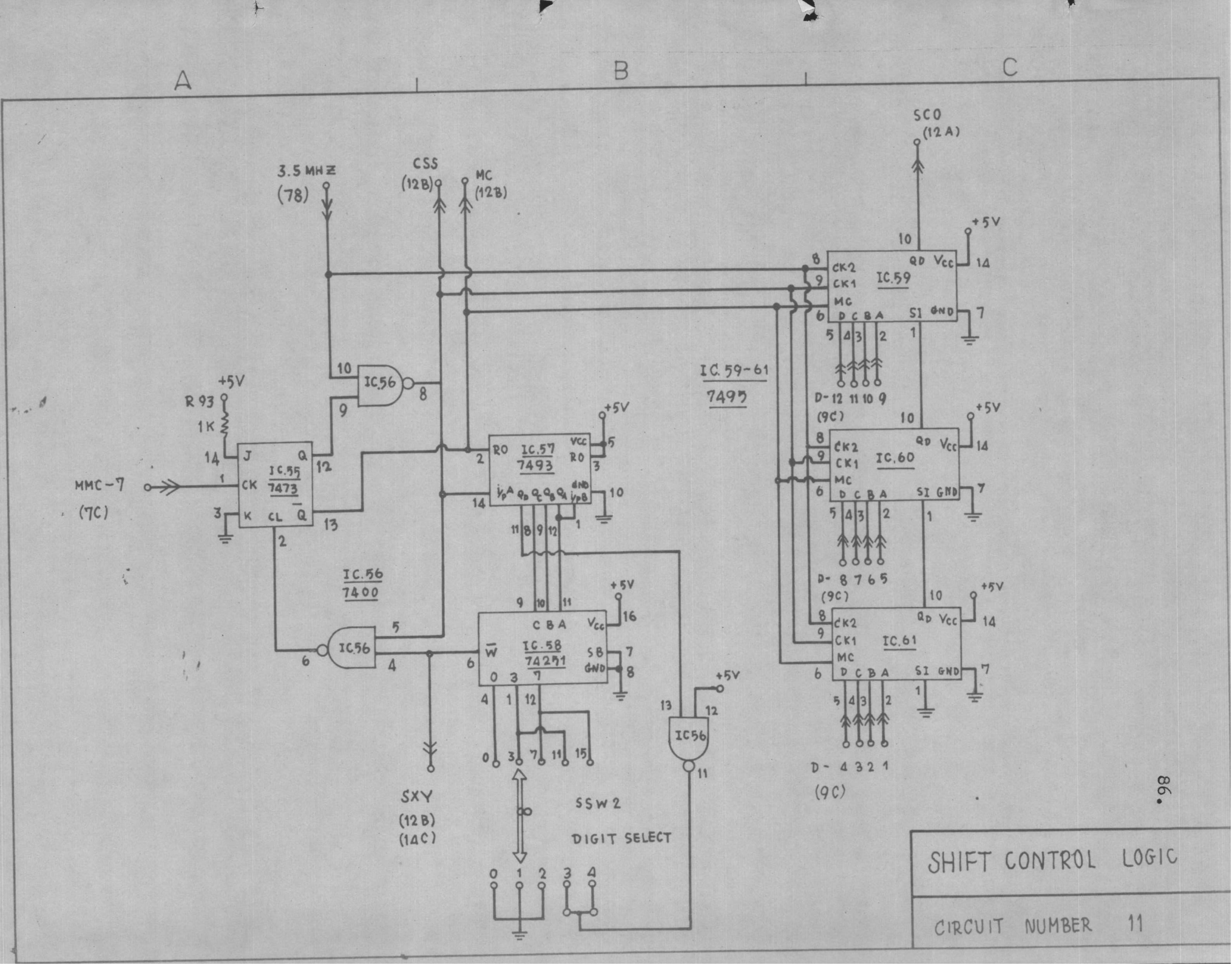
หอสมุดกลาง จุฬาลงกรณ์มหาวิทยาลัย

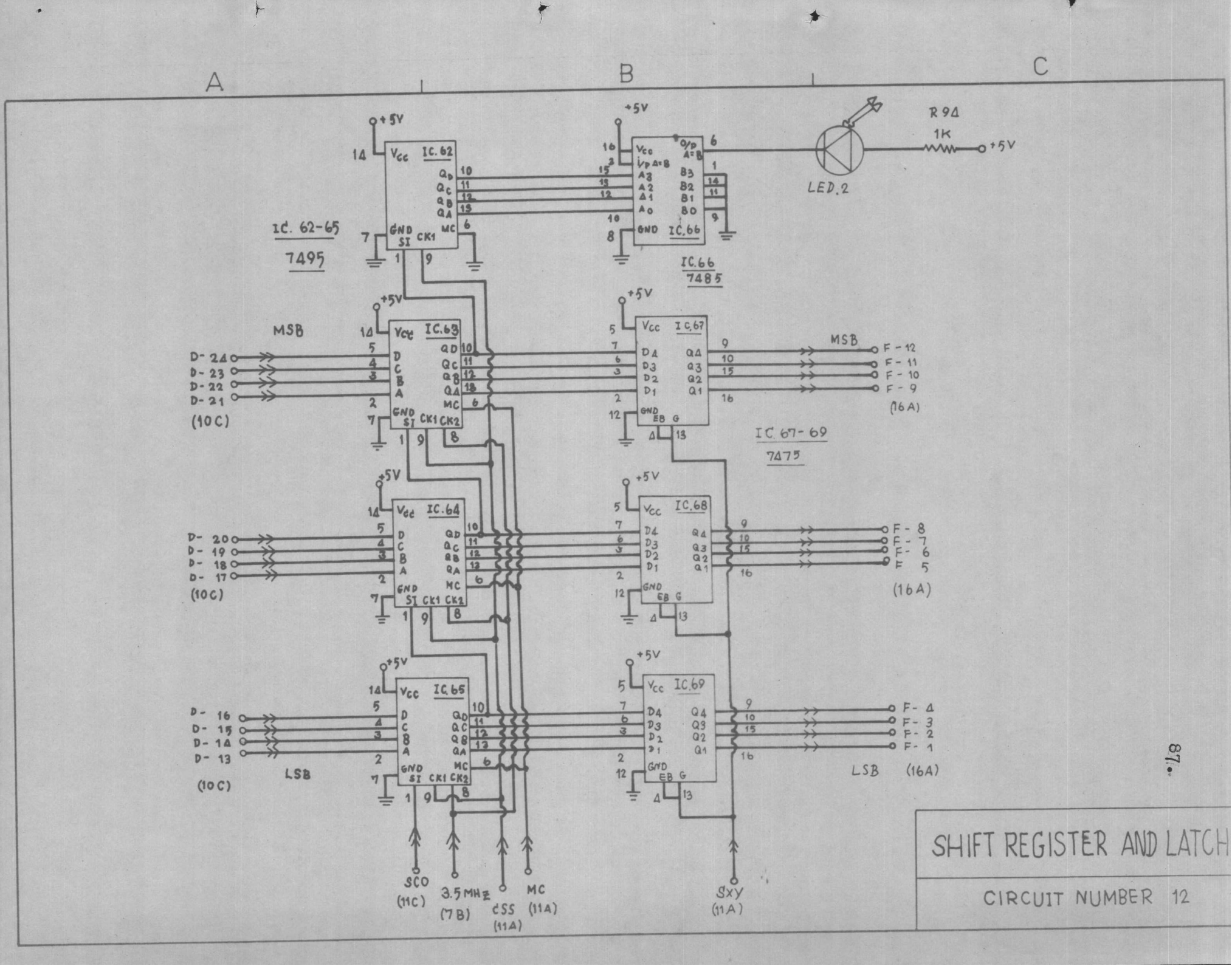
BINARY ADDRESS SCALER

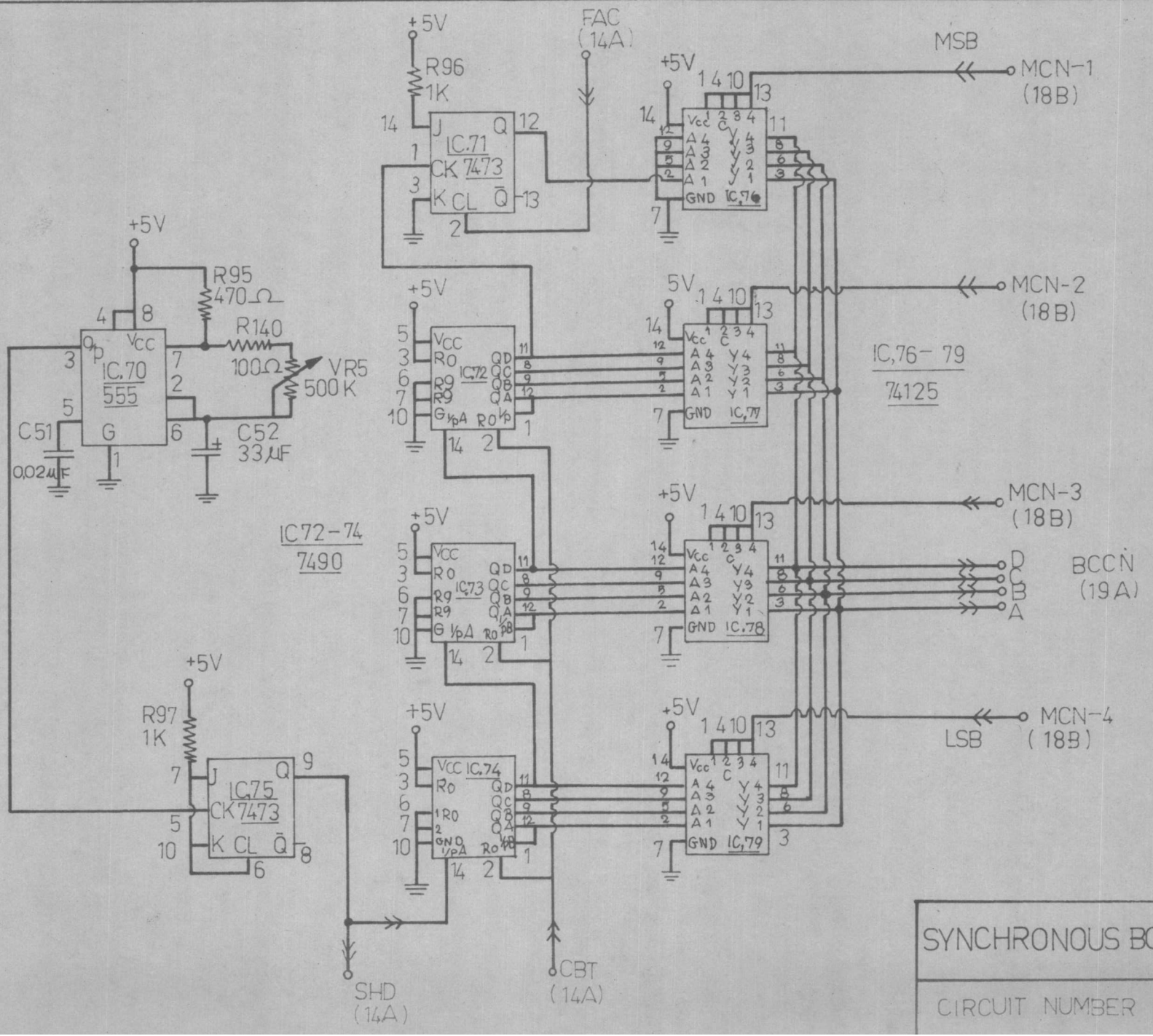
CIRCUIT NUMBER 8

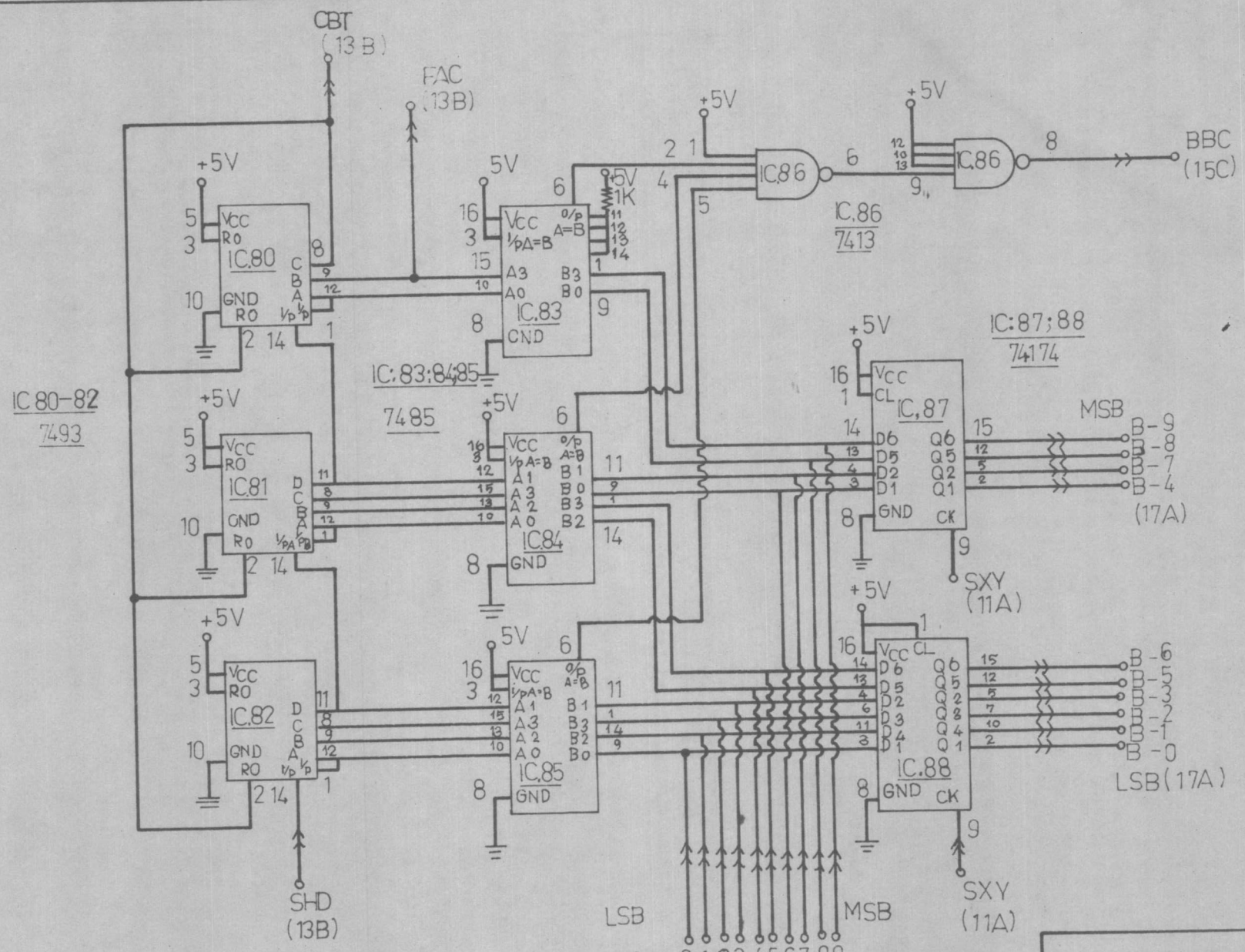

A
B
C
A-7
A-6
A-8
A-2
A-1
A-4
A-6
A-0
A-5
A-3
[8C]
IC 31,32,33
472114
+5V
IC 31
IC 32
IC 33
IC 34
IC 35
IC 36
IC 37
IC 38
IC 39
IC 40
IC 41
IC 42
IC 40,41,42
74192
CARRY
[10 C]
D-12
D-11
D-10
D-9
[11 C]
[15B]
D-8
D-7
D-6
D-5
[11 C]
[15C]
MOCL
[7 A]
MMC-6
[7C]
MMC-8
[7C]
D-4
D-3
D-2
D-1
[11 C]
[15 C]
LSB
R91
1K
5V
IC28
7473
MMC-10
[7C]
MMC-5
[7C]
IC 27
ENR
[10B]
RWE
[10A]
IC 27
7404
IC18
7400
LMW
[10B]
SFD
[21C]
MMC-8
[7C]
MEMORY UNIT and CONTROL
CIRCUIT NUMBER 9
84.


A
B
C
IC : 46;48;50
74 LS 125
IC:47;49;51
74 LS 75
IC:43;44;45
472114
IC:52;53;54
74192
IC.46
IC.47
IC.48
IC.49
IC.50
IC.51
IC.52
IC.53
IC.54
IC.43
IC.44
IC.45
IC.14
7473
+5V
R92
1K
R139
1K
LED1
CLS
(21B)
MSL
D-24
D-23
D-22
D-21
(12A)
(15A)
D-20
D-19
D-18
D-17
(12A)
(13A)
D-16
D-15
D-14
D-13
(12A)
(15B)
MOCL
(7A)
MMC-6
(7C)
CARRY
(9C)
LMW
(9B)
ENR
(9B)
RWE
(9B)
(8C)
MEMORY and COUNTER UNIT
CIRCUIT NUMBER 10
85.


A
B
C
3.5 MHZ
(78)
CSS
(12B)
MC
(12B)
SCO
(12A)
+5V
R 93
1K
MMC-7
(7C)
IC.55
7473
IC.56
IC.56
7400
IC.57
7493
IC.58
74251
IC.59
IC.60
IC.61
IC.59-61
7493
D-12 11 10 9
(9C)
D- 8 7 6 5
(9C)
D- 4 3 2 1
(9C)
SXY
(12B)
(14C)
SSW 2
DIGIT SELECT
0 1 2 3 4
SHIFT CONTROL LOGIC
CIRCUIT NUMBER 11
86.

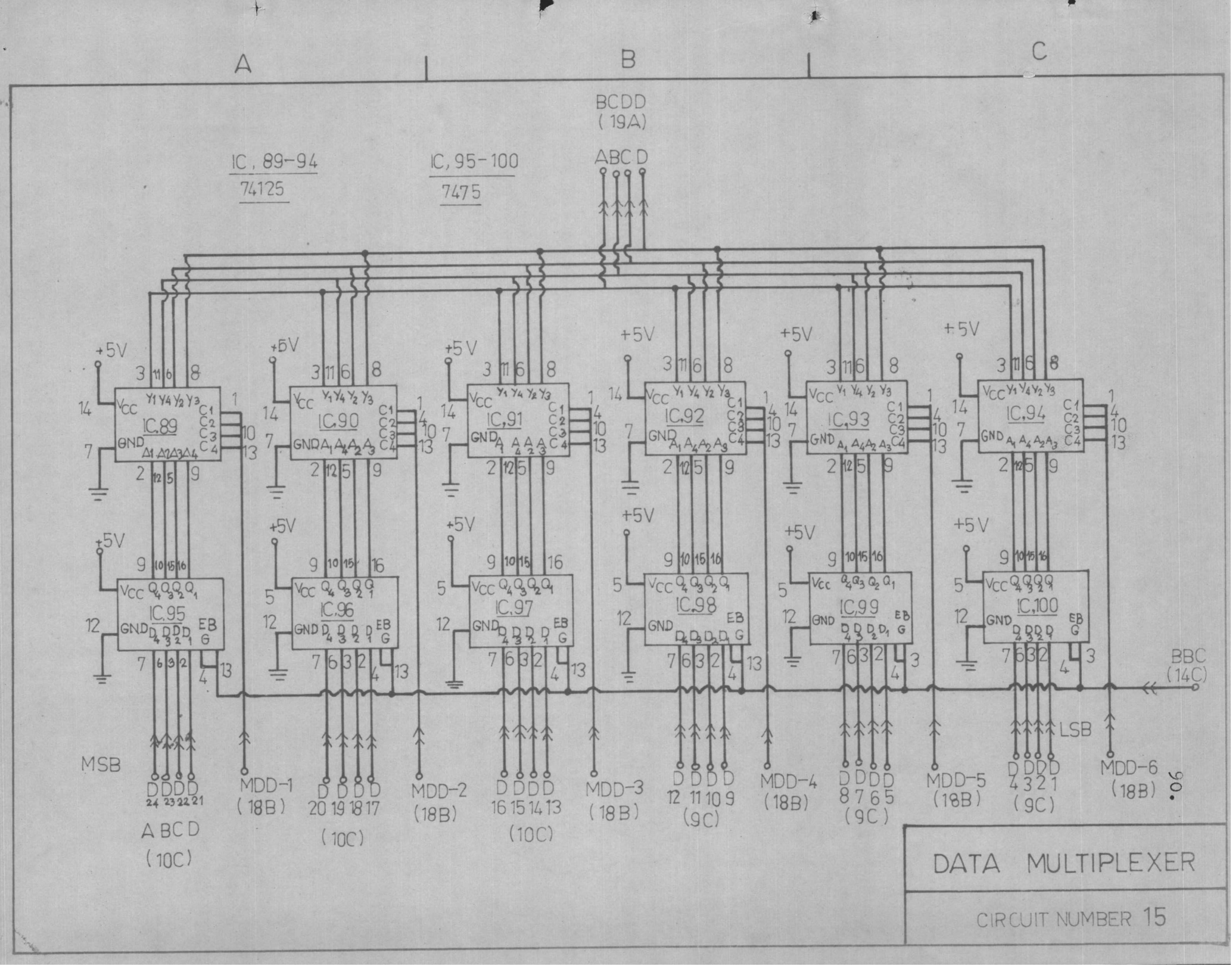

A
B
C
+5V
IC. 62
IC. 62-65
7495
IC.66
7485
R 9A
1K
LED.2
MSB
D- 24
D- 23
D- 22
D- 21
(10C)
IC.63
IC.67
IC.67-69
7475
F - 12
F - 11
F - 10
F - 9
(16A)
IC.64
IC.68
D- 20
D- 19
D- 18
D- 17
F - 8
F - 7
F - 6
F 5
IC.65
IC.69
D- 16
D- 15
D- 14
D- 13
LSB
F- 4
F- 3
F- 2
F- 1
SCO
(11C)
3.5 MHz
(7B)
CSS
(11A)
MC
(11A)
Sxy
(11A)
SHIFT REGISTER AND LATCH
CIRCUIT NUMBER 12
87.

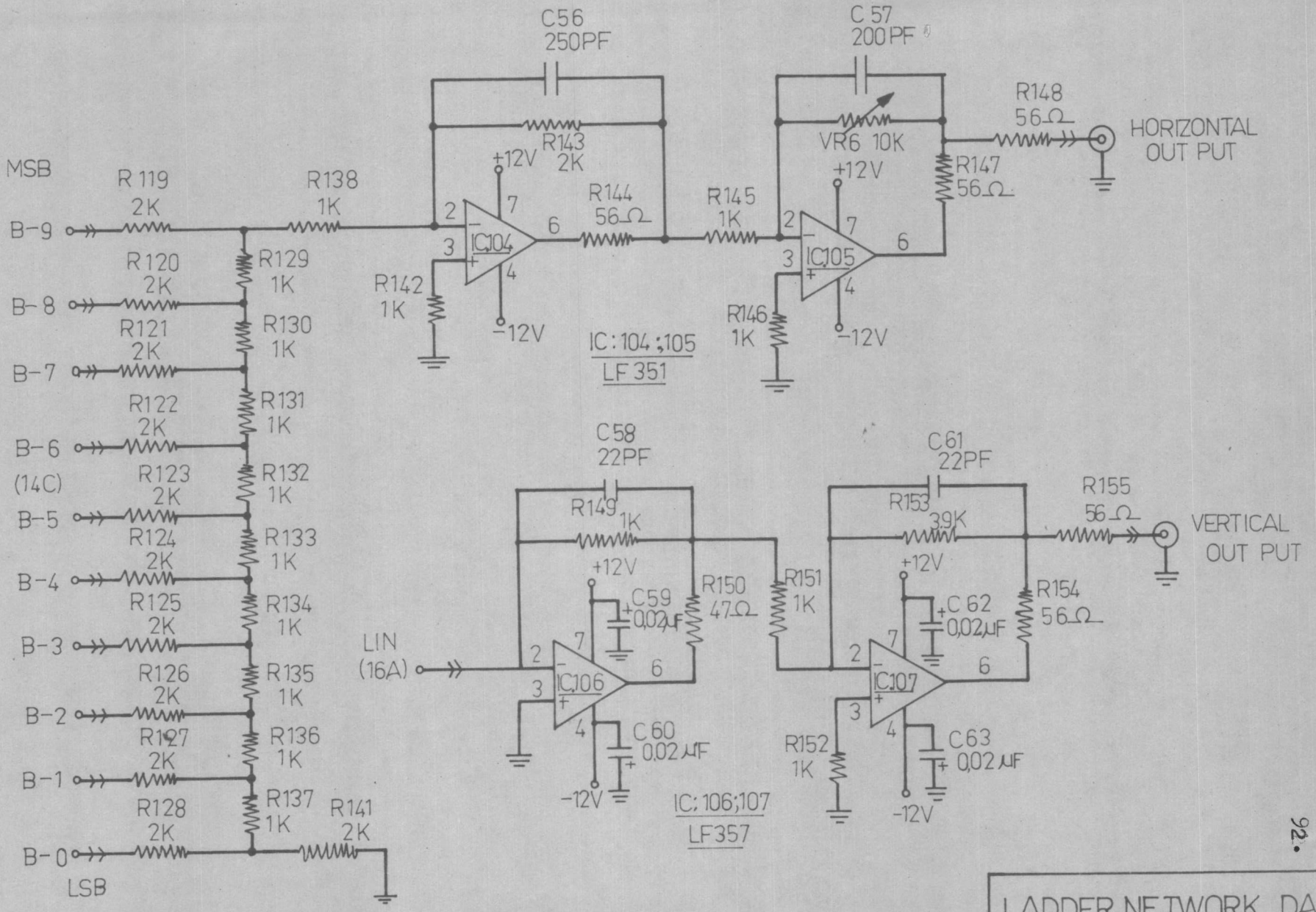

A
B
C
+5V
R96
1K
IC.71
CK 7473
FAC
(14A)
MSB
MCN-1
(18B)
R95
470Ω
R140
100Ω
VR5
500K
IC.70
555
C51
0.02μF
C52
33μF
MCN-2
(18B)
IC,76- 79
74125
IC72-74
7490
MCN-3
(18B)
BCCN
(19A)
R97
1K
IC.75
CK 7473
MCN-4
(18B)
LSB
SHD
(14A)
CBT
(14A)
SYNCHRONOUS BCD ADDRESS
CIRCUIT NUMBER 13
88.



BINARY ADDRESS COMPARATOR

CIRCUIT NUMBER 14

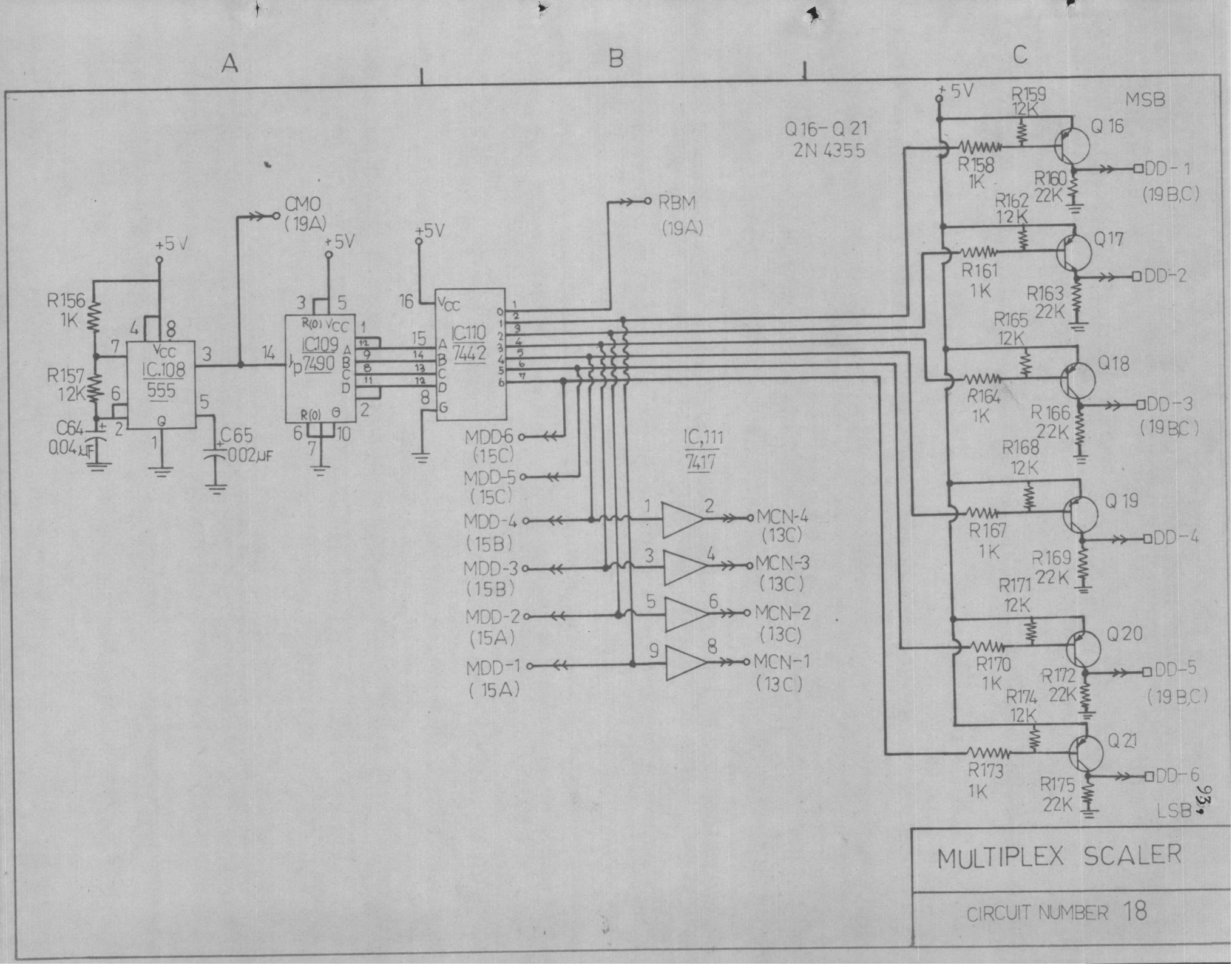

A
B
C
BCDD
(19A)
ABC D
IC, 89-94
74125
IC, 95-100
7475
IC.89
IC.90
IC,91
IC.92
IC,93
IC.94
IC.95
IC,96
IC.97
IC.98
IC,99
IC,100
+5V
MSB
LSB
BBC
(14C)
MDD-1
(18B)
MDD-2
(18B)
MDD-3
(18B)
MDD-4
(18B)
MDD-5
(18B)
MDD-6
(18B)
A BC D
(10C)
(10C)
(10C)
(9C)
(9C)
(9C)
DATA MULTIPLEXER
CIRCUIT NUMBER 15
90.

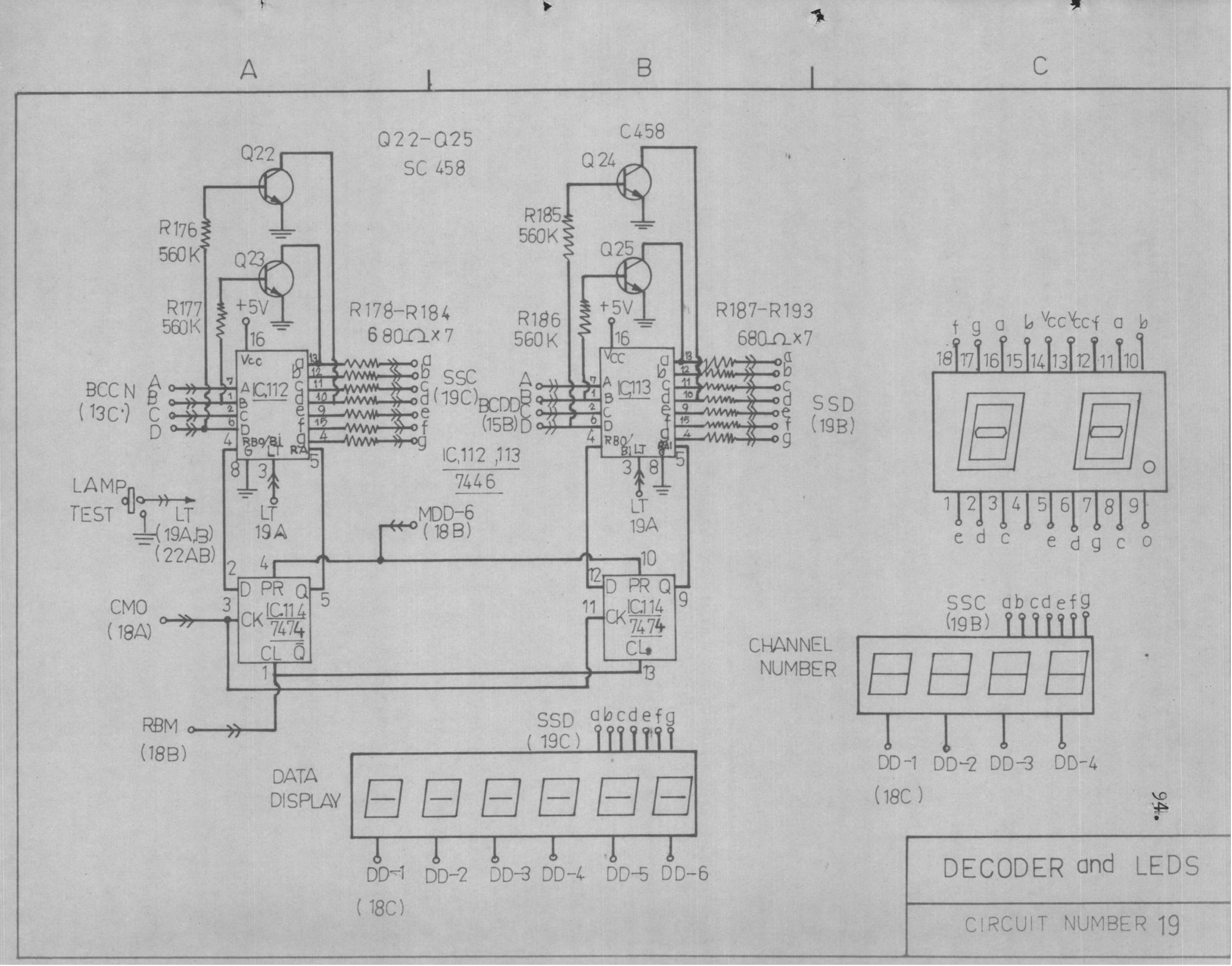


92.

LADDER NETWORK DAC.

CIRCUIT NUMBER 17

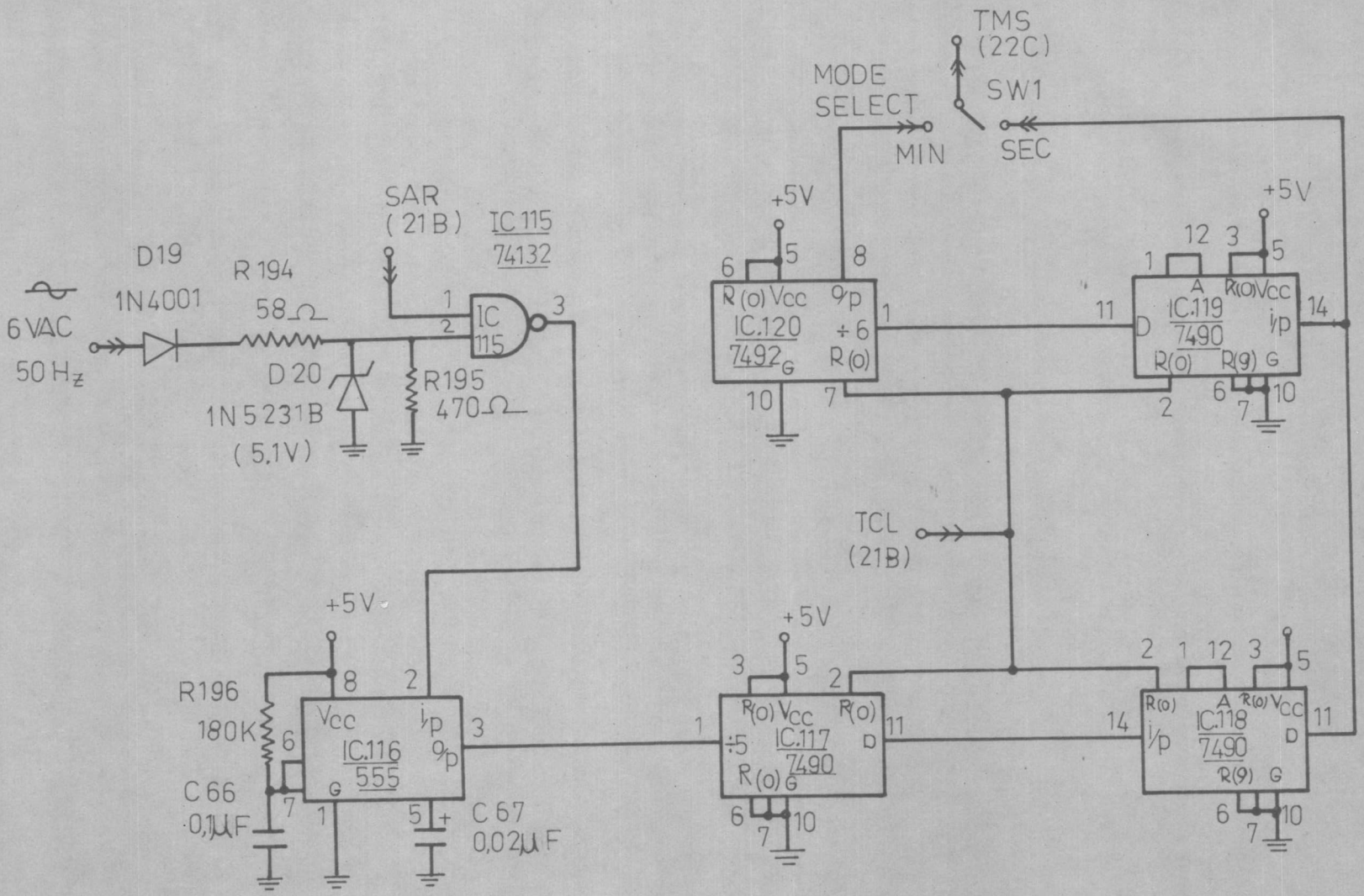

A
B
C
+5V
R156 1K
R157 12K
C64 0.04μF
IC.108 555
C65 0.02μF
CMO (19A)
IC.109 7490
RBM (19A)
IC.110 7442
MDD-6 (15C)
MDD-5 (15C)
MDD-4 (15B)
MDD-3 (15B)
MDD-2 (15A)
MDD-1 (15A)
IC,111 7417
MCN-4 (13C)
MCN-3 (13C)
MCN-2 (13C)
MCN-1 (13C)
Q16-Q21 2N4355
MSB
R159 12K
Q16
R158 1K
R160 22K
DD-1 (19B,C)
R162 12K
Q17
R161 1K
R163 22K
DD-2
R165 12K
Q18
R164 1K
R166 22K
DD-3 (19B,C)
R168 12K
Q19
R167 1K
R169 22K
DD-4
R171 12K
Q20
R170 1K
R172 22K
DD-5 (19B,C)
R174 12K
Q21
R173 1K
R175 22K
DD-6
LSB
MULTIPLEX SCALER
CIRCUIT NUMBER 18



94.

DECODER and LEDS

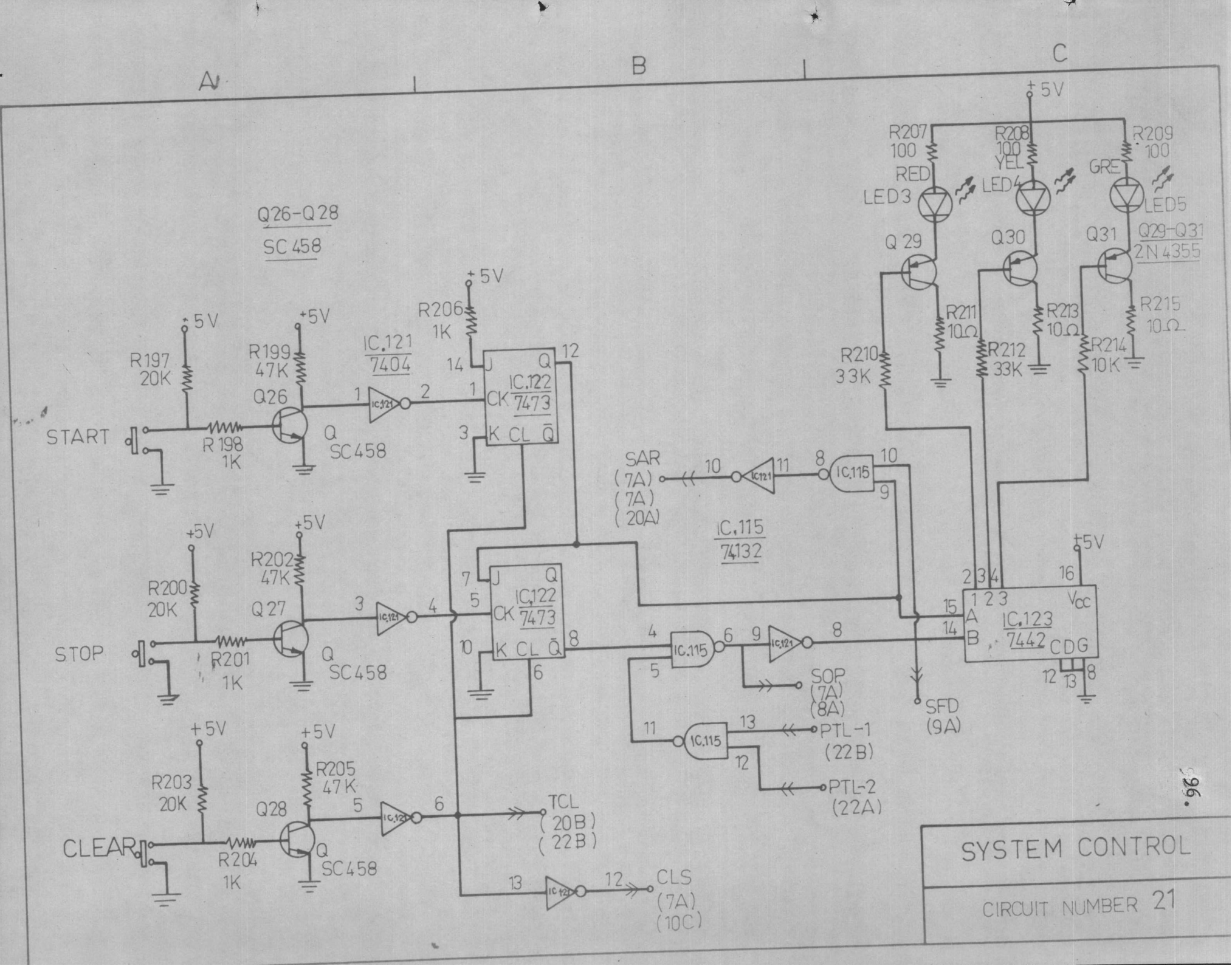
CIRCUIT NUMBER 19

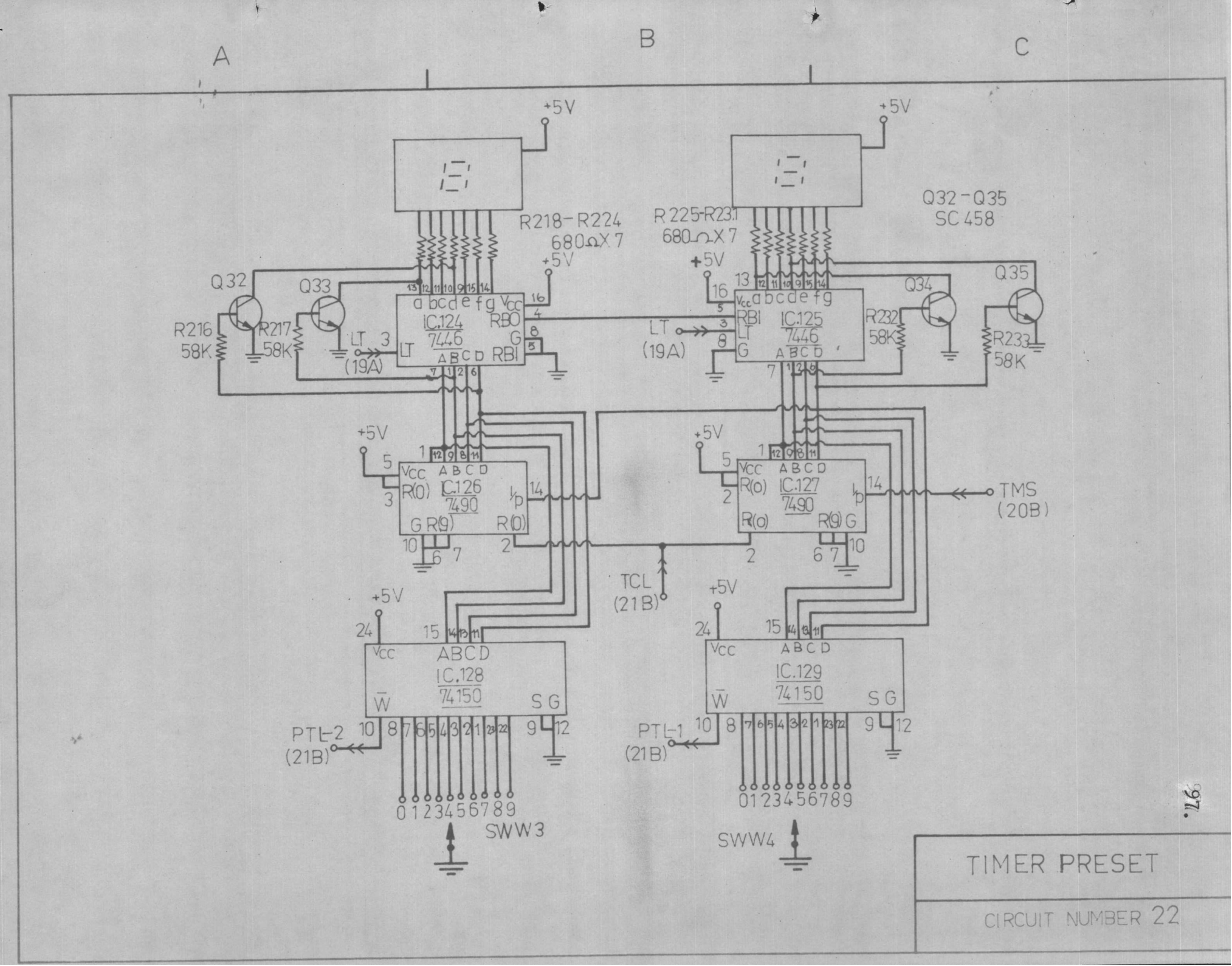


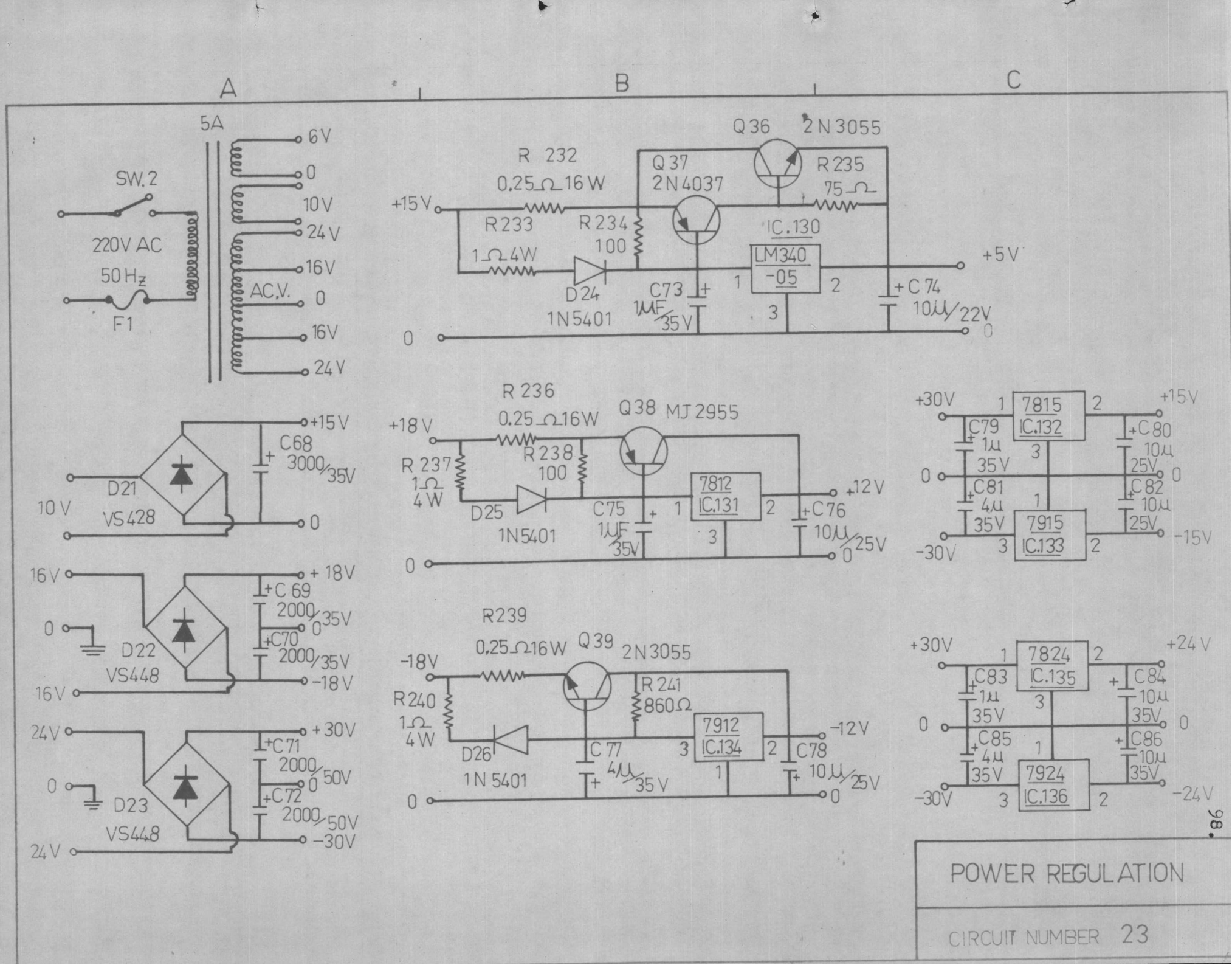
95.

TIMEBASE UNIT

CIRCUIT NUMBER 20


A
B
C
+5V
R207 100 RED LED3
R208 100 YEL LED4
R209 100 GRE LED5
Q29
Q30
Q31
Q29-Q31 2N4355
R210 33K
R211 10Ω
R212 33K
R213 10Ω
R214 10K
R215 10Ω
Q26-Q28 SC458
R197 20K
R199 47K
Q26
IC.121 7404
R206 1K
IC.122 7473
START
R198 1K
Q SC458
SAR (7A) (7A) (20A)
IC.115 7432
R200 20K
R202 47K
Q27
STOP
R201 1K
R203 20K
R205 47K
Q28
CLEAR
R204 1K
IC.123 7442 CDG
Vcc
SOP (7A) (8A)
SFD (9A)
PTL-1 (22B)
PTL-2 (22A)
TCL (20B) (22B)
CLS (7A) (10C)
SYSTEM CONTROL
CIRCUIT NUMBER 21


A
B
C
+5V
R218-R224
680Ω X 7
R225-R231
680Ω X 7
Q32 - Q35
SC 458
Q32
Q33
Q34
Q35
R216
58K
R217
58K
R232
58K
R233
58K
IC.124
7446
IC.125
7446
LT
(19A)
RBO
RBI
IC.126
7490
IC.127
7490
TMS
(20B)
TCL
(21B)
IC.128
74150
IC.129
74150
PTL-2
(21B)
PTL-1
(21B)
SWW3
SWW4
TIMER PRESET
CIRCUIT NUMBER 22



98

POWER REGULATION

CIRCUIT NUMBER 23