บทที่ 6

การนำแถวคอยไปใช้ในพรินเตอสปูลเลอ

จากบทที่ 4 ถึง บทที่ 5 ได้กล่าวถึงการออกแบบและจัดสร้างวงจรอิเล็กทรอนิกส์และวงจรรวมสำหรับจัดการข้อมูลแถวคอยและได้ทำการทดสอบโดยการจำลองผลการทำงานโดยใช้โปรแกรมจำลองผลซึ่งได้ผลลัพธ์ถูกต้องตามที่ต้องการแล้ว ในบทนี้จะได้กล่าวถึงการนำวงจรจัดการข้อมูลแถวคอยไปประยุกต์ใช้ผู้วิจัยได้นำวงจรรวมจัดการข้อมูลแถวคอยไปใช้ในการสร้างพรินเตอสปูลเลอ (Printer Spooler) ซึ่งได้แสดงหลักการและอัลกอริธึมเอาไว้ในหัวข้อ 5 ของบทที่ 3 แล้ว โดยจะเริ่มจากการออกแบบวงจรอิเล็กทรอนิกส์แล้วแปลงเป็นวงจรรวม อุปกรณ์เกทอาเรย์ที่สามารถโปรแกรมได้

1. <u>วงจรพรินเตอสปูลเลอ</u>

การออกแบบวงจรพรินเตอสปูลเลอแสดงดังภาพที่ 6.1 ถึง 6.18 ในภาพที่ 6.1 เป็นผังระดับบนสุดของวงจรแบ่งออกเป็น 3 ส่วนใหญ่ได้แก่ วงจรควบคุมพรินเตอสปูลเลอ (Printer Spool Controller) วงจรจัดการข้อมูลแถวคอย (Qucue Manager) และอาเรย์ (Array)

1.1 <u>วงจรควบคุมพรินเตอสปูลเลอ (Printer Spool Controller)</u> เป็นส่วนวงจรซึ่งรวมโปรแกรมหลักและฟังก์ชั่นเฉพาะของสปูลเลอร์สำหรับเครื่องพิมพ์ได้แก่ส่วนของ Data Arrived ซึ่งรวมฟังก์ชัน HAVE_DATA_IN และ CLEAR_DATA_IN ส่วนของ Acknowledge Arrived ซึ่งรวม Output_Ready และตัวแปร ACKNOWLEDGE_ARRIVED ในภาพที่ 6.2 แสดงภาพผังวงจรควบคุมพรินเตอสปูลเลอ ซึ่งส่วนประกอบภายในแสดงในภาพ 6.5-6.11

1) ส่วนวงจร Data Arrived แสดงดังภาพ 6.5 ซึ่งส่วนนี้ได้สร้างตัวแปร INPUT_DATA_ARRIVED เป็นตัวแปรบูลลีนที่มีค่าข้อมูลเป็น TRUE หรือ FALSE เพียง 2 สถานะ แทนได้ด้วยฟลิปฟลอบเพียง 1 ตัว เมื่อมีข้อมูลเข้าจากคอมพิวเตอร์จะมีสัญญาณ STROBE เข้ามาด้วย ดังนั้นจึงนำสัญญาณ STROBE มาใช้เป็นสัญญาณนาฬิกาให้แก่ฟลิปฟลอบเพื่อให้รับข้อมูล 1 เข้า ซึ่งจะคงสถานะจนกว่าจะมีสัญญาณ CLEAR จึงจะกลับมีสถานะเป็น 0 เราจะใช้ 1 แทน TRUE และ 0 แทน FALSE และนอกจากนั้นยังใช้วงจรในส่วนนี้สร้างสัญญาณ BUSY ส่งกลับไปยังคอมพิวเตอร์ด้วย

2) ส่วนวงจร Acknowledge Arrived แสดงดังภาพ 6.6 โดยในส่วนนี้ประกอบด้วยตัวแปร ACKNOWLEDGE_ARRIVED และฟังก์ชั่น OUTPUT_READY ซึ่งตัวแปร ACKNOWLEDGE_ARRIVED เป็นตัวแปรบูลลีน ได้ออกแบบโดยใช้ฟลิปฟลอบเช่นเดียวกับตัวแปร INPUT_DATA_ARRIVED ส่วนฟังก์ชั่น OUTPUT_READY ซึ่งให้ผลเป็น ACKNOWLEDGE_ARRIVED AND NOT BUSY_OCCURED ใช้แอนเกทที่มีอินพุทเป็นอินเวอร์ท (Inverting Input AND Gate) หรือใช้อุปกรณ์ NOR Gate (A.B = A + B)

3) ส่วนวงจร Main Program เป็นส่วนคำสั่งโครงสร้าง

```
REPEAT
        IF HAVE_DATA_IN AND NOT Q_FULL THEN BEGIN
        END
        ELSE IF NOT Q_EMPTY AND OUTPUT_READY THEN BEGIN
        END
UNTIL FALSE
```

โดยวงจรจะตรวจสอบ IF ทั้ง 2 คำสั่งซึ่งใช้ AND gate เป็นอุปกรณ์ในการสร้างคำสั่งตรวจสอบเงื่อนไขร่วมกับฟลิปฟลอบ ซึ่งจะทำให้การเกิดสัญญาณสัมพันธ์กับสัญญาณนาฬิกาและฟลิปฟลอบด้านขวามือเป็นวงจรที่จะสร้างสัญญาณทำให้เกิดลำดับของการทำงาน สำหรับคำสั่งที่อยู่ภายในโครงสร้าง IF และ ELSE IF ต่อไป

4) ส่วนวงจร Main Structure เป็นส่วนของวงจรที่สร้างสัญญาณลำดับเพื่อควบคุมการทำงานของส่วนวงจรอื่น ๆ ซึ่งการออกในส่วนนี้จะต้องพิจารณาลำดับการทำงานของส่วนวงจรต่าง ๆ เพื่อที่จะทราบว่าจะต้องสร้างลำดับการทำงานเป็นจำนวนขั้นตอนเท่าใด โดยจะต้องพิจารณาทั้งลำดับการทำงานในโครงสร้าง IF และ ELSE IF ซึ่งมีรายละเอียดดังนี้

ลำดับการทำงานใน IF ได้แก่คำสั่ง Q_INSERT และ CLEAR_DATA_IN สำหรับ Q_INSERT ประกอบด้วยลำดับการทำงาน 4 ขั้นตอน ดังภาพ 4.13 และ 4.14 ในบทที่ 4 และใน CLEAR_DATA_IN ซึ่งประกอบด้วยคำสั่ง INPUT_DATA_ARRIVED := FALSE และ SEND_ACKNOWLEDGE ซึ่งต้องใช้ขั้นตอนเป็นระยะเวลาอย่างน้อย 1 ไมโครวินาที เพื่อส่งสัญญาณ ACKNOWLEDGE เนื่องจากเราเลือกใช้สัญญาณนาฬิกาที่มีความถี่ 4 เมกกะเฮริทซ์ ซึ่งมีช่วงเวลาของสัญญาณ 1

รอบ เป็น 250 นาโนวินาที จะต้องใช้เวลาเพื่อส่งสัญญาณ ACKNOWLEDGE จำนวน 4 รอบสัญญาณนาฬิกา ในการพิจารณาเราสามารถนำคำสั่ง INPUT_DATA_ARRIVED := FALSE ให้ทำงานในช่วงเวลาที่ 4 ได้เช่นกันเนื่องจากการรับข้อมูลเข้าสู่หน่วยความจำสิ้นสุดในช่วงเวลาที่ 3 แล้ว ดังนั้นจึงจะใช้ช่วงเวลา 4-7 สำหรับสร้างสัญญาณ ACKNOWLEDGE ซึ่งสามารถแสดงผังเวลาได้ดังภาพ 6.19 จากที่ได้กล่าวมานี้จำนวนลำดับการทำงานของคำสั่งต่าง ๆ ใน IF HAVE_DATA_IN สามารถแบ่งออกเป็น 7 ลำดับ

ลำดับการทำงานใน ELSE IF ซึ่งประกอบด้วยคำสั่ง Q_REMOVE และ SEND_OUT_DATA ก็สามารถพิจารณาในลักษณะเดียวกัน แบ่งได้เป็น 7 ลำดับขั้นเช่นกันแสดงผังเวลาดังภาพ 6.20 โดยคำสั่ง Q_REMOVE จะใช้ช่วงเวลา 1 ถึง 4 คำสั่ง ACKNOWLEDGE_ARRIVED ใช้ช่วงเวลาที่ 4 และ SEND_STROBE ใช้ช่วงเวลาที่ 4 ถึง 7 ส่วน OUT_DATA : = DATA_OUT นั้น ในการจัดสร้างได้ใช้เป็นจุดเดียวกันกล่าวคือตัวแปร DATA_OUT กับ OUT_DATA ใช้จุดเดียวกันอยู่แล้ว

ดังนั้นในการจัดสร้างวงจรสร้างสัญญาณลำดับจะใช้ลำดับทั้งหมด 8 ลำดับ โดยให้ลำดับที่ 0 เป็นลำดับที่อยู่ในระหว่างที่ไม่มีการทำงาน วงจรในส่วนนี้แสดงในภาพ 6.8

5) ส่วนวงจร Main Command เป็นส่วนวงจรที่ใช้สร้างสัญญาณควบคุมส่วนต่าง ๆ ให้เกิดขึ้นตามลำดับ โดยใช้สัญญาณลำดับจากส่วนวงจร Main Structure และสัญญาณแสดงว่าเป็นการรับหรือส่งข้อมูลจากส่วนวงจร Main Program สัญญาณต่าง ๆ ที่สร้างขึ้นได้แก่

mem.CE = $P_1 - P_3$

mem.G = Send . $P_1 - P_3$

mem.R/W = Get . P_2

H.next = Send . P_4

T.next = Get . P_4

H.use = Send . $P_1 - P_3$

T.use = Get . $P_1 - P_3$

out.STROBE = Send . $P_4 - P_7$

inp.ACK = Get . $P_4 - P_7$

G.in = Get . $P_1 - P_3$

G.out = Send . P_2

ส่วนวงจร Main command นี้สามารถแสดงได้ดังรูปที่ 6.9

6) ส่วนวงจร INITIALIZE เป็นส่วนวงจรที่ทำให้เกิดสัญญาณเริ่มต้น เพื่อให้วงจรเข้าสู่สภาวะเริ่มต้นซึ่งการเกิดสัญญาณนี้อาจเกิดได้จากสัญญาณ INIT ที่มาจากคอมพิวเตอร์ และ RESET ที่มาจากภายนอกที่ใช้ต่อวงจรเริ่มต้นขณะเปิดเครื่อง (Power on Reset) วงจรในส่วนนี้แสดงดังภาพที่ 6.10

7) ส่วนวงจร FAULT enable เป็นส่วนวงจรที่จะผ่านกลุ่มสัญญาณ FAULT จากเครื่องพิมพ์ไปยังคอมพิวเตอร์ ซึ่งเป็นสัญญาณที่จะเกิดเมื่อมีเหตุผิดปกติที่เครื่องพิมพ์ เช่น ไม่ได้เปิดเครื่องพิมพ์ หรือกระดาษหมดในวงจรนี้จะให้สัญญาณนี้ผ่านได้เมื่อแถวคอยเต็มเท่านั้น ส่วนของวงจร FAULT ENABLE แสดงดังภาพ 6.11

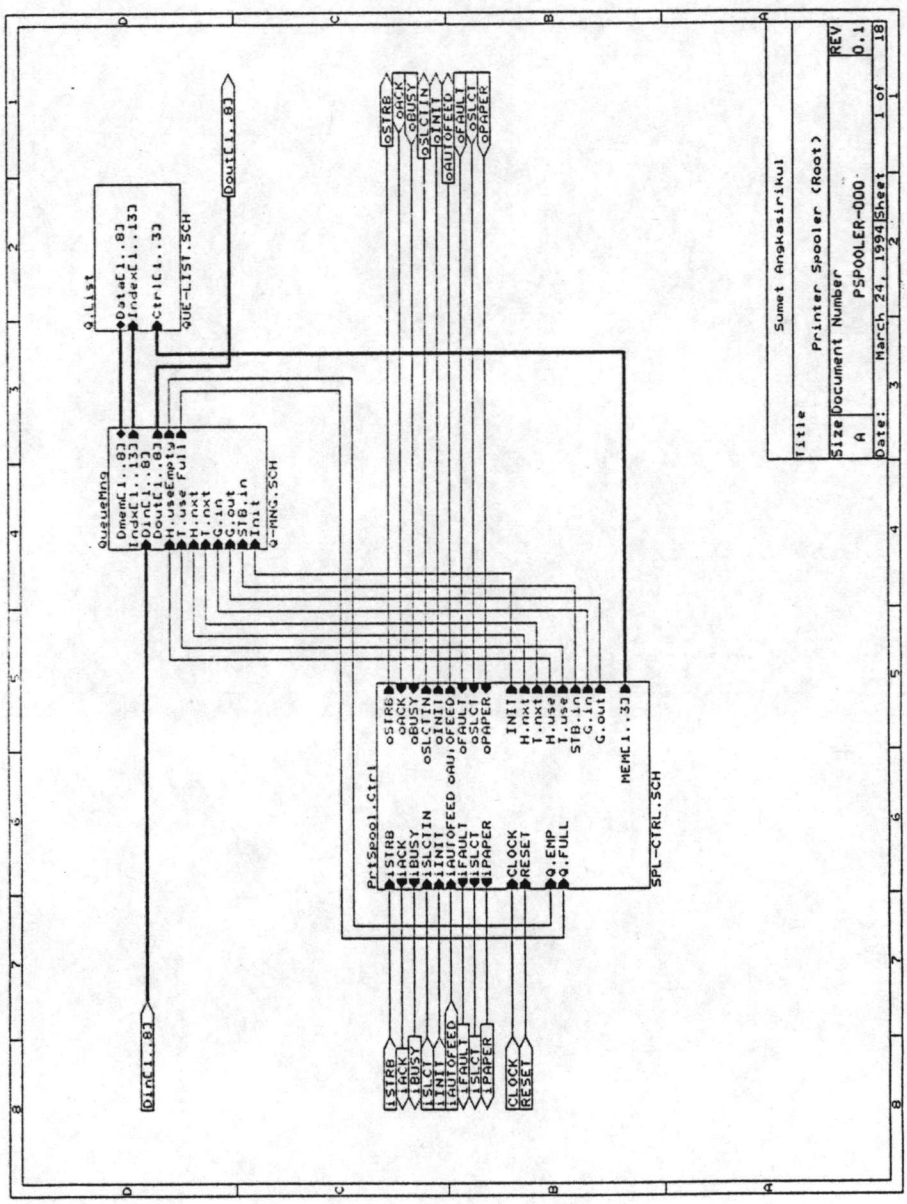
1.2 <u>วงจรจัดการข้อมูลแถวคอย (Queue Manager)</u> วงจรจัดการข้อมูลแถวคอยแสดงรายละเอียดในภาพ 6.3 ประกอบด้วยส่วนโปรแกรมย่อยของแถวคอย (Queue Subroutine) และอุปกรณ์บัฟเฟอร์ (input / output buffer)

1) input/output buffer ประกอบด้วย 3 วงจรย่อย ซึ่งแสดงรายละเอียดในภาพ 6.12 และ 6.13 วงจรย่อย Dat In เป็นตัวแปรที่ใช้เก็บ INP_DATA ที่มาจากคอมพิวเตอร์โดยมีสัญญาณ STROBE จากคอมพิวเตอร์เป็นสัญญาณเพื่อ Load ข้อมูลเข้าสู่ตัวแหร วงจรย่อย Buf In เป็นส่วนเชื่อมระหว่าง Dat In กับ Data ของหน่วยความจำ ARRAY จะให้ข้อมูลจาก Dat In เข้าสู่ Data ของหน่วยความจำในจังหวะเวลาที่เหมาะสม โดยใช้สัญญาณ G.in จากส่วนวงจร Main Command วงจรย่อย Data Out คือตัวแปร Data_Out ที่ต่อกับ Out Dat ไปยังเครื่องพิมพ์เป็นวงจรย่อยชนิดเดียวกับ Dat In

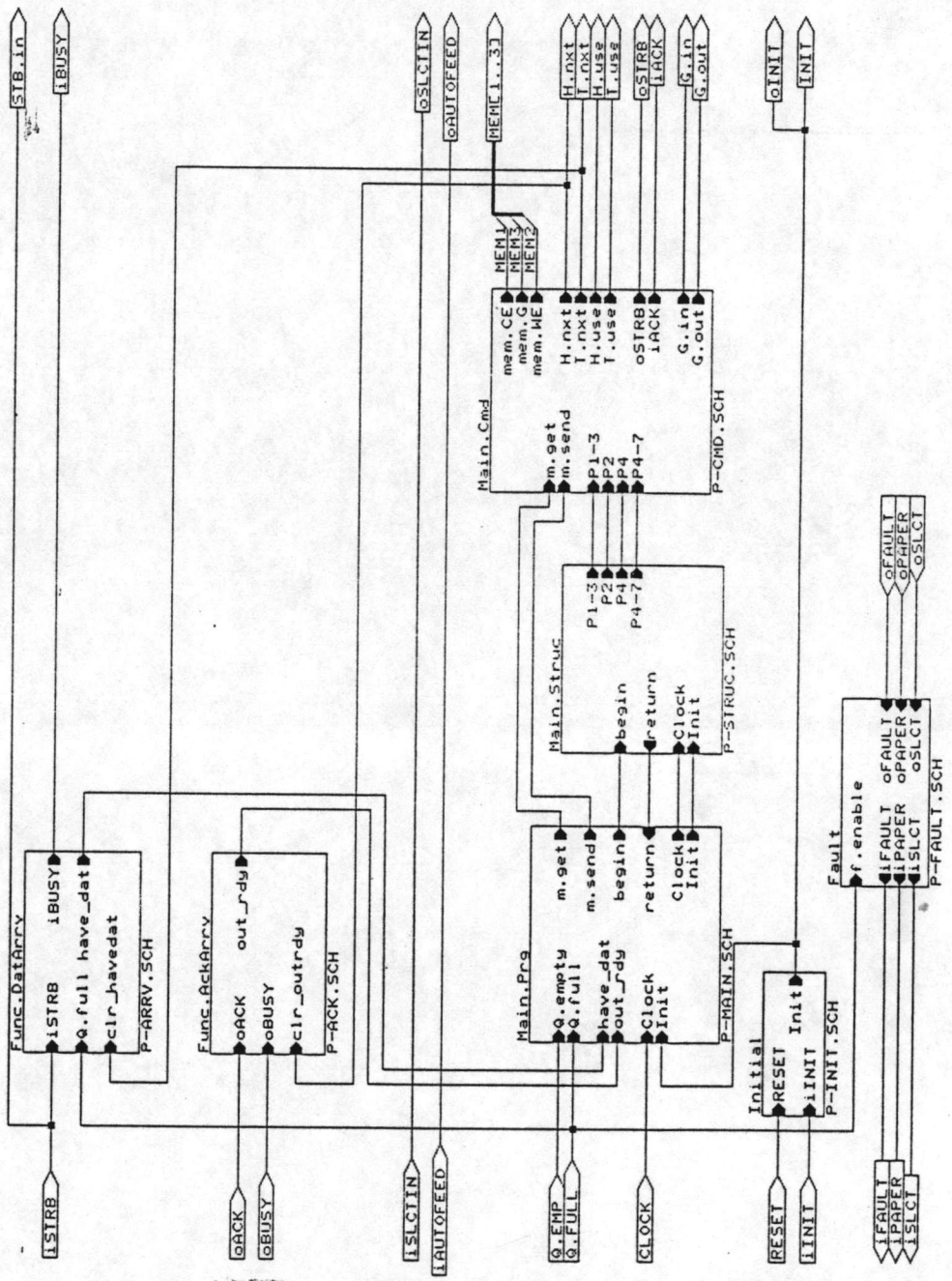
2) ส่วนวงจร Queue Subrouline คือส่วนต่าง ๆ ที่ได้จากวงจร Qurue ในบทที่ 4 ซึ่งได้นำมาใช้ในบางส่วนได้แก่ Q.Full, Q.Empty, Q.Tail, Q.Head, NextTail, NextHead, TailBuffer และ Head Buffer ผังวงจรในระดับ Queue Subroutine แสดงดังรูป 6.4 ส่วนรายละเอียดของวงจรย่อยแสดงในรูปที่ 6.14 ถึง 6.17

1.3 <u>วงจรอาเรย์ (List Array)</u> ส่วนของวงจรอาเรย์คือวงจรหน่วยความจำที่สร้างขึ้นเป็นอาเรย์เพื่อนำไปใช้เป็น Queue.List รายละเอียดดังภาพ 6.18 ซึ่งมีรายละเอียดเช่นเดียวกับอาเรย์ของแถวคอยในบทที่ 4

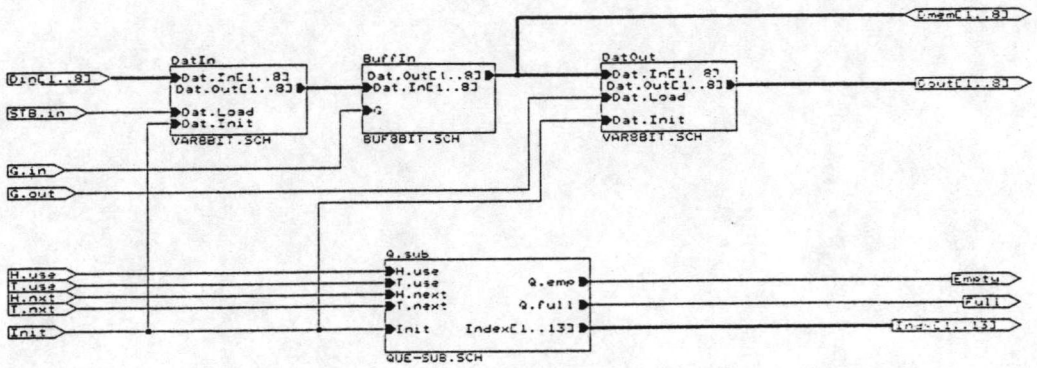
หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย



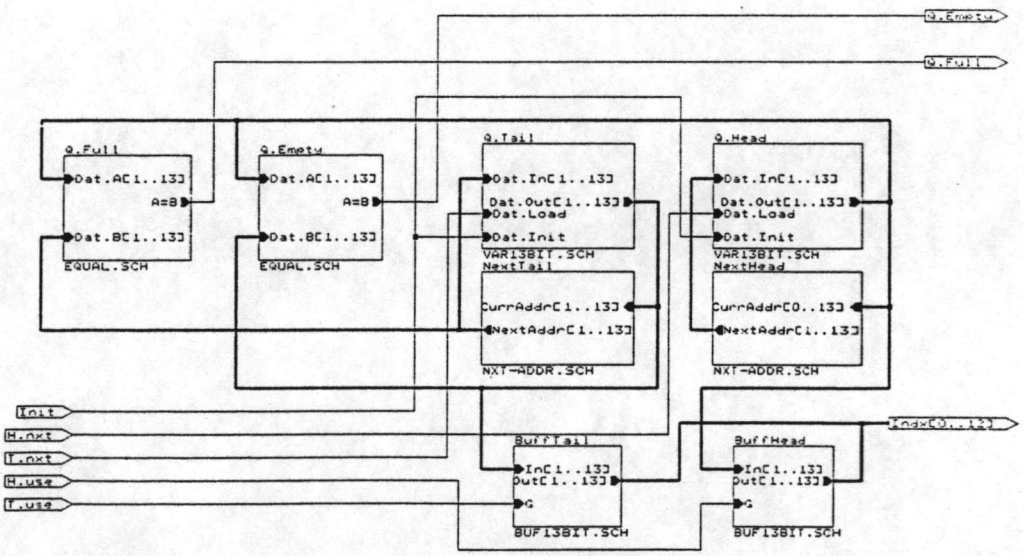
รูปที่ 6.1 ผังระดับบนสุดของวงจรปรินเตอร์สปูลเลอร์



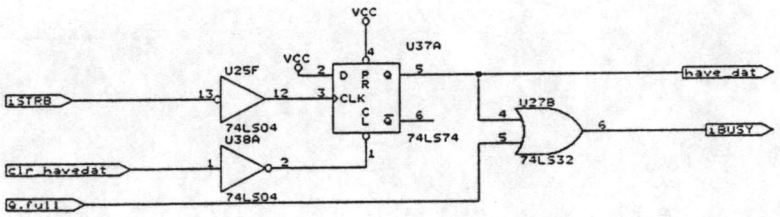
รูปที่ 6.2 ผังส่วนวงจรควบคุมพรินเตอสปูลเลอ



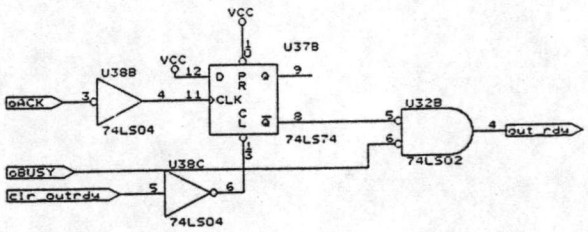
รูปที่ 6.3 ผังส่วนวงจรจัดการข้อมูลแถวคอย



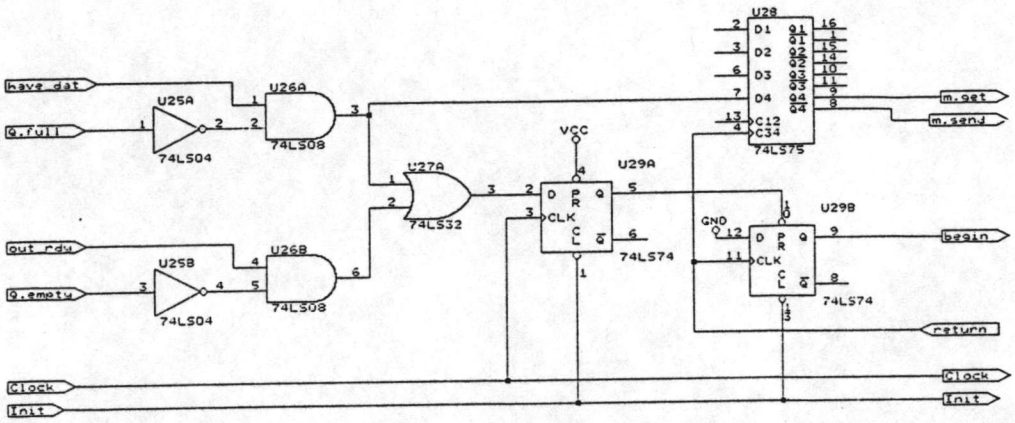
รูปที่ 6.4 ส่วนวงจรที่เป็นโปรแกรมย่อย



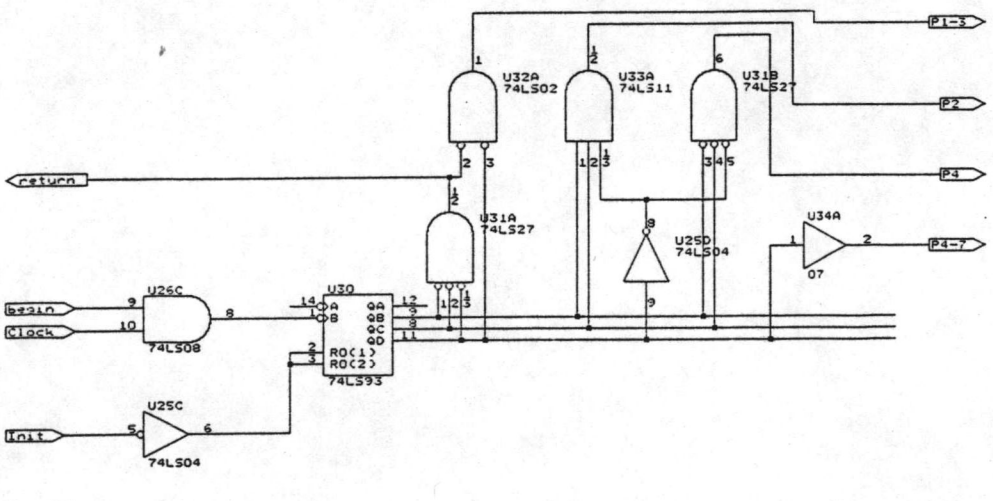
รูปที่ 6.5 ส่วนวงจร Data Arrived



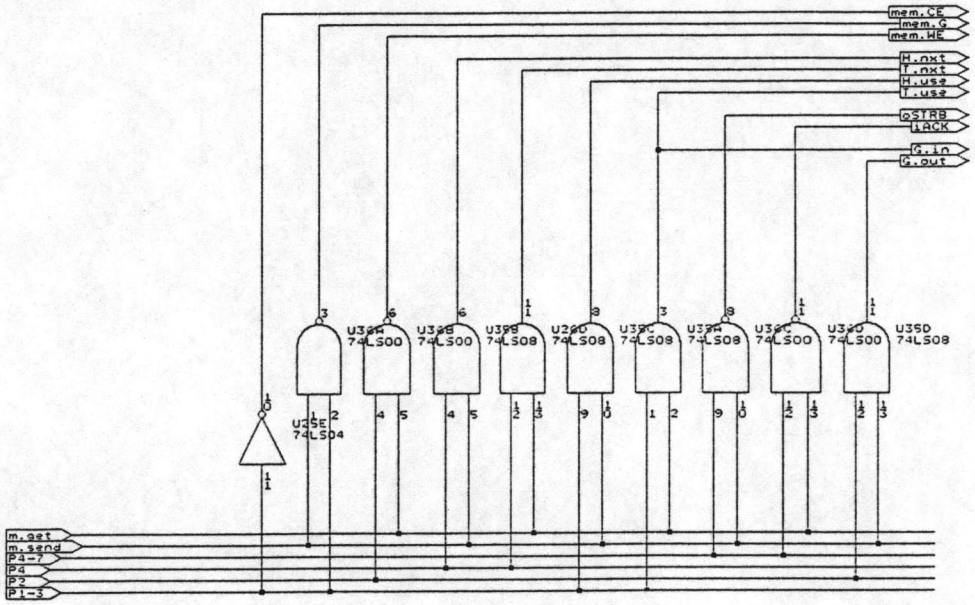
รูปที่ 6.6 ส่วนวงจร Acknowledge Arrived



รูปที่ 6.7 ส่วนวงจร Main Program

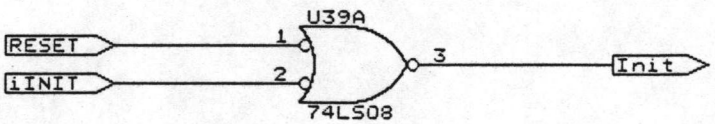


รูปที่ 6.8 ส่วนวงจร Main Structure

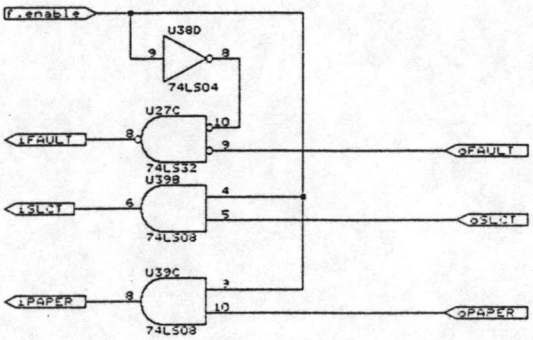


รูปที่ 6.9 ส่วนวงจร Main Command

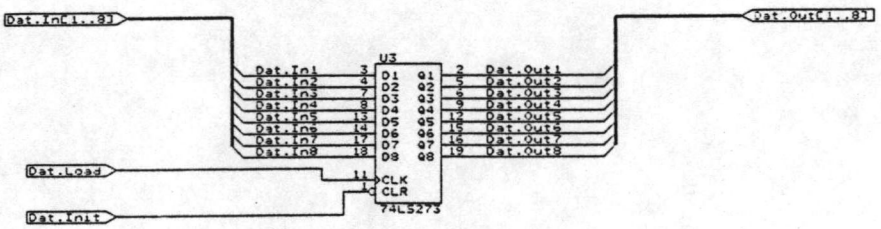
รูปที่ 6.10 ส่วนวงจร INITIALIZE



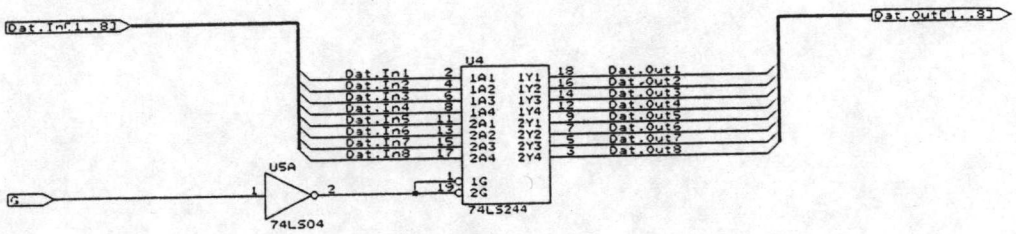
รูปที่ 6.10 ส่วนวงจร INITIALIZE



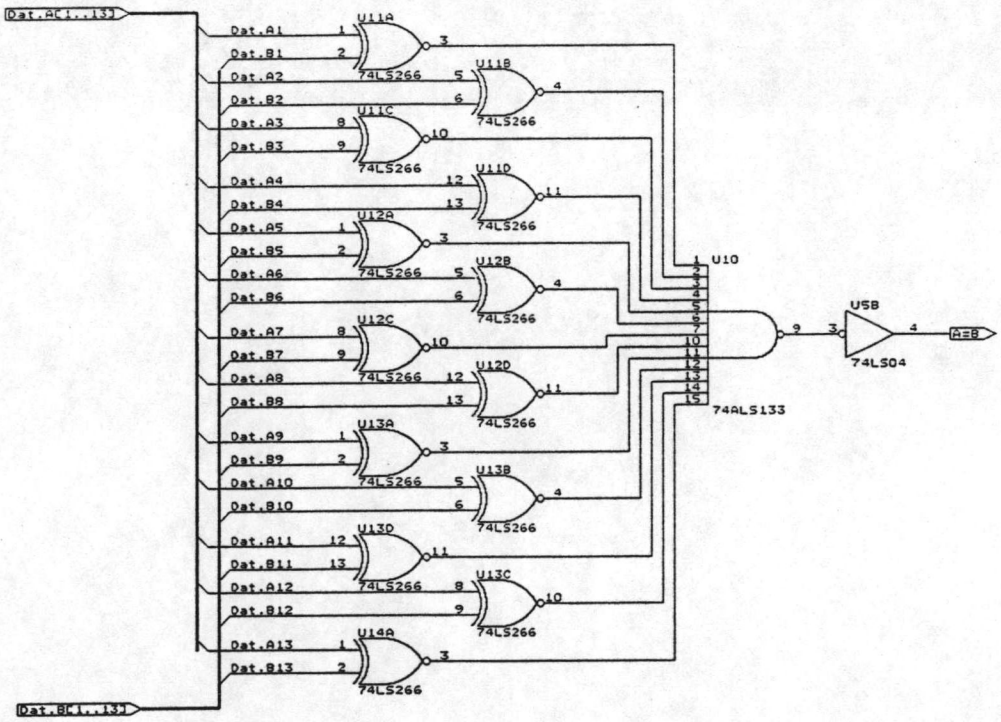
รูปที่ 6.11 ส่วนวงจร FAULT enable



รูปที่ 6.12 ผังส่วนวงจร input/output buffer

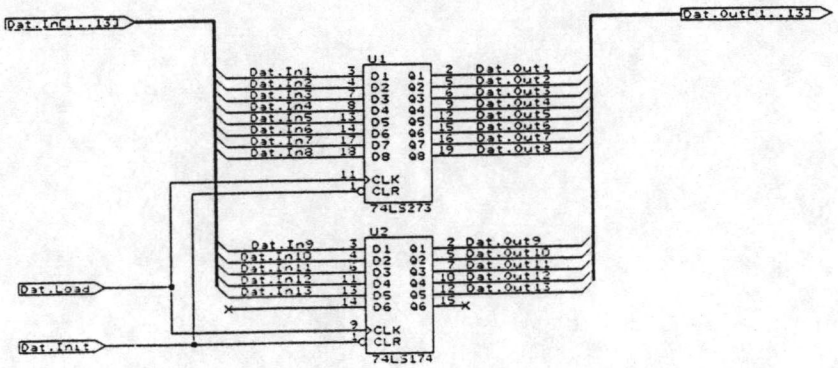


รูปที่ 6.13 วงจรย่อยตัวแปร Dat In

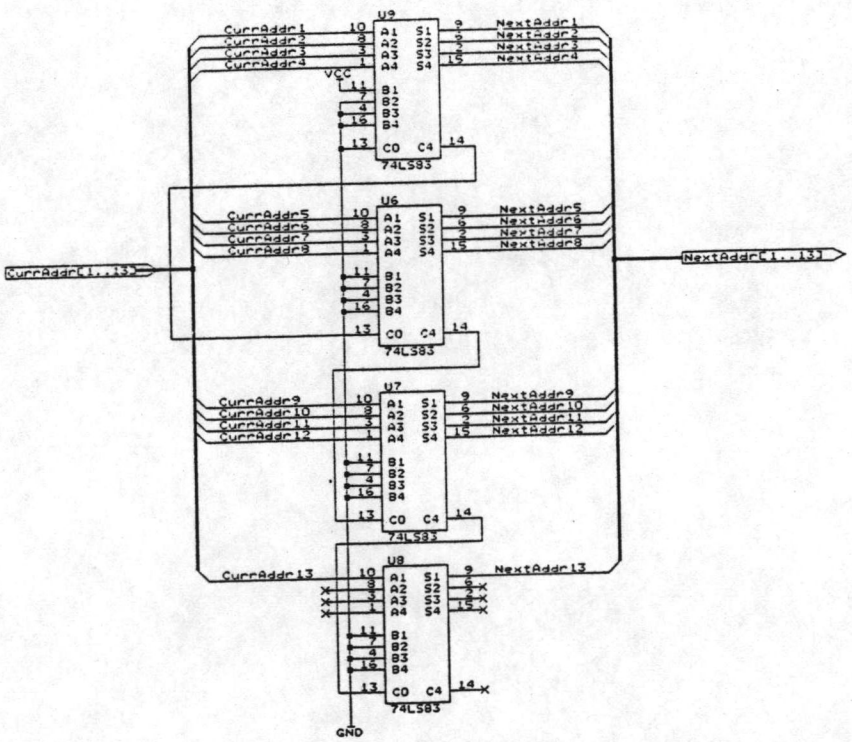


รูปที่ 6.14 วงจรเปรียบเทียบ Q_empty และ Q_full

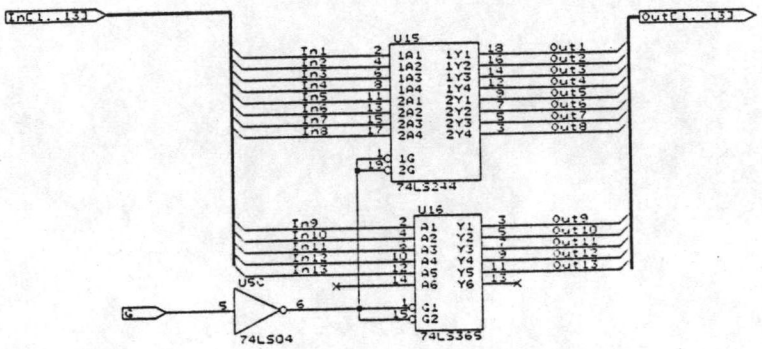
หอสมุดกลาง สถาบันวิทยบริการ จุฬาลงกรณ์มหาวิทยาลัย



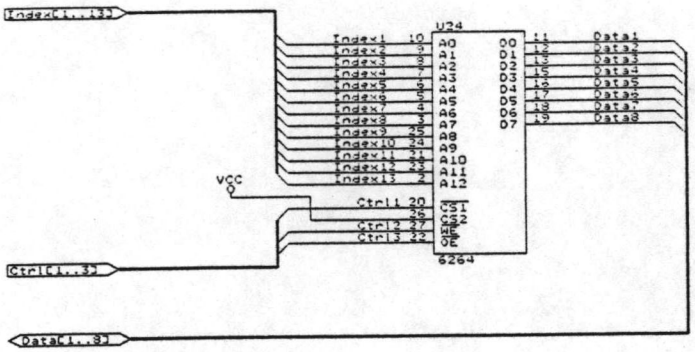
รูปที่ 6.15 วงจรตัวแปร Q.Head และ Q.Tail



รูปที่ 6.16 วงจร NextIndex



รูปที่ 6.17 วงจร Head/Tail Buffer



รูปที่ 6.18 วงจรอาเรย์

2. <u>เปรียบเทียบการใช้วงจรรวมแต่ละประเภท</u>

ผลจากการทดลองและศึกษาการออกแบบและจัดสร้างวงจรรวมชนิดต่าง ๆ ซึ่งใช้ในการวิจัยนี้ ได้แก่ วงจรรวมอุปกรณ์เกทอาเรย์ที่โปรแกรมได้ ซึ่งจัดอยู่ในวงจรรวมประเภทที่จัดสร้างเองได้ (Field Programmable) วงจรรวมเซมิคัสตอมที่ใช้เซลมาตรฐาน และวงจรรวมฟูลคัสตอม ซึ่งทั้ง 2 ชนิดหลังจัดอยู่ในประเภทที่ต้องส่งไปเจือสารโดยใช้ภาพหน้ากาก (Mask Programmable) จะทำการเปรียบเทียบการใช้วงจรรวมทั้งสามชนิดในด้านต่าง ๆ ได้แก่ ระดับและความซับซ้อนของการออกแบบ ระยะเวลาที่ใช้ในการออกแบบและจัดสร้างต้นแบบ ค่าใช้จ่ายสำหรับการจัดสร้างต้นแบบ และข้อคิดเห็นของผู้วิจัยเกี่ยวกับความเหมาะสมของการใช้วงจรรวมแต่ละชนิด

2.1 <u>ระดับความซับซ้อนของการออกแบบ</u> ในการเปรียบเทียบการออกแบบวงจรรวมจะเริ่มต้นจากเมื่อนำวงจรอิเล็กทรอนิกส์ที่ใช้อุปกรณ์มาตรฐานมาออกแบบวงจรรวมแต่ละชนิด ระดับความซับซ้อนของการออกแบบแสดงในตารางที่ 6.1

ตารางที่ 6.1 เปรียบเทียบระดับความซับซ้อนของการออกแบบวงจรรวม

ชนิดของวงจรรวม/ความซับซ้อน	ระดับที่ 1	ระดับที่ 2	ระดับที่ 3
อุปกรณ์เกทอาเรย์ที่โปรแกรมได้		√	
เซมิคัสตอมที่ใช้เซลมาตรฐาน[1]	√	√	
ฟูลคัสตอม			√

[1] ในงานวิจัยนี้ทำการออกแบบวงจรรวมเซมิคัสตอมในระดับที่ 2 เท่านั้น

ระดับที่ 1 ของการออกแบบได้แก่การออกแบบข้อกำหนดของวงจรแล้วส่งไปให้โรงงานผู้ผลิตทำการออกแบบในส่วนรายละเอียดทั้งหมด การออกแบบระดับที่ 2 ผู้ออกแบบจะต้องออกแบบวงจรถึงระดับที่ประกอบด้วยอุปกรณ์มาตรฐาน (Standard Cell หรือ Macro Cell) ที่จำลองผลการทำงานในระดับวงจรแล้วส่งไปให้โรงงานผู้ผลิตจัดสร้างหน้ากากวงจรรวม การออกแบบระดับที่ 3 ผู้ออกแบบทำการออกแบบถึงภาพหน้ากากของวงจรรวมโดยออกแบบลงถึงระดับการใช้ชั้นสารกึ่งตัวนำมาจัดสร้างเป็นทรานซิสเตอร์และนำทรานซิสเตอร์ไปจัดสร้างอุปกรณ์ต่าง ๆ

2.2 ระยะเวลาที่ใช้ในการออกแบบ ระยะเวลาที่ใช้ในการออกแบบวงจรรวมในงานวิจัยนี้มีจำนวนอุปกรณ์ประมาณ 1600 เกทใช้ระยะเวลาในการออกแบบ ป้อนแบบวงจร จำลองผลการทำงานและจัดสร้างวงจรรวมประเภทต่าง ๆ แสดงดังตารางที่ 6.2

ตารางที่ 6.2 เปรียบเทียบระยะเวลาที่ใช้ออกแบบ จำลองผล และจัดสร้างวงจรรวม

ประเภทวงจรรวม/ ระยะเวลา(วัน-คน)	ออกแบบ	ป้อนแบบ	จำลองผล	จัดสร้าง
วงจรอิเล็กทรอนิกส์	10	1	1	- [3]
อุปกรณ์เกทอาเรย์ที่โปรแกรมได้ [1]	1	1 [2]	1	1
เซมิคัสตอมที่ใช้เซลมาตรฐาน [1]	1	1 [2]	1	60 [4]
ฟูลคัสตอม [1]	5	10	1	- [5]

หมายเหตุ [1] การคิดระยะเวลาเมื่อได้ออกแบบวงจรอิเล็กทรอนิกส์เสร็จแล้วนำผลการออกแบบวงจรอิเล็กทรอนิกส์ไปใช้ออกแบบวงจรรวม

[2] แบบวงจรรวมเกทอาเรย์โปรแกรมได้และวงจรรวมเซมิคัสตอมเซลมาตรฐานสามารถนำแบบวงจรอิเล็กทรอนิกส์มาใช้โดยเปลี่ยนแปลงเฉพาะอุปกรณ์ที่ใช้

[3] ในงานวิจัยนี้ไม่ได้จัดสร้างวงจรโดยใช้อุปกรณ์วงจรรวมมาตรฐาน

[4] ผลจากการจัดส่งวงจรรวมตัวอย่างไปจัดสร้างที่โรงงานเจือสาร AWA ในประเทศออสเตรเลียในลักษณะ Multi Project Reticle (MPR)

[5] ในงานวิจัยนี้ยังไม่ได้จัดส่งหน้ากากวงจรรวมไปเจือสารจริง

2.3 ค่าใช้จ่ายที่ใช้จัดสร้างต้นแบบวงจรรวม ผู้วิจัยได้ศึกษาข้อมูลราคาการเจือสารเพื่อจัดสร้างวงจรรวมของโรงงานเจือสาร AWA Microelectronics Pty.,Ltd. ประเทศออสเตรเลีย ในลักษณะที่มีหลายแบบวงจรรวมเจือสารร่วมกันได้ (Multi Project Reticle,MPR) [AWA, 1991] สำหรับการเจือสารต้นแบบวงจรรวมเซลมาตรฐานและฟูลคัสตอม โดยจะยกกรณีที่ตรงกับวงจรในงานวิจัยนี้ได้แก่วงจรที่มีขนาดไม่เกิน 1800 เกท มีจำนวนแบบวงจรได้สูงสุด 4 แบบวงจรต่อ 1 เรทิเคิล ค่าใช้จ่ายสำหรับวงจรรวมฟูลคัสตอมต่อ 1 แบบวงจรเป็นเงิน 6,340 เหรียญออสเตรเลียและ 7,020 เหรียญออสเตรเลียสำหรับวงจรรวมเซลมาตรฐาน 1 แบบวงจร นอกจากนี้ยังมีค่าใช้จ่ายเริ่มต้นสำหรับโครงการเป็นจำนวนเงิน 1,500 เหรียญออสเตรเลีย (ต่อจำนวนแบบวงจรทั้งหมดที่ร่วมกันเจือสาร) ผลที่ได้รับจะได้รับวงจรรวมที่ผนึกตัวถังแล้วจำนวน 10 ตัว

จากข้อมูลข้างต้นอาจสรุปค่าใช้จ่ายสำหรับการจัดสร้างต้นแบบวงจรรวมเป็นเงิน 120,870 บาท (6340+1500/4 เหรียญ x 18 บาทต่อเหรียญ) สำหรับวงจรรวมฟูลคัสตอมและ 133,110 บาท (7020+1500/4 เหรียญ x 18 บาทต่อเหรียญ) สำหรับวงจรรวมเซลมาตรฐาน

ค่าใช้จ่ายสำหรับการใช้วงจรรวมอุปกรณ์เกทอาเรย์ที่โปรแกรมได้ขนาด 1800 เกทโดยใช้อุปกรณ์หมายเลข XC2018-70PC68C ราคาตัวละ 25 เหรียญสหรัฐอเมริกา และอุปกรณ์หน่วยความจำสำหรับบันทึกรายละเอียดวงจร (Configuration PROM) ราคาตัวละ 10 เหรียญสหรัฐอเมริกา รวมเป็นเงิน 910 บาท (25+10 เหรียญ x 26 บาทต่อเหรียญ) ต่อต้นแบบวงจรรวม 1 ชุด

สรุปค่าใช้จ่ายการจัดสร้างต้นแบบวงจรรวมชนิดต่าง ๆได้ดังตารางที่ 6.3

ตารางที่ 6.3 เปรียบเทียบค่าใช้จ่ายในการจัดสร้างวงจรรวม

ชนิดวงจรรวม	ค่าใช้จ่าย(บาท)	จำนวนต้นแบบ
อุปกรณ์เกทอาเรย์ที่โปรแกรมได้	910	1
เซมิคัสตอมที่ใช้เซลมาตรฐาน	133,110	10
ฟูลคัสตอม	120,870	10

2.4 <u>ข้อคิดเห็นของผู้วิจัยเกี่ยวกับความเหมาะสมของการใช้วงจรรวมแต่ละชนิด</u> จากการศึกษาเปรียบเทียบวงจรรวมทั้ง 3 ชนิดนี้ ผู้วิจัยมีข้อคิดเห็นเกี่ยวกับความเหมาะสมในการใช้วงจรรวมแต่ละชนิดดังนี้

1) วงจรรวมเกทอาเรย์ที่โปรแกรมได้ เป็นวงจรรวมที่เหมาะสมต่อการจัดทำต้นแบบของวงจรหรือผลิตภัณฑ์ เนื่องจากการออกแบบและจัดสร้างต้นแบบกระทำได้ในระยะเวลาอันสั้น ค่าใช้จ่ายเมื่อผลิตเป็นจำนวนน้อยชุดจะต่ำที่สุดเมื่อเทียบกับวงจรรวมอีก 2 ชนิด หากมีการเปลี่ยนแปลงวงจรก็ทำได้โดยการเปลี่ยนอุปกรณ์หน่วยความจำที่ใช้เก็บรายละเอียดวงจรซึ่งมีราคาไม่สูงนักเท่านั้น แต่สำหรับการใช้งานในผลิตภัณฑ์ที่ผลิตเป็นจำนวนมาก ๆ (ในระดับหมื่นชิ้นขึ้นไป) ค่าใช้จ่ายจะไม่ลดลงมากนัก (ราคาอุปกรณ์จะลดลงบ้างเนื่องจากการสั่งซื้อที่มีปริมาณมาก)

2) วงจรรวมเซมิคัสตอมที่ใช้เซลมาตรฐาน จะมีความเหมาะสมในการใช้งานเมื่อต้องการผลิตวงจรหรือผลิตภัณฑ์ในปริมาณมาก ๆ เนื่องจากค่าใช้จ่ายคงที่ (Fixed Cost) จากค่าใช้จ่ายของการจัดสร้างต้นแบบมีราคาสูง ส่วนค่าใช้จ่ายสำหรับการผลิตในเชิงปริมาณที่แท้จริง จะต้องผลิตวงจรรวมที่แยกต่างหากไม่สามารถผลิตหลายแบบวงจรพร้อมกันเช่นเดียวกับการทำต้นแบบได้ หมายถึงการผลิตที่มีปริมาณตั้งแต่ 500 ตัวขึ้นไป (จากเงื่อนไขของโรงงาน AWA) ราคาในส่วนนี้ผู้วิจัยไม่ได้ทำการศึกษาเนื่องจากเป็นข้อตกลงซึ่งโรง

งานผู้ผลิตกับผู้ว่าจ้างจะต้องตกลงกันตามแต่ละแบบวงจรไป ซึ่งขึ้นกับขนาดของวงจรและปริมาณการผลิตที่ต้องการ

ข้อดีสำหรับการใช้วงจรรวมเซมิคัสตอมนี้มีข้อดีเหนือกว่าการใช้วงจรรวมฟูลคัสตอมในด้านของระยะเวลาที่ใช้ออกแบบสั้นกว่าวงจรรวมฟูลคัสตอมมาก วิธีในการออกแบบเป็นเช่นเดียวกับวงจรรวมอุปกรณ์เกทอาเรย์ที่โปรแกรมได้แม้ว่าค่าใช้จ่ายในการจัดทำต้นแบบจะสูงกว่าก็ตามแต่ก็สามารถลดความเสี่ยงของการออกแบบลงได้ระดับหนึ่ง (ค่าใช้จ่ายสำหรับการผลิตในเชิงปริมาณจะมีค่าใช้จ่ายเท่ากัน) จึงเหมาะกับการผลิตวงจรรวมเพื่อใช้ในผลิตภัณฑ์ที่จะผลิตในปริมาณมากและต้องออกแบบจัดสร้างอย่างรวดเร็ว

3) วงจรรวมฟูลคัสตอม เป็นวงจรรวมที่ใช้ระยะเวลาในการออกแบบมากที่สุดและต้องใช้ผู้ที่มีความรู้และเชี่ยวชาญเกี่ยวกับการออกแบบวงจรในระดับพื้นฐานและการออกแบบหน้ากากวงจรรวม แต่การออกแบบวงจรรวมฟูลคัสตอมนี้จะใช้ประโยชน์ในกรณีที่ต้องการออกแบบวงจรรวมที่มีคุณสมบัติพิเศษ เช่นมีความหนาแน่นของวงจรสูง หรือมีคุณสมบัติทางไฟฟ้าที่ต้องกำหนดจากความกว้างหรือสัดส่วนความกว้างของชั้นสารกึ่งตัวนำ วงจรรวมฟูลคัสตอมจะเหมาะสำหรับการออกแบบและจัดสร้างอุปกรณ์ที่ใช้เป็นพื้นฐานที่ใช้งานได้โดยทั่วไปรวมทั้งการออกแบบจัดสร้างเซลมาตรฐานของโรงงานผู้เจือสาร

ในความคิดเห็นของผู้วิจัยมีความเห็นว่าลักษณะของการใช้วงจรรวมฟูลคัสตอมที่เหมาะสมอีกลักษณะหนึ่งได้แก่ การวิจัยหรือพัฒนาประเภทของวงจรแบบใหม่ ๆ ซึ่งหน่วยงานผู้วิจัยพัฒนามีห้องปฏิบัติการที่สามารถจัดสร้างหน้ากากวงจรรวมและทำการเจือสารเองได้ เนื่องจากการจัดสร้างหน้ากากวงจรรวมจะต้องใช้ข้อมูลหน้ากากในระดับภูมิภาพของวงจรรวม (Geometry Layout) เช่นข้อมูลตามรูปแบบ CIF หรือ GDS II การออกแบบในระดับฟูลคัสตอมจึงเหมาะกับงานในลักษณะนี้

3. สรุปการออกแบบวงจรรวมปรินเตอสปูลเลอ

การออกแบบวงจรรวมปรินเตอร์สปูลเลอในการิจัยนี้ได้ทำการออกแบบโดยใช้ฟังก์ชั่นพื้นฐานของวงจรจัดการข้อมูลแถวคอยที่ได้ออกแบบในบทที่ 4 มาประยุกต์เข้ากับงานเฉพาะซึ่งเริ่มการออกแบบจากอัลกอริธึมทางด้านซอฟต์แวร์เช่นเดียวกับการออกแบบวงจรรวมแถวคอยเพื่อเป็นการยกตัวอย่างของการนำวงจรอิเล็กทรอนิกส์ที่แทนอัลกอริธึมไปประยุกต์ใช้งาน ซึ่งการออกแบบจัดสร้างนั้นได้ผลตามความต้องการซึ่งได้กำหนดไว้ในขั้นต้น

นอกจากการออกแบบวงจรรวมปรินเตอร์สปูลเลอแล้วผู้วิจัยได้ทำการเปรียบเทียบการใช้วงจรรวมแต่ละชนิดและเสนอข้อคิดเห็นเกี่ยวกับความเหมาะสมในการใช้วงจรรวมชนิดต่าง ๆ ด้วย